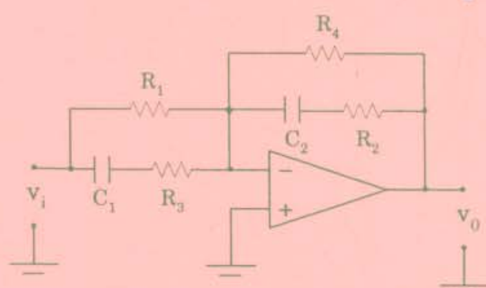


TỦ SÁCH KỸ THUẬT ĐIỆN - ĐIỆN TỬ

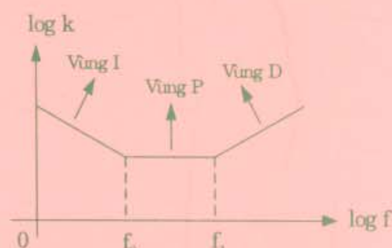
ThS NGUYỄN TẤN PHƯỚC

MẠCH ĐIỆN TỬ

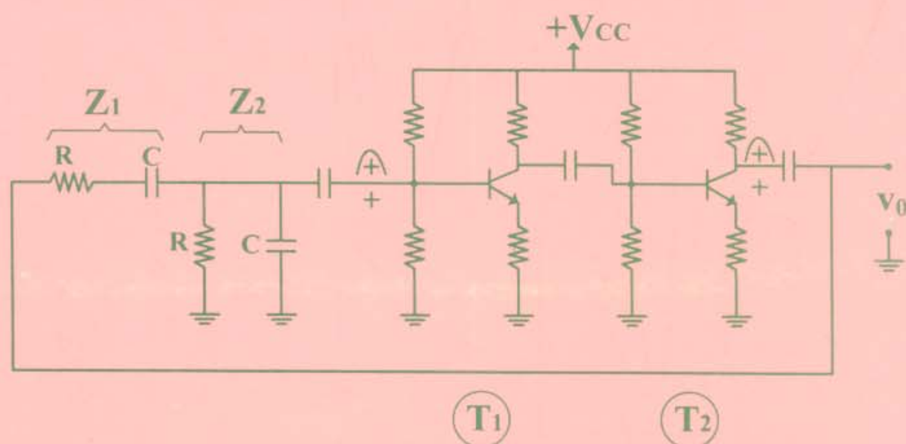
TẬP 2



Hình 6.9: Mạch PID cải tiến



Hình 6.8: Đáp ứng biên độ - tần số của mạch PID





NHÀ XUẤT BẢN HỒNG ĐỨC

TỦ SÁCH KỸ THUẬT ĐIỆN - ĐIỆN TỬ

ThS NGUYỄN TẤN PHƯỚC

MẠCH ĐIỆN TỬ

TẬP 2



NHÀ XUẤT BẢN HỒNG ĐỨC

LỜI NÓI ĐẦU

"Mạch điện tử - Tập 2" là quyển ba trong bộ giáo trình Điện tử kỹ thuật gồm 4 quyển là:

1) Linh kiện điện tử

2) Mạch điện tử - Tập 1

3) Mạch điện tử - Tập 2

4) Mạch tương tự

Trong "Mạch điện tử - Tập 2" có bảy chương giới thiệu các mạch rất cơ bản và thông dụng trong các thiết bị điện tử dân dụng cũng như chuyên dùng.

Chương 1 giới thiệu OP – AMP là phần cơ bản của môn học Analog.

Chương 2 - 3 - 4 giới thiệu các mạch lọc, mạch cộng hưởng và mạch dao động hình sin là các loại mạch rất phổ biến trong Ampli - Radio - Cassette - TV.

Chương 5 giới thiệu vi mạch định thì được ứng dụng rộng rải trong lĩnh vực tự động điều khiển công nghiệp, tự động hóa.

Chương 6 là các mạch đặc biệt ứng dụng vi phân và tích phân trong điều khiển.

Chương 7 là những kiến thức cơ bản của môn kỹ thuật số rất cần thiết cho các ngành Điện và Điện tử hiện nay.

Tác giả chân thành cám ơn bạn đọc đã có nhiều ý kiến đóng góp để lần tái bản này sách được hoàn thiện hơn.

TP.HCM, tháng 7 năm 2008

Tác giả

GIÁO TRÌNH ĐIỆN TỬ KỸ THUẬT

MẠCH ĐIỆN TỬ – TẬP 2

MỤC LỤC

CHƯƠNG 1
MẠCH KHUẾCH ĐẠI THUẬT TOÁN

§1.1- ĐẠI CƯƠNG

Mạch khuếch đại thuật toán, thường được gọi tắt là OP-AMP (Operational-Amplifier), được thiết kế để thực hiện các phép toán như: cộng, trừ, nhân, chia, vi phân, tích phân... trong các máy tính tương tự. Trong quá trình phát triển OP-AMP còn có thêm nhiều ứng dụng khác và trở thành linh kiện tích cực quan trọng nhất trong các mạch khuếch đại AC, mạch khuếch đại DC, mạch so sánh, mạch dao động, mạch tạo xung, mạch đo...

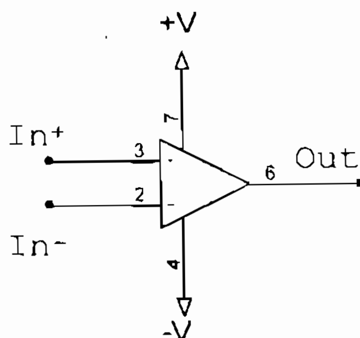
Trong các loại OP-AMP đã được sản xuất và sử dụng hiện nay, IC741 được xem là OP-AMP tiêu chuẩn, là loại vi mạch đơn khối tích hợp lớn được chế tạo theo công nghệ màng mỏng. Nhờ khả năng tích hợp lớn nên IC741 được ứng dụng rất rộng rãi và đa dạng.

Trong chương này chủ yếu chỉ giới thiệu đặc tính kỹ thuật và các mạch ứng dụng cơ bản của IC741.

OP-AMP có ngõ vào kiểu vi sai, được ký hiệu như hình1.1a.

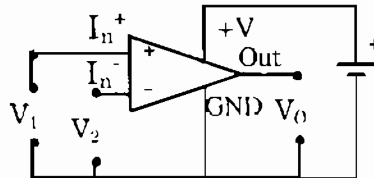
Các chân ra:

- In^+: ngõ vào không đảo
- In^- : ngõ vào đảo
- Out: ngõ ra
- +V: nối nguồn dương
- -V: nối nguồn âm
- GND: điểm chung, điểm 0V (mass)



Hình 1.1a: Ký hiệu của OP-AMP và cách cấp nguồn đối xứng

Theo tiêu chuẩn OP-AMP phải được cấp bởi hai nguồn đối xứng ±V như hình vẽ. Tuy nhiên, trong nhiều trường hợp OP-AMP cũng có thể làm việc với nguồn đơn như trong hình 1.1b.



Hình 1.1b: OP-AMP dùng nguồn đơn

Trường hợp OP-AMP dùng nguồn đôi, tín hiệu ra có thể biến đổi về phía điện áp dương hay điện áp âm so với mass.

Trường hợp OP-AMP dùng nguồn đơn thì tín hiệu ra chỉ có mức điện áp dương nhưng sẽ biến đổi chung quanh một giá trị trung bình thường là 1/2 nguồn +V.

§1.2- ĐẶC TÍNH KỸ THUẬT CỦA OP-AMP

1) Các thông số đặc trưng của OP-AMP

Một OP-AMP lý tưởng là mạch có tổng trở vào vô cùng lớn, tổng trở ra vô cùng nhỏ, độ lợi điện áp và băng thông cũng vô cùng lớn, tốc độ bám giữa tín hiệu ra với tín hiệu vào không bị hạn chế.

Trong thực tế, OP-AMP có độ lợi, băng thông, tổng trở vào... hữu hạn và có tốc độ bám bị hạn chế giữa tín hiệu vào và ra. Do đó, khi sử dụng OP-AMP loại nào, cần thiết phải biết các thông số đặc trưng sau đây:

a) Độ khuếch đại điện áp vòng hở: A_{VO}

Mạch khuếch đại không có đường hồi tiếp được gọi là mạch khuếch đại vòng hở. A_{VO} là tỉ số giữa điện áp tín hiệu ra và điện áp tín hiệu vào.

$$A_{VO} = \frac{V_o}{V_1 - V_2}$$

A_{VO} thường được biểu diễn bằng đơn vị dexiben (dB).

Độ khuếch đại điện áp theo đơn vị dB được định nghĩa:

A (dB) = 20lgA

Thí dụ: A_{VO} = 10.000 cho ra A (dB) = 20lg10.000

= 20 × 4 = 80dB

A_{VO} = 100.000 cho ra A (dB) = 20lg100.000

= 20 × 5 = 100dB

b) Tổng trở ngõ vào: Z_I

Z_I là số đo trở kháng nhìn trực tiếp từ các ngõ vào của OP-AMP. Z_I được tính bằng đơn vị điện trở và thường Z_I có trị số khoảng vài chục MΩ. Đối với các tín hiệu có tần số cao thì tổng trở Z_I bị giảm trị số.

c) Tổng trở ngõ ra: Z_O

Z_O là số đo trở kháng nhìn trực tiếp từ ngõ ra và cũng được tính bằng đơn vị điện trở. Z_O thường có trị số từ vài Ω đến 100Ω. Đối với các tín hiệu có tần số cao thì tổng trở Z_O tăng trị số.

d) Dòng điện phân cực ngõ vào: I_b

Ngõ vào của OP-AMP thường dùng transistor lưỡng nối nên cần một dòng điện phân cực cho cực B ở mỗi ngõ vào. Dòng điện phân cực ngõ vào I_b có trị số khoảng dưới 1 μA.

e) Nguồn điện cung cấp:

Thường dùng nguồn đối xứng ±V, nguồn cung cấp phải trong giới hạn nhỏ nhất và lớn nhất. Nếu nguồn điện áp quá cao sẽ

dễ làm hỏng OP-AMP, điện áp quá thấp thì OP-AMP hoạt động kém, không thực hiện đầy đủ và chính xác các chức năng của nó.

Mức giới hạn của nguồn điện cung cấp là: ± 3V đến ±15V.

f) Mức điện áp tín hiệu vào: V_{imax}

Không được vượt quá mức điện áp nguồn cung cấp. Trị số V_{Imax} thường nhỏ hơn nguồn từ 1V đến 2V.

g) Mức điện áp tín hiệu ra: V_{Omax}

Nếu điện áp tín hiệu vào quá lớn thì ở ngõ ra sẽ có trạng thái bão hòa. Điện áp tín hiệu ra V_{Omax} phụ thuộc vào điện áp nguồn và thường nhỏ hơn 1V đến 2V.

h) Điện áp lệch ngõ vào vi sai: V_D

Điện áp vào vi sai V_D là hiệu số giữa hai điện áp V_1 và V_2.

Trường hợp OP-AMP lý tưởng, nếu ngõ vào có $V_1 = V_2$ thì điện áp vào vi sai $V_D = 0$, điện áp ra vi sai $V_O = 0$. Trong thực tế, các transistor ở ngõ vào rất khó chế tạo để có các thông số hoàn toàn giống nhau, do đó sẽ có một điện áp lệch rất nhỏ giữa các ngõ vào.

Điện áp lệch ngõ vào vi sai có trị số khoảng vài mV nhưng do OP-AMP có độ khuếch đại rất lớn nên điện áp ở ngõ ra của OP-AMP có thể ở trạng thái bão hòa.

Để tránh ảnh hưởng của điện áp lệch ngõ vào vi sai, người ta phải dùng mạch điều chỉnh bù trừ - gọi là chỉnh OFFSET - sẽ được giới thiệu trong phần sau.

i) Tỉ số nén đồng pha: CMRR (Common Model Rejection Ratio)

OP-AMP lý tưởng có điện áp ra V_O tỉ lệ với hiệu số hai điện áp vào V_1 và V_2. Khi hai tín hiệu ở hai ngõ vào bằng nhau (gọi là tín hiệu đồng pha) thì $V_1 - V_2 = 0$, ở ngõ ra sẽ có $V_O = 0$.

Thực tế, khi ngõ vào có tín hiệu đồng pha thì ngõ ra vẫn có tín hiệu ra nhỏ. Khả năng giảm tín hiệu đồng pha của OP-AMP được định nghĩa là tỉ số giữa độ khuếch đại tín hiệu vi sai với độ khuếch đại tín hiệu đồng pha.

$$CMRR = \frac{A_{v\ vi\ sai}}{A_{v\ đồng\ pha}}$$

CMRR cũng có thể tính theo tỉ lệ dexiben theo công thức:

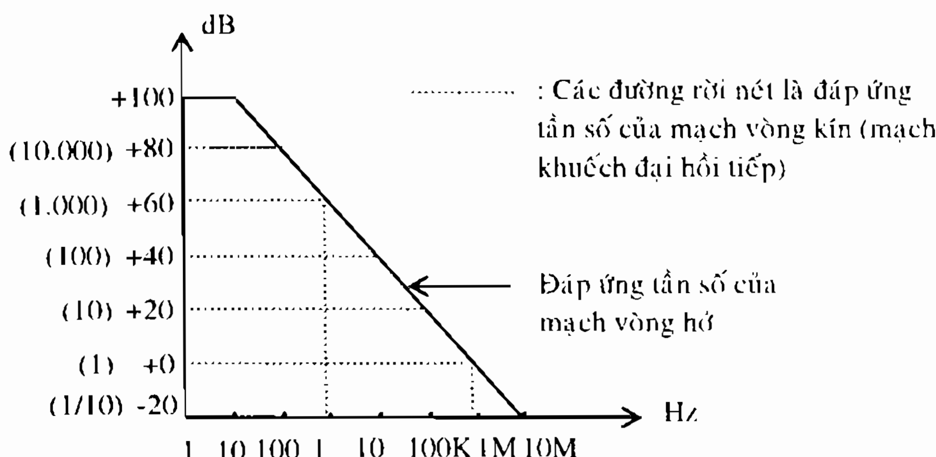
$$CMRR = 20\lg \frac{A_{v\ vi\ sai}}{A_{v\ đồng\ pha}}$$

Tỉ lệ nén đồng pha CMRR có thể đạt từ 80dB đến 100dB.

j) Tần số cắt: f_T

OP-AMP có độ khuếch đại điện áp vòng hở rất lớn, thực tế $A_{V0} \cong 100dB$, khi làm việc ở tần số thấp. Độ khuếch đại nầy sẽ giảm khi tần số tăng. Tần số cắt f_T là tần số mà độ khuếch đại $A_{V0} = 1$.

OP-AMP có đáp ứng tần số như hình 5.2. Thông thường đáp ứng của tần số của OP-AMP sẽ suy giảm 6dB ứng với mỗi octave hay 20dB mỗi decade.



Hình I.2: Đáp ứng tần số của OP-AMP

* **Octave**: khoảng tần số từ f đến 2f gọi là một octave. Thí dụ: 1kHz đến 2kHz là 1 octave. Theo lý thuyết âm nhạc thì octave gọi là một bát độ.

* **Decade**: khoảng tần số từ 1f đến 10f gọi là một decade. Thí dụ: 1kHz đến 10kHz là 1 decade.

Đáp ứng tần số hình 1.2 cho thấy ở tần số thấp (f < 10Hz) thì độ khuếch đại vòng hở A_{VO} = 100dB, ở tần số f = 1kHz thì độ khuếch đại A_{VO} = 60dB và ở tần số f = 1MHz thì độ khuếch đại A_{VO} = 0dB (= 1 lần). Như vậy: f_T = 1MHz.

Nếu OP-AMP dùng trong mạch khuếch đại vòng kín (khuếch đại hồi tiếp) thì băng thông của mạch sẽ tùy độ khuếch đại vòng kín. Tần số cắt chính là tích số của băng thông và độ khuếch đại vòng kín.

Ta có: $f_T = B.A_{VF}$ với $A_{VF} = \frac{v_o}{v_i}$ (không dùng dB)

Thí dụ: OP-AMP có f_T = 1MHz $\Rightarrow B = \frac{f_T}{A_{VF}}$

Nếu có A_{VF} = 10 thì $B = \frac{1MHz}{10} = 100kHz$

Nếu có A_{VF} = 1000 thì $B = \frac{1MHz}{1000} = 1kHz$

Như vậy, muốn mở rộng băng thông thì phải giảm độ khuếch đại hồi tiếp và ngược lại.

k) Tốc độ quét: S (Speed)

Do quán tính của linh kiện và ảnh hưởng của tụ điện bổ chính tần số trong mạch mà tốc độ thay đổi điện áp ra sẽ không theo kịp tốc độ thay đổi điện áp ngõ vào - gọi là tốc độ quét. Tốc độ quét được tính bằng giá trị tối đa với đơn vị tính là V/µs, thường S = 1V/µs đến 10V/µs.

Do bị giới hạn bởi tốc độ quét nên đối với tín hiệu ra nhỏ sẽ có băng thông rộng hơn. Khi tín hiệu ngõ vào có tốc độ tăng lớn hơn tốc độ quét thì tín hiệu ra sẽ bị méo dạng. Thí dụ: tín hiệu vào là hình sin thì ở ngõ ra sẽ có tín hiệu hình tam giác.

2) Các thông số kỹ thuật của OP-AMP 741

- A_{VO}: Độ khuếch đại điện áp vòng hở 100dB
- Z_i: Tổng trở ngõ vào 1MΩ
- Z_O Tổng trở ngõ ra 150Ω
- I_b: Dòng phân cực ngõ vào 0,2μA
- V_{smax}: Điện áp nguồn tối đa ±18V
- V_{imax}: Điện áp vào tối đa ±13V
- V_{omax}: Điện áp ra tối đa ±14V
- V_{io}: Điện áp lệch ngõ vào vi sai 2mV
- CMRR: Tỉ số nén đồng pha 90dB
- f_T: Tần số cắt 1MHz
- S : Tốc độ quét tối đa 0,5V/μs

§1.3- MẠCH TÍCH HỢP CỦA OP-AMP 741

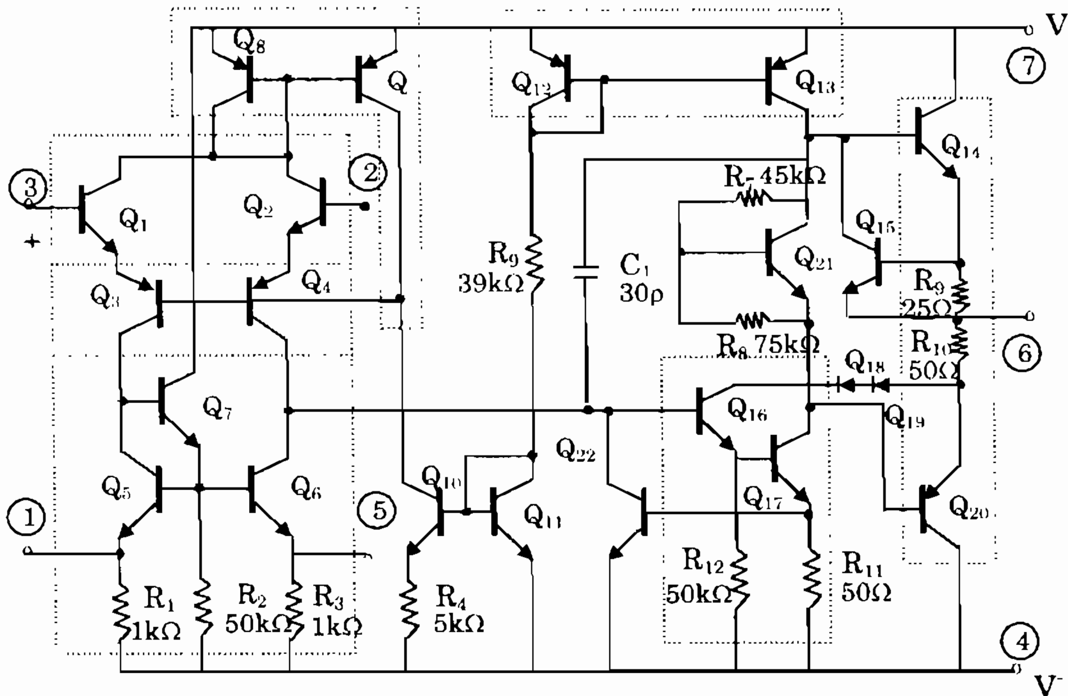
1) Sơ đồ mạch tích hợp OP-AMP 741 (hình 5.3)

OP-AMP 741 dùng transistor lưỡng nối có các khối chức năng:

a) Khối đầu gồm các transistor từ Q_1 đến Q_9. Hai transistor Q_1-Q_2 là mạch khuếch đại vi sai có ngõ vào không đảo (chân 3) và ngõ vào đảo (chân 2). Tín hiệu ra của khối đầu từ cực C của Q_6 để đưa sang khối sau. Q_8 và Q_9 là nguồn dòng điện cho Q_1-Q_2. Hai transistor Q_3-Q_4 là mạch gương dòng điện của Q_1-Q_2 (Q_1-Q_2

loại NPN, Q_3-Q_4 loại PNP). Q_5 và Q_7 là mạch gương dòng điện cho Q_6. Hai cực E của Q_5 và Q_6 (nối ra hai chân 1 và 5) để chỉnh OFFSET, bù trừ cho dòng điện lệch ngõ vào vi sai.

b) Khối giữa có hai transistor Q_{16}-Q_{17} ráp kiểu Darlington để điều khiển tầng công suất. Q_{22} để bảo vệ quá tải cho Q_{16}-Q_{17}. Transistor Q_{21} được xem là điện trở tải của Q_{17}.



Hình 1.3: Sơ đồ mạch tích hợp µA 741

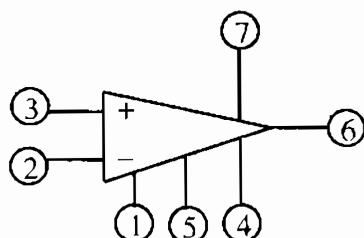
c) Khối cuối là khối khuếch đại công suất ráp kiểu bổ phụ với Q_{14} (loại NPN) và Q_{20} (loại PNP) với ngõ ra là điểm giữa (chân 6). Q_{15} để bảo vệ quá tải cho Q_{14}, diod Q_{18} và Q_{19} để bảo vệ quá tải cho Q_{20}.

Hai transistor Q_{12}-Q_{13} là nguồn dòng chung cho khối giữa và khối cuối. Q_{10} và Q_{11} là mạch gương dòng điện để điều hòa giữa hai nguồn dòng của khối đầu và hai khối sau. Tụ C_1 = 30pF để

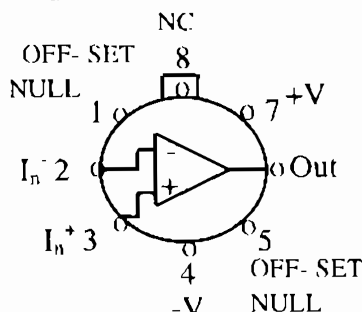
chống dao động tự kích. Do có tụ C_1 nên tốc độ quét của OP-AMP bị giảm xuống.

Chân 7 của OP-AMP được nối nguồn dương, chân 4 được nối nguồn âm. Chân 8 là chân dư, không dùng, ký hiệu là NC (No-Connect).

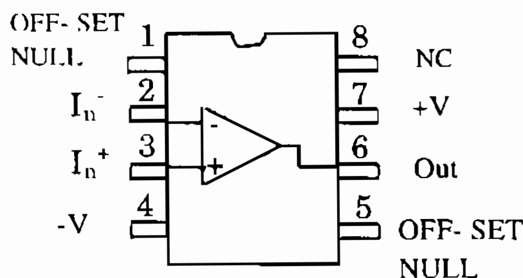
2) Ký hiệu và các hình dạng thông thường



Hình 1.4 a



Hình 1.4b: Vỏ dạng tròn



Hình 1.4c: Vỏ dạng chữ nhật dẹp

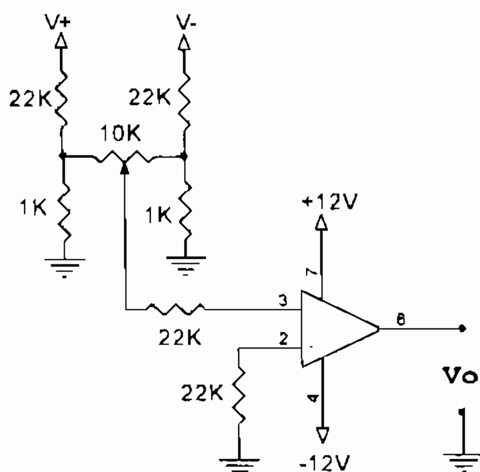
3) Các phương pháp cân bằng điểm O (chỉnh OFFSET)

Để tránh ảnh hưởng điện áp lệch ngõ vào vi sai, phải dùng mạch điều chỉnh bù trừ - gọi là phương pháp cân bằng điểm O.

a) Điều chỉnh điện áp bù ở một ngõ vào:

Hình 1.5 là mạch điều chỉnh cân bằng điểm O bằng điện áp bù ở ngõ vào với các trị số linh kiện tiêu biểu.

Hai cầu phân áp 22kΩ-1kΩ để tạo điện áp V_A và V_B là hai điện áp đối xứng có trị số thấp khoảng ±0,5V để điều chỉnh đưa vào ngõ I_n^-. Nếu điện áp ngõ ra V_O > 0V thì điều chỉnh biến trở 10kΩ về gần điểm A để giảm V_O về 0V. Nếu điện áp ngõ ra V_O < 0V thì điều chỉnh biến trở 10kΩ về gần điểm B để tăng V_O lên 0V.

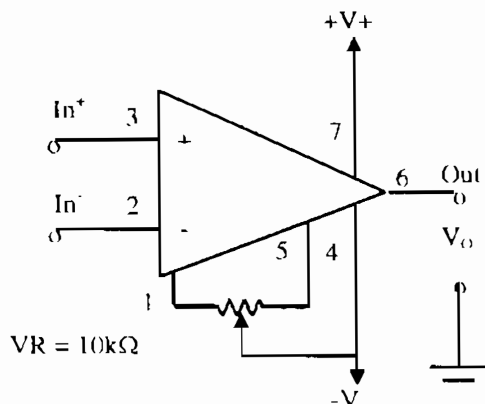


Hình 1.5: Bù ở ngõ vào

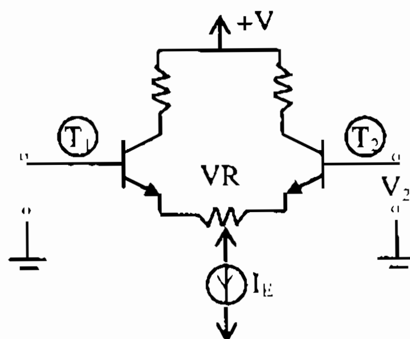
Hình 1.5 là mạch điều chỉnh cân bằng điểm O bằng điện áp bù ở ngõ vào với các trị số linh kiện tiêu biểu.

Hai cầu phân áp 22kΩ-1kΩ để tạo điện áp V_A và V_B là hai điện áp đối xứng có trị số thấp khoảng ±0,5V để điều chỉnh đưa vào ngõ I_n^-. Nếu điện áp ngõ ra V_O > 0V thì điều chỉnh biến trở 10kΩ về gần điểm A để giảm V_O về 0V. Nếu điện áp ngõ ra V_O < 0V thì điều chỉnh biến trở 10kΩ về gần điểm B để tăng V_O lên 0V.

b) Điều chỉnh bù với hồi tiếp âm dòng điện:



Hình 1.6a: Bù bằng mạch hồi tiếp âm dòng điện



Hình 1.6b: Mạch tương đương của hình 1.6a

Trong sơ đồ mạch tích hợp có hai transistor Q_5 và Q_6 nối hai cực E ra chân 1 và 5 để điều chỉnh cân bằng điểm O nhờ nguyên lý hồi tiếp âm dòng điện.

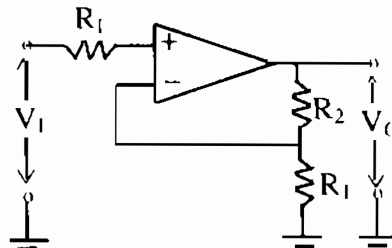
Hình1.6a là mạch áp dụng chỉnh cân bằng điểm O cho OP-AMP 741 bằng cách đặt thêm biến trở VR = 10kΩ giữa hai chân 1 và 5, điểm giữa biến trở nối vào nguồn -V để điều chỉnh.

Hình 1.6b là mạch tương đương cho thấy ảnh hưởng của việc điều chỉnh. Khi điều chỉnh biến trở VR tức là thay đổi R_E của T_1 và T_2 để bù trừ cho sự mất cân bằng giữa hai transistor do chế tạo.

Các biến trở trong hai phương pháp trên được điều chỉnh sao cho khi ở ngõ vào có $V_I = 0V$ thì ngõ ra $V_O = 0V$.

§1.4- CÁC MẠCH ỨNG DỤNG CƠ BẢN

1) Mạch khuếch đại không đảo



Hình 1.7a: Mạch khuếch đại không đảo

Mạch khuếch đại không đảo có điện áp ngõ vào V_I nối đến ngõ I_n^+ qua điện trở ngõ vào R_i. Ngõ I_n^- nhận tín hiệu hồi tiếp từ ngõ ra qua cầu phân áp R_1-R_2 (hình 1.7a).

Độ khuếch đại hồi tiếp (còn gọi là độ khuếch đại vòng kín) được tính theo công thức:

$$A_{VF} = \frac{R_1 + R_2}{R_1}$$

Điện trở R_i ở ngõ vào I_n^+ có tác dụng ổn định nhiệt, tránh không cho điện áp ngõ ra trôi đến trạng thái bão hòa.

Qua biểu thức tính A_{VF} cho thấy:

- nếu giảm $R_2 = 0\Omega$ thì $A_{VF} = 1$
- nếu giảm $R_1 = 0\Omega$ thì $A_{VE} \rightarrow \propto$ (thực tế thì A_{VF} sẽ tiến đến giới hạn là độ khuếch đại vòng hở của OP-AMP).

Mạch khuếch đại không đảo có ưu điểm là tổng trở vào rất lớn. Theo lý thuyết: tổng trở vào là tích số tổng trở vào của OP-AMP trong mạch vòng hở ($Z_I \cong 1M\Omega$) nhân với tỉ số của độ lợi vòng hở trên độ lợi vòng kín.

$$Z'_I = Z_I \frac{A_{VO}}{A_{VF}}$$

Trị số Z_I' có thể lên đến hàng trăm MΩ.

Trong phần giới thiệu các thông số đặc trưng của OP-AMP, với tần số cắt f_T nhất định, nếu A_{VF} càng lớn thì băng thông B càng hẹp và ngược lại.

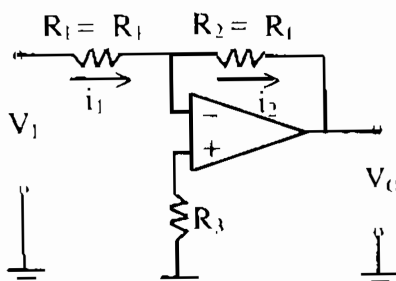
Ở đây ta cũng thấy, nếu A_{VF} càng lớn thì Z_I' càng thấp và ngược lại.

Điện trở ngõ vào R_I thường được chọn có trị số:

$$R_I = R_1 // R_2$$

2) Mạch khuếch đại đảo (hình 1.7b)

Mạch khuếch đại đảo có điện áp ngõ vào V_I nối đến ngõ I_n^- qua điện trở ngõ vào $R_I = R_1$. Điện trở R_2 là điện trở hồi tiếp âm (còn gọi là R_f). Điện trở R_3 nối ngõ I_n^+ xuống mass có tác dụng ổn định nhiệt, tránh không cho điện áp ngõ ra trôi đến trạng thái bão hòa.



Hình 1.7b: Mạch khuếch đại đảo

Do OP-AMP có tổng trở vào rất lớn nên dòng điện ngõ vào i_I rất nhỏ. Ngõ I_n^+ có R_3 nối mass nên có điện áp $V_{in}^+ = 0V$. Ngõ I_n^- có điện áp chênh lệch với ngõ I_n^+ rất nhỏ nên $V_{in}^- \cong 0V$ và ngõ I_n^- được xem như điểm mass giả.

Do tín hiệu V_I vào ngõ I_n^- nên tín hiệu ra V_O sẽ có điện áp ngược dấu. Nếu $V_I > 0V$ thì $V_O < 0V$ và ngược lại.

Theo hình 1.7, dòng điện i_1 qua R_1 đi từ ngoài vào là do $V_I > 0V$. Như vậy, điện áp $V_O < 0V$ và dòng điện i_2 sẽ đi từ ngõ I_n^- qua R_2 đến ngõ ra. Thực tế, dòng i_1 chính là dòng điện $i_2 \Rightarrow i_1 = i_2$.

Hai điện trở R_1 và R_2 tạo thành cầu phân áp có điểm giữa là ngõ I_n với điện áp $V_{in} \cong 0V$.

Suy ra: $i_1 = \dfrac{V_I}{R_1}$ và $i_2 = -\dfrac{V_O}{R_2}$

$$\Rightarrow \quad \frac{V_I}{R_1} = -\frac{V_O}{R_2} \qquad (vì\ i_1 = i_2)$$

Độ khuếch đại hồi tiếp được tính theo công thức:

$$A_{VF} = \frac{V_O}{V_I} = -\frac{R_2}{R_1} \qquad hay \qquad A_{VF} = -\frac{R_f}{R_i}$$

Qua biểu thức tính A_{VF} cho thấy:

- nếu giảm $R_2 = R_1$ thì $A_{VF} = -1$
- nếu giảm $R_1 = 0\Omega$ thì $A_{VF} \to \infty$ (thực tế thì A_{VF} sẽ tiến tới giới hạn bão hòa là độ khuếch đại vòng hở A_{VO}).

Khi thay đổi trị số R_1 sẽ làm thay đổi tổng trở ngõ vào, khi thay đổi trị số R_2 chỉ làm thay đổi độ khuếch đại còn tổng trở vào không đổi. Tuy nhiên, giá trị R_2 phải được chọn trong giới hạn cho phép. Nếu chọn trị số R_2 quá nhỏ, dòng ngõ ra của OP-AMP sẽ vượt quá trị số I_{Omax} vì dòng ngõ ra là dòng ra tải và dòng hồi tiếp qua R_2. Nếu chọn R_2 có trị số quá lớn thì mạch khuếch đại dễ bị nhiễu và không ổn định.

Thông thường R_2 được chọn trong khoảng $2k\Omega$ đến $2M\Omega$. Điện trở ổn định nhiệt R_3 thường chọn có trị số:

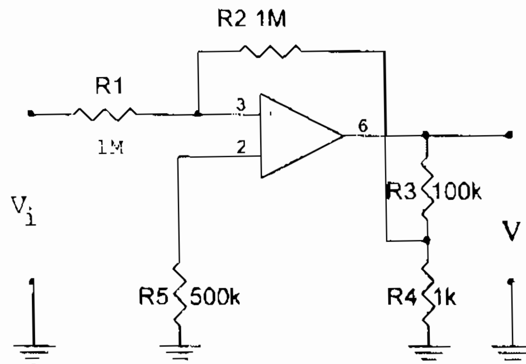
$$R_3 = R_1 // R_2$$

Trong mạch khuếch đại đảo hình 1.7b, tổng trở vào của mạch Z_i chính là R_1 (vì ngõ I_n^- được xem là điểm mass giả). Muốn tăng tổng trở vào Z_i thì phải tăng R_1, điều này sẽ làm giảm độ khuếch đại hồi tiếp A_{VF}.

Để có tổng trở vào của mạch Z_i lớn mà độ khuếch đại hồi tiếp vẫn lớn, có thể dùng mạch khuếch đại đảo theo sơ đồ hình 1.8.

Công thức tính độ khuếch đại hồi tiếp của mạch hình 1.8:

$$A_{VF} = \frac{R_2}{R_1} \cdot \frac{R_3 + R_4}{R_4}$$



Hình 1.8: Mạch khuếch đại đảo có tổng trở vào Z_i lớn

Với các trị số điện trở trong mạch, độ khuếch đại:

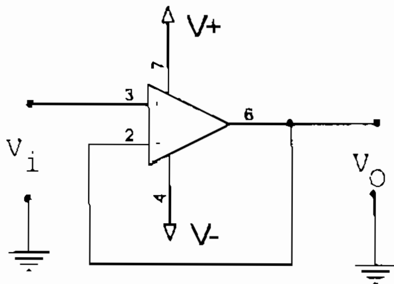
$$A_{VF} = -100$$

Điện trở $R_1 = 1M\Omega$ nên tổng trở ngõ vào Z_i vẫn có trị số lớn.

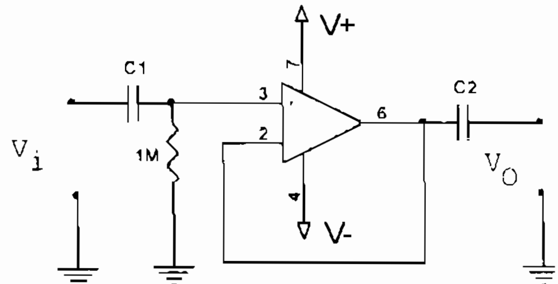
3) Mạch lặp hay mạch đệm (hình 1.9)

Mạch lặp là mạch khuếch đại không đảo có độ khuếch đại $A_{VF} = 1$. Trong mạch này, tín hiệu vào đưa đến ngõ I_n^+, ngõ I_n^- được

nối trực tiếp đến ngõ ra. Như vậy, điện áp hồi tiếp V_f bằng điện áp ra V_O (mạch hồi tiếp âm 100%).



Hình 1.9a: Mạch lặp DC



Hình 1.9b: Mạch lặp AC

Độ khuếch đại hồi tiếp: $A_{VF} = \dfrac{V_O}{V_I} = 1$

Tổng trở vào của mạch:

$$Z'_I = Z_I \frac{A_{VO}}{A_{VF}} = Z_I . A_{VO}$$ (rất lớn ≅ vài trăm MΩ)

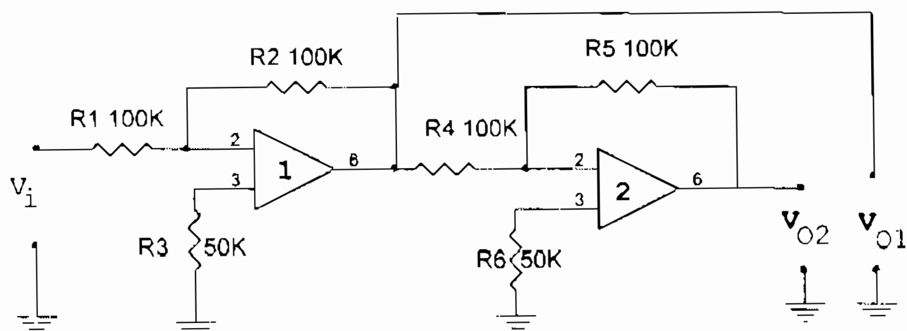
Trong mạch lặp AC có tụ liên lạc C_1-C_2 để cách ly điện áp một chiều giữa các khối. Điện trở 1MΩ ở ngõ I_n^+ nối xuống mass có tác dụng ổn định nhiệt cho OP-AMP và để tạo dòng nạp xả cho tụ C_1. Do có điện trở 1MΩ nên tổng trở vào sẽ giảm và bằng 1MΩ.

Đặc điểm của mạch là tổng trở vào rất lớn, tổng trở ra rất nhỏ (≅ vài Ω) nên mạch lặp được dùng làm mạch đổi tổng trở từ lớn ra nhỏ.

4) Mạch tạo lệch pha (hình 1.10)

Hai OP-AMP (1) và (2) là hai mạch khuếch đại đảo có độ khuếch đại hồi tiếp bằng 1.

$$A_{VF1} = A_{VF2} = 1$$



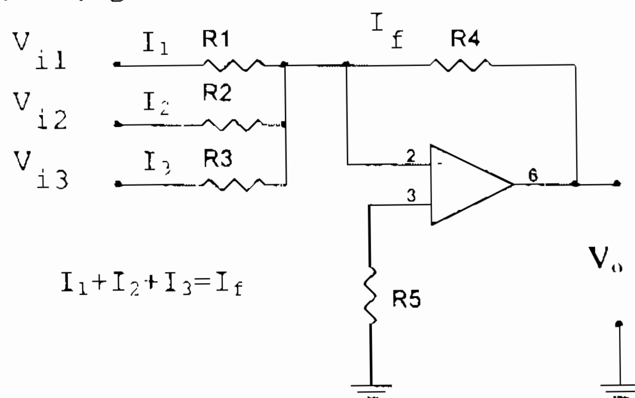
Hình1.10: Mạch tạo tín hiệu đảo pha

Do trong mạch có điện trở ngõ vào $R_1 = R_1 = R_4 = 100k\Omega$ và điện trở hồi tiếp $R_f = R_2 = R_5 = 100k\Omega$ nên điện áp ra đảo dấu nhưng có cùng biên độ với điện áp vào.

Như vậy, điện áp ra V_{o1} đảo dấu với V_i, điện áp ra V_{o2} đảo dấu với V_{o1} nên V_{o2} cùng dấu với V_i. Điện áp ra V_{o1} và V_{o2} là hai điện áp ra cùng biên độ nhưng đảo pha cân bằng.

§1.5 CÁC PHÉP TOÁN CƠ BẢN

1) Mạch cộng (hình 1.11)



Hình1.11: Mạch cộng đảo pha

Để thực hiện phép cộng nhiều tín hiệu thì OP-AMP có nhiều điện trở ở ngõ vào nối chung vào ngõ I_n^- hay I_n^+. Nếu cho vào ngõ I_n^- là mạch cộng đảo dấu, vào ngõ I_n^+ là mạch cộng không đảo dấu.

Điện trở R_4 là điện trở hồi tiếp, điện trở R_5 ổn định nhiệt cho OP-AMP. Nếu xét riêng từng ngõ vào, mỗi điện trở cùng với R_4 tạo thành mạch khuếch đại đảo với độ khuếch đại điện áp hồi tiếp:

$$A_{VF1} = -\frac{R_4}{R_1} \qquad A_{VF2} = -\frac{R_4}{R_2} \qquad A_{VF3} = -\frac{R_4}{R_3}$$

Khi cùng lúc có tín hiệu vào cả 3 ngõ, các dòng điện ở mỗi ngõ vào đều qua điện trở hồi tiếp. Vì vậy, dòng qua R_4 chính là tổng của 3 dòng điện vào của R_1 - R_2 và R_3.

Điện áp ra được tính theo công thức:

$$V_O = V_{O1} + V_{O2} + V_{O3}$$

$$V_O = -V_{I1}\frac{R_4}{R_1} - V_{I2}\frac{R_4}{R_2} - V_{I3}\frac{R_4}{R_3}$$

$$V_O = -R_4\left(\frac{V_{I1}}{R_1} + \frac{V_{I2}}{R_2} + \frac{V_{I3}}{R_3}\right)$$

Độ lợi điện áp của mạch vẫn được tính theo công thức của mạch khuếch đại đảo:

$$A_{VF} = -\frac{R_F}{R_I} \qquad (R_F = R_4)$$

Ở các ngõ vào thường chọn: $R_1 = R_2 = R_3 = R_I$

Nếu chọn: $R_4 = R_I = R_1 = R_2 = R_3$ và chọn: $R_5 = R_1 // R_2 // R_3 // R_4$ thì mạch có độ khuếch đại điện áp là 1 và điện áp ra:

$$V_O = -(V_{I1} + V_{I2} + V_{I3})$$

Sơ đồ mạch hình 1.12 là mạch cộng không đảo dấu. Cầu phân áp R_3 - R_4 là mạch hồi tiếp từ điện áp ra V_O trở về ngõ I_n^-.

Xét riêng từng ngõ, độ khuếch đại hồi tiếp của mạch vẫn là:

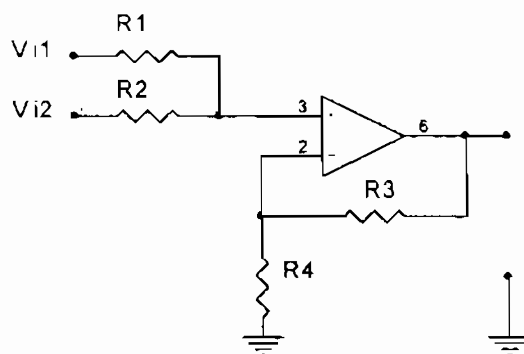
$$A_{VF} = \frac{R_3 + R_4}{R_3}$$

Khi chỉ có ngõ vào V_{I1} ($V_{I2} = 0$) thì R_1-R_2 là cầu phân áp ở ngõ vào nên điện áp tác dụng lên ngõ I_n^+:

$$V_I = V_{I1}\frac{R_2}{R_1 + R_2}$$ (R_2 xem như nối mass)

Khi chỉ có ngõ vào V_{I2} ($V_{I1} = 0$), điện áp tác dụng lên ngõ I_n^+: $$V_I = V_{I2}\frac{R_1}{R_1 + R_2}$$ (R_1 xem như nối mass)

Khi cùng lúc có cả hai tín hiệu V_{I1} và V_{I2} thì điện áp ở ngõ vào: $$V_I = V_{I1}\frac{R_2}{R_1 + R_2} + V_{I2}\frac{R_1}{R_1 + R_2}$$



Hình1.12: Mạch cộng không đảo dấu

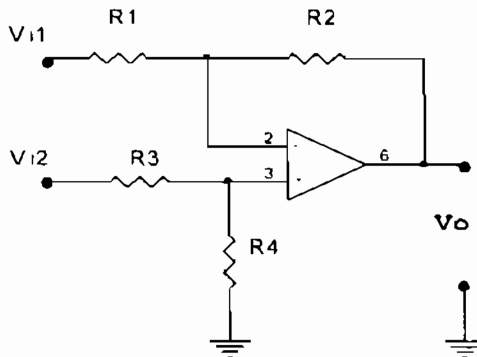
Điện áp ở ngõ ra: $V_O = V_I\, A_{VF}$

$$V_O = \frac{V_{I1}R_2 + V_{I2}R_1}{R_1 + R_2} \cdot \frac{R_3 + R_4}{R_2}$$

Trường hợp có 3 tín hiệu cùng vào ngõ I_n^+ thì công thức tính điện áp ra sẽ phức tạp hơn.

2) Mạch trừ (hay mạch khuếch đại vi sai)

Mạch trừ có hai tín hiệu vào ở hai ngõ I_n^+ và I_n^-. Điện áp ra tỉ lệ với hiệu số điện áp của hai tín hiệu vào nên mạch có chức năng thực hiện phép trừ.



Hình 1.13: Mạch trừ

Ở ngõ vào I_n^-, hai điện trở R_1-R_2 tạo thành mạch hồi tiếp cho mạch khuếch đại đảo là $-R_2/R_1$.

Ở ngõ vào I_n^+, hai điện trở R_3-R_4 tạo thành cầu phân áp làm giảm điện áp vào OP-AMP theo tỉ lệ:

$$V_I = V_{I2}\frac{R_4}{R_3 + R_4}$$

Trường hợp này là mạch khuếch đại không đảo với cầu phân áp R_1-R_2 là mạch hồi tiếp về ngõ I_n^-. Độ khuếch đại không đảo:

$$A_{VI} = \frac{R_1 + R_2}{R_1}$$

Nếu xét riêng từng ngõ vào, điện áp ra cho ngõ vào I_n^- :

$$V_{O1} = V_{I1}(-\frac{R_2}{R_1}) = -V_{I1}\frac{R_2}{R_1}$$

Điện áp ra cho ngõ vào I_n^+ :

$$V_{O2} = V_{I2}.\frac{R_4}{R_3 + R_4}.\frac{R_1 + R_2}{R_1}$$

Khi cùng lúc có tín hiệu vào cả 2 ngõ thì điện áp ra là tổng hai điện áp trên:

$$V_O = V_{O1} + V_{O2}$$

$$V_O = V_{I2}.\frac{R_4}{R_3 + R_4}.\frac{R_1 + R_2}{R_1} - V_{I1}\frac{R_2}{R_1}$$

Hay: $$V_O = V_{I2}.\frac{R_1 + R_2}{R_3 + R_4}.\frac{R_4}{R_1} - V_{I1}\frac{R_2}{R_1}$$

Tùy theo yêu cầu về độ khuếch đại có thể chọn trị số các điện trở nhưng phải theo điều kiện: $\frac{R_1}{R_2} = \frac{R_3}{R_4}$

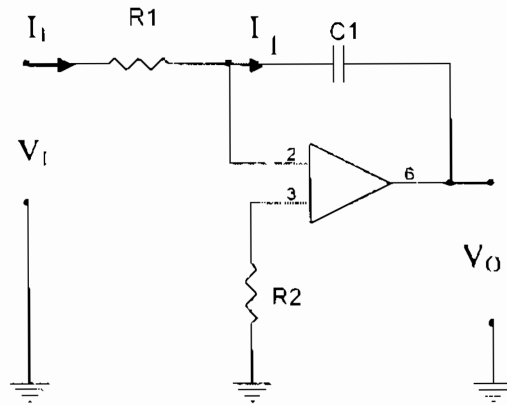
Với điều kiện trên độ lợi điện áp của mạch:

$$A_{VF} = \frac{R_2}{R_1} = \frac{R_4}{R_3}$$

Điện áp ra của mạch trừ được tính theo công thức:

$$V_O = (V_{I2} - V_{I1}).\frac{R_2}{R_1}$$

2) **Mạch tích phân** (hình 1.14)



Hình 1.14: Mạch tích phân đảo

Mạch tích phân có tín hiệu vào ngõ đảo I_n^-, mạch hồi tiếp từ ngõ ra về ngõ I_n^- là tụ C. Điện trở R_1 là điện trở nạp xả của tụ, điện trở R_2 ổn định nhiệt cho OP-AMP . Thường chọn: $R_1 = R_2 = R$.

Do tính chất của OP-AMP nên dòng điện I_I vào OP-AMP xem như bằng 0, điểm I_n^- xem như điểm mass. Ta có:

$$I_1 = I_f = \frac{V_I}{R}$$

Dòng I_F là dòng nạp vào tụ nên: $I_f = -C\frac{dV_O}{dt}$

Suy ra: $\frac{V_I}{R} = -C\frac{dV_O}{dt}$ $\Rightarrow$ $dV_O = -\frac{1}{RC}V_I dt$

Lấy tích phân ta có: $V_O = -\frac{1}{RC}\int V_I.dt$

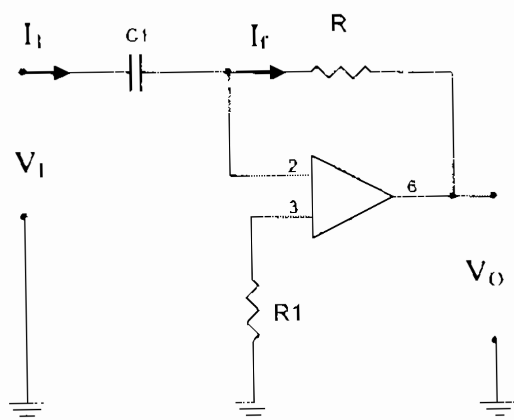
RC chính là hằng số thời gian nạp xả của tụ C. Dấu trừ trong công thức là do mạch đảo dấu.

Do đặc tính nạp xả của tụ điện, khi ngõ vào có tín hiệu dạng xung vuông thì ở ngõ ra sẽ có tín hiệu dạng răng cưa hay tam giác và ngược dấu.

Mạch tích phân sẽ được phân tích kỹ hơn trong chương "Mạch lọc".

4) Mạch vi phân (hình 1.15)

Mạch vi phân có tín hiệu vào ngõ đảo I_n^- qua tụ C, mạch hồi tiếp từ ngõ ra về ngõ I_n^- là điện trở R (cách lắp RC ngược lại với mạch tích phân). Điện trở R_1 nối ngõ I_n^+ xuống mass để ổn định nhiệt cho OP-AMP.



Hình 1.15: Mạch vi phân

Do tính chất của OP-AMP, dòng điện vào $I_t = 0$ nên $I_1 = I_F$

Dòng điện I_1 là dòng nạp qua tụ C được tính theo công thức:

$$I_1 = C\frac{dV_I}{dt}$$

Do ngõ I_n^- xem như điểm mass nên dòng điện hồi tiếp:

$$I_f = -\frac{V_O}{R}$$

Suy ra: $C\dfrac{dV_I}{dt} = -\dfrac{V_O}{R}$

$$\Rightarrow \qquad V_O = -RC \cdot \frac{dV_I}{dt}$$

RC chính là hằng số thời gian nạp xả của tụ C qua R. Dấu trừ trong công thức là do mạch đảo dấu.

Do đặc tính nạp xả của tụ, khi ngõ vào có xung tam giác thì ngõ ra có xung vuông và ngược dấu.

5) Mạch khuếch đại phi tuyến (semi-log)

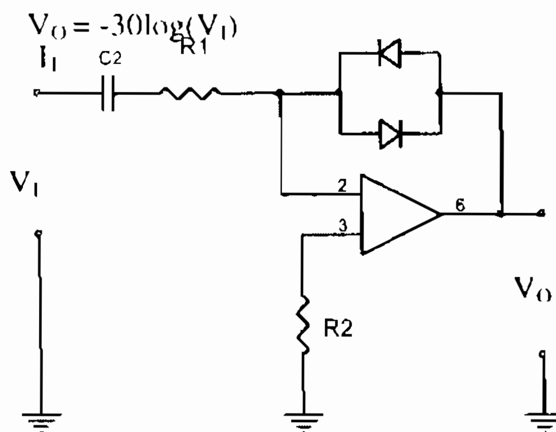
Các mạch trên là các mạch khuếch đại tuyến tính. Mạch khuếch đại phi tuyến có điện áp ra tỉ lệ với điện áp vào theo hàm logarit nhờ mạch hồi tiếp phi tuyến dùng diod (diod có dòng điện thuận tỉ lệ logarit với điện áp đặt vào chân AK).

Trong mạch điện hình 1.16, đường hồi tiếp là hai diod silicon mắc song song ngược chiều. Khi diod có điện áp $V_D \cong 0V$, diod có noit trở rất lớn nên có độ lợi cao. Khi có điện áp vào lớn, diod có nội trợ nhỏ nên có độ lợi bị giảm nhỏ.

Điện trở R_2 ổn định nhiệt cho OP-AMP. Thường chọn $R_1=R_2$.

Điện áp ra được tính theo công thức:

$V_O = -30\log(V_I)$



Hình 1.16: Mạch phi tuyến

Nếu điện áp tín hiệu vào có dạng hình sin thì tín hiệu ngõ ra có dạng gần như vuông.

§1.6- MẠCH TẠO XUNG DÙNG OP-AMP

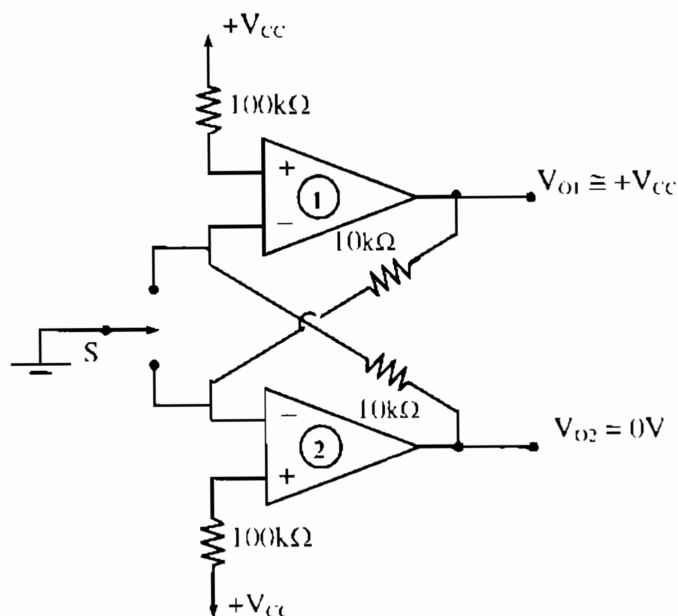
1) Mạch Flip-Flop dùng OP-AMP

Mạch F/F dùng OP-AMP như sơ đồ hình 1.17, có hai OP-AMP làm việc như hai mạch khuếch đại so sánh. OP-AMP sẽ ở trạng thái bão hòa dương nếu có:

$$V_I^+ > V_I^- \Rightarrow V_O \cong +V_{CC}$$

hay ở trạng thái bão hòa âm nếu có:

$$V_I^- > V_I^+ \Rightarrow V_O \cong +0V$$



Hình 1.17 : Mạch F/F dùng OP-AMP kích đổi trạng thái bằng xung âm

Giả thiết mạch có trạng thái như hình vẽ với $V_{O1} \cong +V_{CC}$ và $V_{O2} = 0V$.

OP-AMP ① được hồi tiếp từ $V_{O2} = 0V$ về ngõ In^- qua điện trở 10kΩ nên vẫn có $V_I^+ > V_I^-$ và $V_{O1} \cong +V_{CC}$ ổn định.

OP-AMP ② được hồi tiếp từ $V_{O1} \cong +V_{CC}$ về ngõ In^- qua điện trở 10kΩ (10kΩ << 100kΩ) nên vẫn có $V_I^- > V_I^+$ và $V_{O1} = 0V$ ổn định.

Đây là trạng thái ổn định thứ nhất của mạch F/F, OP-AMP ① ở trạng thái bão hòa dương và OP-AMP ② ở trạng thái bão hòa âm. Để đổi trạng thái của F/F, cho công tắc S nối vào ngõ In^- của OP-AMP ② đang bão hòa âm. Lúc đó, $V_I^- = 0V$ và $V_I^+ > V_I^-$ nên OP-AMP ② chuyển sang bão hòa dương, $V_{O2} \cong +V_{CC}$ qua điện trở hồi tiếp 10K sẽ làm đổi trạng thái của OP-AMP ① từ bão hòa dương sang bão hòa âm vì lúc đó OP-AMP ① có $V_I^- > V_I^+$.

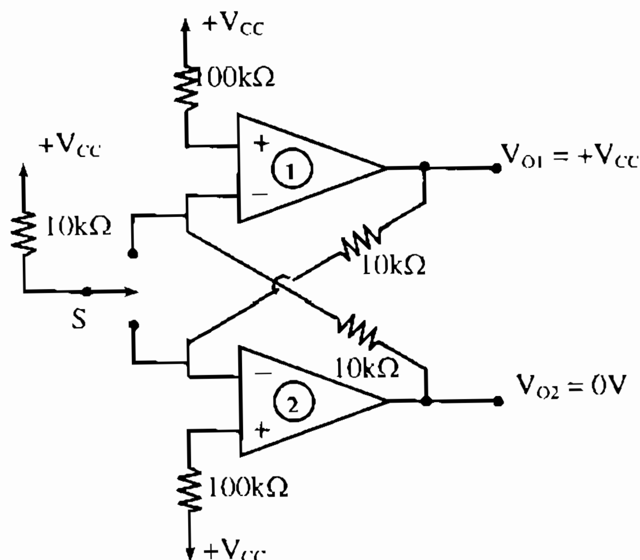
Lưu ý : Điện trở hồi tiếp phải có trị số khá nhỏ so với điện trở nối ngõ In^+ lên nguồn $+V_{CC}$.

Công tắc S có điểm chung nối mass xem như xung âm kích điều khiển F/F. Công tắc S có thể nối lên nguồn $+V_{CC}$ qua điện trở để kích đổi trạng thái của F/F như xung dương kích điều khiển F/F. Trường hợp này xung dương phải được đưa vào OP-AMP ① đang bão hòa dương. Sơ đồ hình 1.18 là mạch F/F đổi trạng thái bằng xung dương.

Như vậy, để đổi trạng thái của F/F có thể dùng một trong hai phương pháp sau:

– Cho xung âm (hay mức điện áp thấp) vào ngõ In^- của OP-AMP đang bão hòa âm.

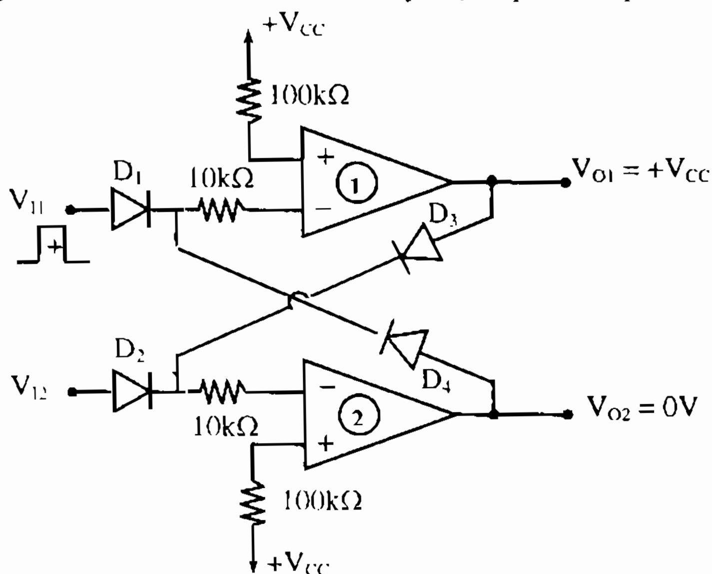
– Cho xung dương (hay mức điện áp cao) vào ngõ In^- của OP-AMP đang bão hòa dương.



Hình 1.18 : Mạch F/F dùng OP-AMP kích đổi trạng thái bằng xung âm

2) Mạch Flip-Flip hồi tiếp bằng diod

Mạch Flip-Flop hình 1.19 dùng hai diod D_1-D_2 để nhận xung kích ở ngõ vào và hai diod D_3-D_4 để lấy điện áp hồi tiếp.



Hình 1.19 : Mạch Flip-Flop hồi tiếp bằng diod

Mạch Flip-Flop hình 1.19 dùng hai diod D_1-D_2 để nhận xung kích ở ngõ vào và hai diod D_3-D_4 để lấy điện áp hồi tiếp.

Giả sử mạch đang có trạng thái ổn định như hình vẽ, OP-AMP ① đang bão hòa dương, $V_{O1} \cong +V_{CC}$; OP-AMP ② đang bão hòa âm, $V_{O2} = 0V$.

Trường hợp này nếu cho xung âm vào ngõ V_{I2} của OP-AMP đang bão hòa âm thì diod D_2 bị phân cực ngược nên xung âm không tác động được vào mạch F/F và mạch không đổi trạng thái.

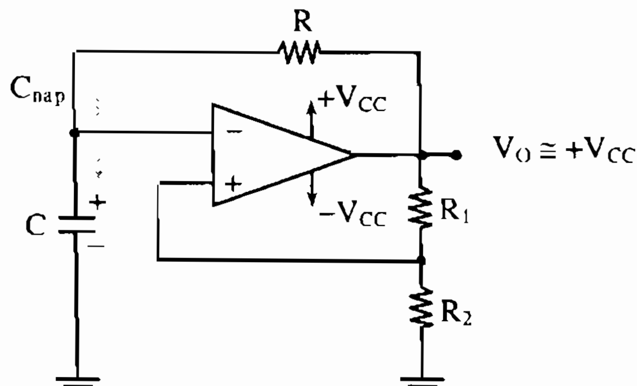
Muốn đổi trạng thái của mạch F/F phải cho xung dương vào ngõ V_{I1} của OP-AMP đang bão hòa dương. Lúc đó, diod D_1 được phân cực thuận sẽ cho xung dương vào mạch F/F và làm mạch đổi trạng thái.

Như vậy, khi sử dụng diod như hình 1.19 thì 2 mạch F/F chỉ còn một cách kích đổi trạng thái là cho xung dương (hay mức điện áp cao) vào ngõ In^- của OP-AMP ① đang bão hòa dương

3) Mạch dao động tích thoát

a) Nguyên lý:

Mạch điện hình 1.20 là sơ đồ mạch dao động tích thoát dùng OP-AMP để cho ra tín hiệu vuông.



Hình 1.20 : Mạch dao động tích thoát

Sơ đồ có hai mạch hồi tiếp từ ngõ ra về hai ngõ vào. Cầu phân áp RC hồi tiếp về ngõ In^-, cầu phân áp R_1-R_2 hồi tiếp về ngõ In^+.

Để giải thích nguyên lý mạch, ta giả sử tụ C chưa nạp điện và OP-AMP đang ở trạng thái bão hòa dương. Lúc này, cầu phân áp R_1-R_2 đưa điện áp dương về ngõ In^+ với mức điện áp là: $V_O \cong +V_{CC}$.

$$V_{in}^+ = +V_{CC}\frac{R_2}{R_1 + R_2} = V_A \qquad (V_{in}^+ > 0V)$$

Trong khi đó, ở ngõ In^- có điện áp tăng dần lên từ 0V, điện áp tăng do tụ C nạp qua R theo qui luật hàm mũ với hằng số thời gian là $\tau = RC$.

Khi tụ nạp và có $V_{in}^- < V_{in}^+$ thì OP-AMP vẫn ở trạng thái bão hòa dương. Khi tụ C nạp đến mức điện áp $V_{in}^- > V_{in}^+$ thì OP-AMP đổi thành trạng thái bão hòa âm, ngõ ra có $V_O \cong -V_{CC}$. Lúc này, cầu phân áp R_1-R_2 đưa điện áp âm về ngõ In^+ với mức điện áp là:

$$V_{in}^+ = -V_{CC}\frac{R_2}{R_1 + R_2} = V_B \qquad (V_{in}^+ < 0V)$$

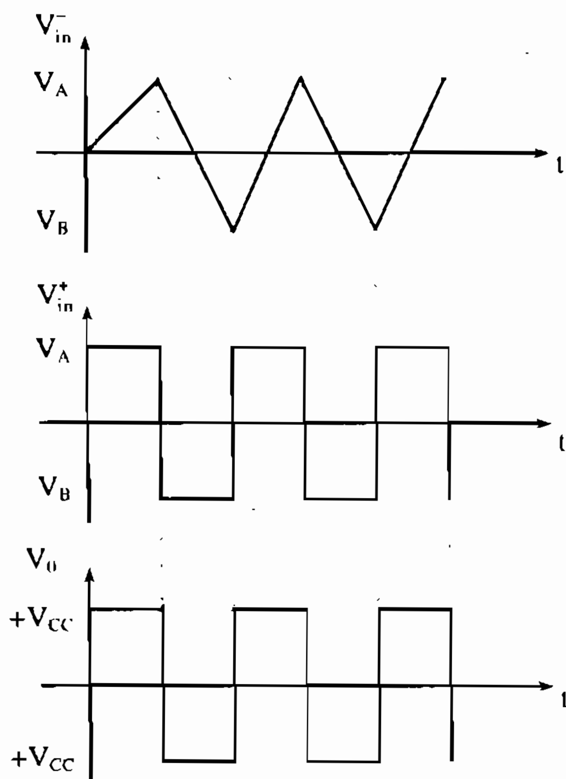
Trong khi đó, ngõ In^- vẫn còn đang ở mức điện áp dương với trị số $V_{in}^- > +V_{CC}\frac{R_2}{R_1 + R_2}$ do tụ C đang còn nạp điện. Như vậy, OP-AMP sẽ chuyển sang trạng thái bão hòa âm nhanh cho cạnh vuông thẳng đứng. Tụ C bây giờ sẽ xả điện áp dương đang nạp trên tụ qua R_1 và tải ở ngõ ra xuống mass.

Khi tụ C xả điện áp dương đang có thì V_{in}^+ vẫn ở mức điện áp âm nên OP-AMP vẫn ở trạng thái bão hòa âm. Khi tụ C đã xả hết điện áp dương sẽ nạp điện qua R để có điện áp âm do ngõ ra đang ở trạng thái bão hòa âm, chiều nạp điện bây giờ ngược với chiều dòng điện nạp trên hình vẽ.

Khi tụ C nạp điện áp âm đến mức $V_{in}^{-} < V_{in}^{+}$ (ngõ In^{-} nhỏ hơn ngõ In^{+}) thì OP-AMP lại đổi thành trạng thái bão hòa dương về ngõ ra có $V_O \cong +V_{CC}$.

Mạch đã trở lại trạng thái giả thiết ban đầu và hiện tượng trên cứ tiếp diễn liên tục tuần hoàn.

b) Dạng sóng ở các chân:



Hình 1.21 : Dạng sóng ngõ vào và ngõ ra

Mức giới hạn điện áp ngõ ra:

$$V_{Omax} \cong +V_{CC} \quad \text{và} \quad V_{Omin} \cong -V_{CC}$$

Mức giới hạn điện áp ở hai ngõ vào:

$$V_A = +V_{CC}\frac{R_2}{R_1 + R_2} \quad \text{và} \quad V_B = -V_{CC}\frac{R_2}{R_1 + R_2}$$

Dạng điện áp ở ngõ In^- là dạng tam giác. Thời gian điện áp ở ngõ In^- tăng từ V_B lên V_A là thời gian OP-AMP bão hòa dương, thời gian điện áp ngõ In^- giảm từ V_A xuống V_B là thời gian OP-AMP bão hòa âm. Dạng điện áp ở ngõ In^+ và ngõ ra là trạng thái xung vuông đối xứng.

Chu kỳ của tín hiệu: $T = 2RC.\ln\frac{R_1 + 2R_2}{R_1}$

Suy ra tần số của tín hiệu: $f = \frac{1}{T}$

Trường hợp đặc biệt :

- $R_1 = 2R_2 \Rightarrow T = 2RC.\ln 2 = 2RC.0,69$ $(\ln 2 = 0,69)$

$$\Rightarrow f = \frac{1}{2.0,69.R.C} \cong \frac{1}{1,4.R.C}$$

- $R_1 = R_2 \Rightarrow T = 2RC.\ln 3 = 2RC.1,1$ $(\ln 3 = 1,1)$

$$\Rightarrow f = \frac{1}{2,2.R.C}$$

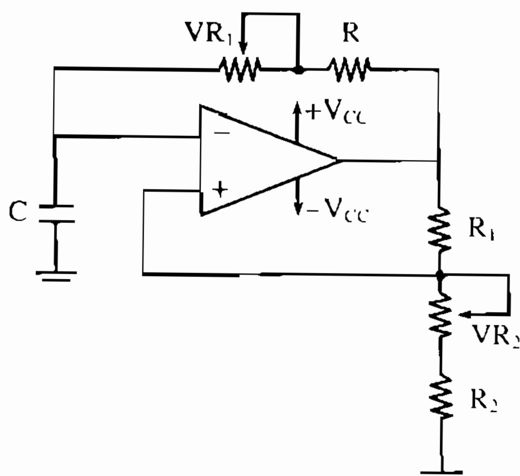
c) Mạch đổi tần số:

Theo công thức tính chu kỳ và tần số dao động như trên ta có thể đổi tần số dao động bằng các phương pháp sau :

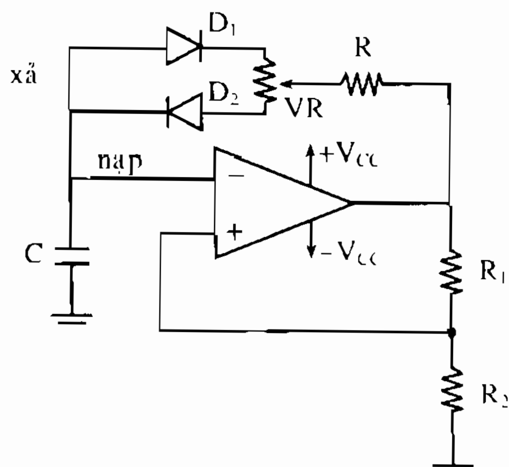
- Thay đổi tỉ số cầu phân áp mạch hồi tiếp dương (R_1 và R_2)
- Thay đổi trị số điện trở R hay tụ C trong mạch hồi tiếp âm.

Tần số của mạch dao động tính thoát hình 1.22 được tính theo công thức:

$$T = 2\,(R + VR_1)\,C.\ln\frac{R_1 + 2(R_2 + VR_2)}{R_1}$$



Hình1.22 : Mạch dao động tích thoát đổi tần số



Hình 1.23 : Mạch dao động tích thoát đổi chu trình làm việc

d) Mạch đổi chu trình làm việc:

Trong sơ đồ mạch dao động tích thoát cơ bản dùng OP-AMP, tụ C nạp điện và xả điện đều qua điện trở R nên hằng số thời gian nạp và xả bằng nhau. Điều này có nghĩa là thời gian xung vuông có điện áp cao và có điện áp thấp dài bằng nhau. Xung vuông ra là xung đối xứng có chu trình làm việc là D = 50%.

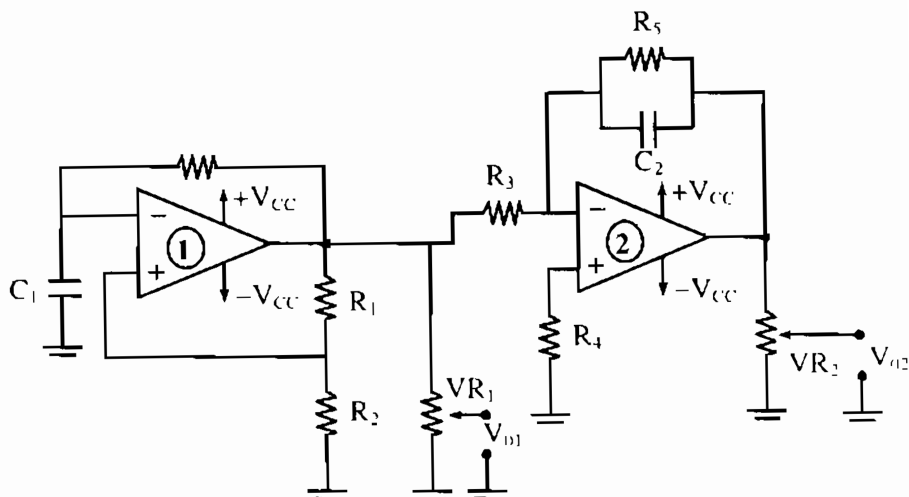
Để thay đổi chu trình làm việc, mạch dao động tích thoát có sơ đồ như hình 1.23, biến trở VR sẽ làm thay đổi thời gian nạp và thời gian xả của tụ theo hai hướng ngược nhau, nên tăng thời gian nạp sẽ làm giảm thời gian xả và ngược lại.

Khi tụ C nạp điện áp dương, từ ngõ ra sẽ nạp qua điện trở R, biến trở VR (phần dưới) và qua diod D_2. Khi tụ C xả điện áp dương

và sau đó nạp điện áp âm sẽ xả qua R, biến trở VR (phần trên) và qua diod D_1.

Khi điều chỉnh biến trở VR chỉ làm thay đổi chu trình làm việc mà vẫn giữ nguyên tần số dao động.

3) Mạch tạo xung vuông và tam giác



Hình1.24 : Mạch tạo xung vuông và tam giác

Mạch dao động tích thoát cơ bản tạo xung vuông đối xứng ở ngõ ra. Nếu kết hợp mạch tích phân tích cực dùng OP-AMP thì mạch có thể cho ra xung tam giác.

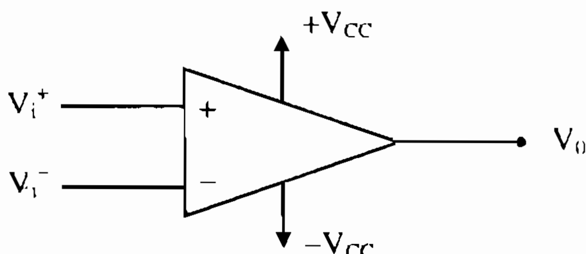
OP-AMP ① là mạch dao động tích thoát để tạo xung vuông theo nguyên lý trên. Xung vuông được lấy trên biến trở VR_1 để thay đổi biên độ ngõ ra.

OP-AMP ② là mạch tích phân tích cực nhận xung vuông từ ngõ ra của OP-AMP ① đổi thành dạng xung tam giác. Xung tam giác được lấy trên biến trở VR_2 để thay đổi biên độ ngõ ra.

§1.7- HAI TRẠNG THÁI BÃO HÒA CỦA OP-AMP

1) Hai trạng thái bão hòa của OP-AMP

Để thực hiện chức năng chuyển đổi trạng thái của mạch, ngoài transistor, có thể dùng OP-AMP nhờ vào 2 trạng thái bão hòa của nó trong mạch khuếch đại so sánh.



Hình 1.25 : Mạch khuếch đại so sánh

Sơ đồ hình 1.25 là mạch khuếch đại so sánh cơ bản dùng hai nguồn đối xứng $\pm V_{CC}$. Điện áp vào ngõ không đảo (ngõ +) gọi là V_I^+ và điện áp vào ngõ đảo (ngõ –) gọi là V_I^-.

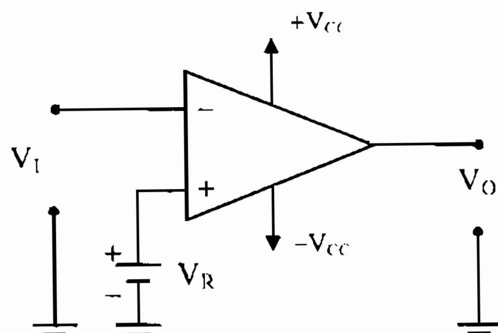
Tùy thuộc điện áp ở hai ngõ này so với nhau mà OP-AMP sẽ ở một trong hai trạng thái sau:

Nếu: $V_I^+ > V_I^-$ thì $V_O \cong +V_{CC}$ là trạng thái bão hòa dương

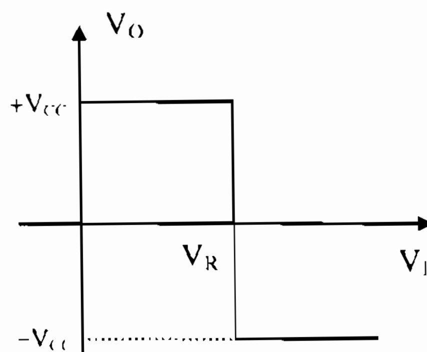
Nếu: $V_I^- > V_I^+$ thì $V_O \cong -V_{CC}$ gọi là trạng thái bão hòa âm.

Trong thực tế mạch khuếch đại so sánh sẽ nhận một điện áp ở ngõ vào V_I để so với điện áp chuẩn V_R. Tùy theo yêu cầu của mỗi mạch mà ta cho điện áp ngõ vào V_I vào ngõ đảo hay ngõ không đảo và điện áp chuẩn V_R vào ngõ còn lại.

a) Điện áp V_I ở ngõ đảo, điện áp chuẩn V_R ở ngõ không đảo:



Hình 1.26a: Mạch so sánh



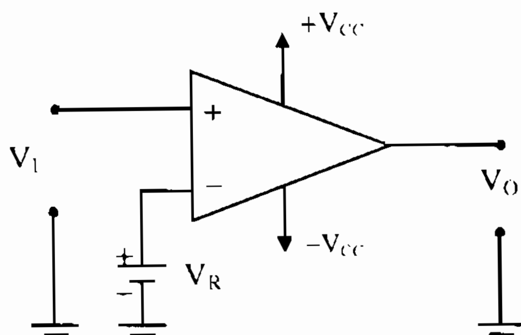
Hình 1.26b: Điện áp ra V_O theo điện áp vào V_I

Theo sơ đồ, mạch so sánh hình 1.26a có điện áp ngõ vào V_I đưa đến ngõ đảo để so với điện áp chuẩn V_R ở ngõ không đảo.

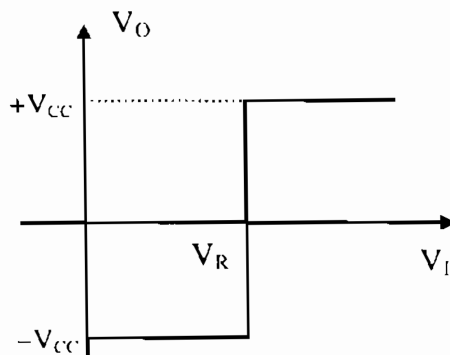
Hàm truyền đạt của mạch hình 1.26b, theo đó, nếu $V_I < V_R$ (hay $V_I^- < V_I^+$) thì $V_O \cong +V_{CC}$ và ngược lại nếu $V_I > V_R$ (hay $V_I^- > V_I^+$) thì $V_O \cong -V_{CC}$

b) Điện áp V_I vào ngõ không đảo, V_R vào ngõ đảo :

Mạch so sánh hình 1.27a có cách cho điện áp vào ngược lại với mạch so sánh hình 5.26a nên có hàm truyền đạt ngược lại như hình 5.27b. Nếu $V_I < V_R$ (hay $V_I^+ < V_I^-$) thì $V_O \cong -V_{CC}$, ngược lại, nếu $V_I > V_R$ (hay $V_I^+ > V_I^-$) thì $V_O \cong +V_{CC}$.



Hình 1.27a : Mạch so sánh



Hình 1.27b : Điện áp ra V_O theo điện áp vào V_I

Hai trạng thái ngắt và dẫn bão hòa của transistor hay hai trạng thái bão hòa dương và bão hòa âm của OP-AMP được dùng để cho ra hai điện áp mức cao và mức thấp tạo ra tín hiệu xung điện.

§1.8- CÁC ỨNG DỤNG KHÁC CỦA OP-AMP

OP-AMP còn rất nhiều ứng dụng trong các lĩnh vực khác nhau như:

- Mạch lọc tích cực (kết hợp R-C)
- Mạch dao động tạo tín hiệu hình sin
- Mạch ổn áp (kết hợp với diod Zener)
- Mạch đóng ngắt điều khiển rơ-le.

CHƯƠNG 2

MẠCH LỌC

§2.1- ĐẠI CƯƠNG

Mạch lọc là một bộ phận rất quan trọng trong kỹ thuật mạch điện tử. Mạch lọc có tác dụng cho một dải tần số đi qua và chặn dải tần số còn lại, do đó, mạch lọc được dùng để chọn lọc tần số hay loại bỏ tần số của các tín hiệu điện.

Trong kỹ thuật mạch điện tử người ta phân loại mạch lọc như sau:

1) Phân loại theo linh kiện

a) Mạch lọc thụ động:

Là những mạch lọc chỉ gồm các linh kiện thụ động như điện trở R, tụ điện C và cuộn dây L.

Có các loại mạch lọc thụ động như:

- Mạch lọc RC, RL, RLC
- Mạch lọc hình π, hình T

b) Mạch lọc tích cực:

Là những mạch lọc kết hợp các linh kiện thụ động R-L-C với các linh kiện tích cực như transistor, OP-AMP...

Mạch lọc thụ động có nhược điểm là làm suy giảm năng lượng qua nó, không có tính khuếch đại và khó phối hợp tổng trở với các mạch khác.

Mạch lọc tích cực dùng transistor, OP-AMP... để có thể khuếch đại, phối hợp tổng trở, điều chỉnh độ suy giảm... nhằm cải thiện nhược điểm của mạch lọc thụ động.

2) Phân loại theo tác dụng

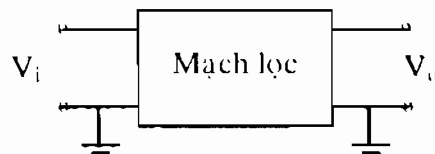
Tùy theo tác dụng chọn lọc hay loại bỏ tần số của mạch lọc, người ta chia ra các loại mạch lọc như sau:

- Mạch lọc hạ thông (cho tần số thấp qua, bỏ tần số cao)
- Mạch lọc thượng thông (cho tần số cao qua, bỏ tần số thấp)
- Mạch lọc dải thông
- Mạch lọc dải triệt
- Mạch vi phân, mạch tích phân.

§2.2- ĐÁP ỨNG TẦN SỐ (Frequency reponse)

Mạch lọc cũng là một loại mạch tứ cực có hai cực ở ngõ vào và hai cực ở ngõ ra như hình2.1. Điện áp ở ngõ vào là V_i, điện áp ở ngõ ra là V_o.

Để khảo sát đặc tính của mạch lọc theo tần số, người ta dùng tín hiệu hình sin (là tín hiệu tiêu biểu cho loại tín hiệu tuyến tính) đặt ở ngõ vào, rồi đo điện áp ở ngõ ra.

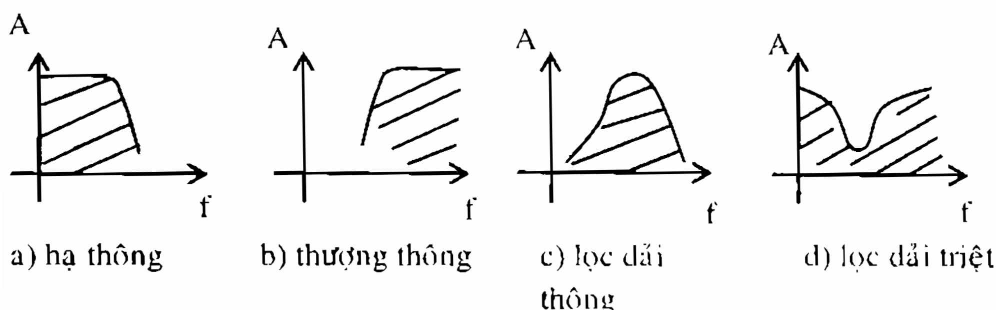


Hình 2.1: Mạch lọc dạng tứ cực

Đáp ứng tần số của mạch lọc được định nghĩa là tỉ số giữa điện áp tín hiệu ra V_O trên điện áp tín hiệu vào V_I, theo biểu thức:

$$\overline{A} = \frac{\overline{V_O}}{\overline{V_I}} \qquad (\overline{V_O}, \overline{V_I} \text{ là giá trị hiệu dụng})$$

$\overline{A}$ còn được gọi là hàm truyền của mạch lọc.



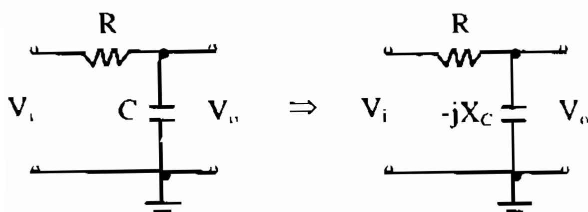
Hình2.2: Đáp ứng tần số của mạch lọc

Do mạch lọc thụ động có đầy đủ các tính năng cơ bản của bộ lọc, mạch lọc tích cực chỉ dùng để cải thiện nhược điểm của mạch lọc, do đó, khi phân tích tính năng của các bộ lọc thường người ta phải khảo sát trước trên các mạch lọc thụ động RC, RL hay RLC.

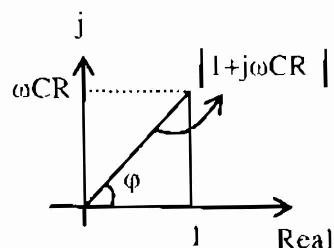
§2.3- MẠCH LỌC THỤ ĐỘNG DÙNG RC

1) Mạch lọc hạ thông (hình 2.3)

a) Sơ đồ - Đáp ứng tần số:



Hình 2.3



Hình 2.4

Do tụ C có dung kháng: $-jX_C$ với $X_C = 1/\omega C$ nên trong mạch RC vừa có số thực (real) vừa có số ảo (imaginary) được gọi là số phức (complex).

Từ cầu phân áp R và $-jX_C$, tính điện áp ra V_o theo công thức:

$$\overline{V_o} = \frac{\overline{V_i}.(-j\frac{1}{\omega C})}{R - j\frac{1}{\omega C}}$$

Suy ra đáp ứng tần số của mạch lọc hạ thông:

$$\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{-j\frac{1}{\omega C}}{R - j\frac{1}{\omega C}} = \frac{-j\frac{1}{\omega C}.j\omega C}{(R - j\frac{1}{\omega C})j\omega C}$$

Ta đã biết: $j.j = j^2 = -1$ nên suy ra:

$$\overline{A} = \frac{1}{1 + j\omega CR}$$

Mẫu số 1 + jωCR là số phức được phân tích như hình 7.4 trong đó trục hoành số thực là 1, trục tung số ảo là ωCR, cạnh huyền tam giác vuông là biên độ của số phức, φ là góc pha. Do đó, đáp ứng tần số còn được phân ra đáp ứng biên độ và đáp ứng pha theo tần số.

b) Đáp ứng biên độ:

Theo hình2.4, biên độ của số phức là cạnh huyền nên ta có:

$$|1 + j\omega CR| = \sqrt{1 + (\omega CR)^2}$$

Đáp ứng biên độ của mạch lọc hạ thông:

$$A = |\overline{A}| = \left|\frac{1}{1 + j\omega RC}\right| = \frac{1}{\sqrt{1 + (\omega RC)^2}} \qquad (\omega = 2\pi f)$$

Nhận xét: - ở tần số thấp: $f \to 0$ nên $\omega \to 0$

$$A = \frac{1}{\sqrt{1+0}} = 1 \qquad \Rightarrow \qquad \overline{V_o} = \overline{V_i}$$

- ở tần số cao: f → ∝ nên ω → ∝

$$A = \frac{1}{\sqrt{1+\infty}} = 0 \qquad \Rightarrow \quad \overline{V_o} \to 0$$

- ở tần số đặc biệt f_C (hay ω_C) sao cho:

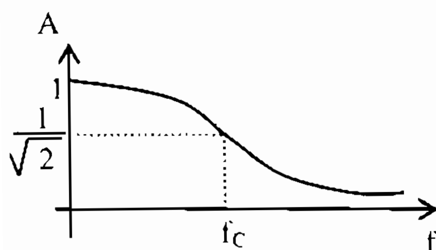
$$R = \frac{1}{\omega_c C} = \frac{1}{2\pi f_c C}$$

$$\Rightarrow \qquad \omega_c = \frac{1}{RC} \Rightarrow f_c = \frac{1}{2\pi RC}$$

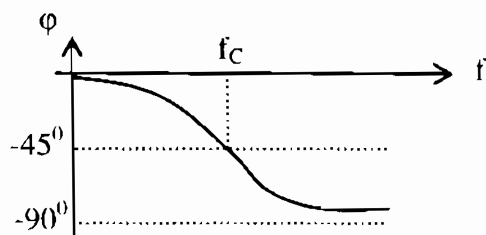
Thay $\omega_c = \frac{1}{RC}$ vào đáp ứng biên độ A ta có:

$$A = \frac{1}{\sqrt{1+(\frac{1}{RC}RC)^2}} = \frac{1}{\sqrt{2}} = 0.707$$

Tần số này được gọi là tần số cắt f_C (hay ω_C). Ở tần số này biên độ tín hiệu ngõ ra bị giảm đi $\frac{1}{\sqrt{2}}$ lần so với biên độ tín hiệu vào (hình 2.4).



Hình 2.4: Đáp ứng biên độ



Hình 2.5: Đáp ứng pha

c) Đáp ứng pha: (hình 2.5)

Pha φ của $\overline{A} = \frac{1}{1+j\omega RC}$ chính là pha của 1 trừ đi pha của 1+ jωRC.

Ta có: $\varphi = 0 - \text{arctg}\omega RC = -\text{arctg}\omega RC$

Ở tần số thấp $f \to 0$ nên $\omega \to 0$

$$\Rightarrow \quad \varphi = -\text{arctg}0 = 0^0$$

Ở tần số cao $f \to \infty$ nên $\omega \to \infty$

$$\Rightarrow \quad \varphi = -\text{arctg}\infty = -90^0$$

Ở tần số cắt $f = f_C$, $\omega = \omega_C$ thì

$$\Rightarrow \quad \varphi = -\text{arctg}1 = -45^0$$

Như vậy, tín hiệu ra bị chậm pha so với tín hiệu vào. Ở tần số thấp mức chậm pha nhỏ, ở tần số cao mức chậm pha lớn hơn và ở tần số cắt mức chậm pha là 45^0. Sự chậm pha này ở nhiều trường hợp sẽ làm cho tín hiệu ra bị méo dạng so với tín hiệu vào.

d) Đáp ứng biên độ tính bằng deciBel:

Tương tự như độ khuếch đại điện áp của OP-AMP thường được tính bằng đơn vị deciBel (dB), đáp ứng biên độ A của mạch lọc cũng thường được tính bằng đơn vị dB theo công thức:

$$A_{dB} = 20\lg A = 20\lg\frac{1}{\sqrt{1+(\omega RC)^2}}$$

Suy ra: $A_{dB} = 20\lg 1 - 20\lg\sqrt{1+(\omega RC)^2}$

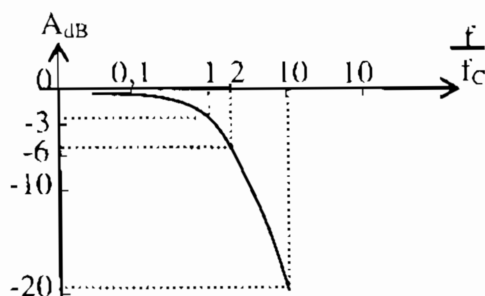
$$A_{dB} = 0 - 20\lg\sqrt{1+(\omega RC)^2}$$

Khi $f \to 0$, $\omega \to 0$ $\quad\Rightarrow\quad$ $A_{dB} = -20\lg 1 = 0$

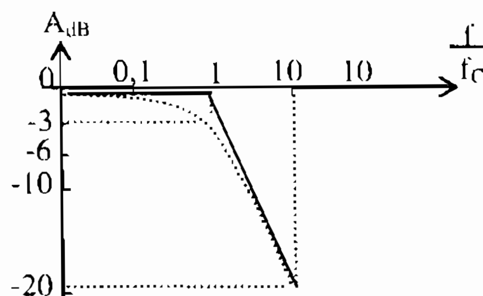
Khi $f \to \infty$, $\omega \to \infty$ $\quad\Rightarrow\quad$ $A_{dB} = -20\lg\infty = -\infty$

Khi ở tần số cắt: $\omega = \omega_C = \dfrac{1}{RC} \Rightarrow f = f_C = \dfrac{1}{2\pi RC}$

$$A_{dB} = -20\lg\sqrt{2} = -20\frac{1}{2}\lg\sqrt{2} = -3dB \qquad (\lg 2 = 0{,}3)$$



Hình 2.6: Đáp ứng biên độ tính bằng dexiben



Hình 2.7: Đáp ứng biên độ theo giản đồ Bode

Trị số trên trục hoành là tỉ số của tần số f so với tần số cắt f_C và được ghi theo giai logarit cơ số 10.

Khi $f = f_c$ thì $\dfrac{f}{f_c} = 1 \Rightarrow A_{dB} = -3$ dB

Khi $f = 2f_c$ thì $\dfrac{f}{f_c} = 2 \Rightarrow A_{dB} = -6$ dB

Khi $f = 10f_c$ thì $\dfrac{f}{f_c} = 1 \Rightarrow A_{dB} = -20$ dB

Khi $f = 100f_c$ thì $\dfrac{f}{f_c} = 1 \Rightarrow A_{dB} = -40$ dB

Nhận xét:

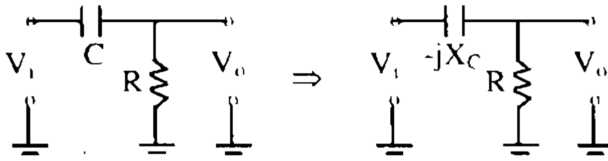
- Khi tần số f tăng lên gấp đôi thì A giảm xuống 6dB gọi là -6dB/octave (octave = quãng 8 trong âm giai).

- Khi tần số f tăng lên gấp mười lần thì A giảm xuống 20dB gọi là -20dB/decade (decade = quãng 10).

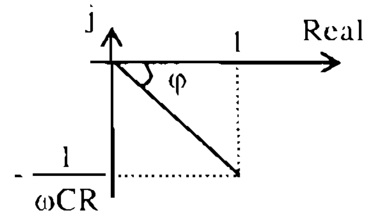
Để đơn giản trong tính toán, người ta dùng hai đường tiệm cận để biểu diễn đáp ứng biên độ A (dB) gọi là giản đồ Bode (hình 2.7).

2) Mạch lọc thượng thông

a) Sơ đồ, đáp ứng tần số: (hình 2.8)



Hình 2.8



Hình 2.9

Từ cầu phân áp $-jX_C$ và R như hình 2.8, ta tính được điện áp ra V_O theo công thức:

$$\overline{V_O} = \frac{\overline{V_I} R}{R - j\frac{1}{\omega C}} = \frac{\overline{V_I}}{1 - j\frac{1}{\omega RC}}$$

Suy ra đáp ứng tần số của mạch lọc thượng thông:

$$\overline{A} = \frac{\overline{V_O}}{\overline{V_I}} = \frac{1}{1 - j\frac{1}{\omega RC}}$$

b) Đáp ứng biên độ:

Ta có: $A = \left|\overline{A}\right| = \frac{1}{\left|1 - j\frac{1}{\omega RC}\right|} = \frac{1}{\sqrt{1 + \left(\frac{1}{\omega RC}\right)^2}}$

Nhận xét: - ở tần số thấp: $f \to 0$, $\omega \to 0$

$$A = \frac{1}{\sqrt{1 + \left(\frac{1}{0}\right)^2}} = \frac{1}{\infty} \to 0 \qquad \text{nên} \qquad \overline{V_O} \to 0$$

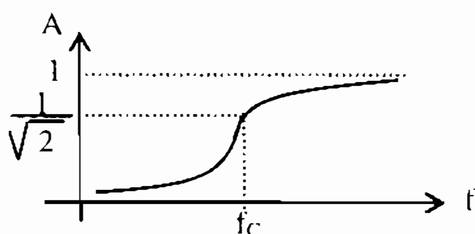
- ở tần số cao: $f \to \infty$, $\omega \to \infty$

$$A = \frac{1}{\sqrt{1+\left(\frac{1}{\infty}\right)^2}} = \frac{1}{1} = 1 \qquad \text{nên} \qquad \overline{V_o} = \overline{V_i}$$

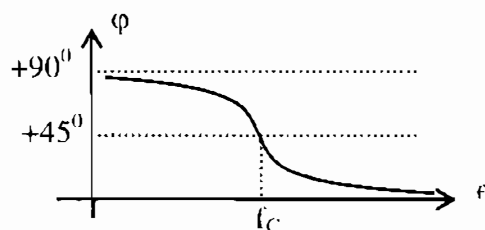
- ở tần số cắt: $f = f_c = \frac{1}{2\pi RC}$ hay $\omega = \omega_c = \frac{1}{RC}$

$$\Rightarrow \qquad A = \frac{1}{\sqrt{1+\left(\frac{1}{\frac{1}{RC}\cdot RC}\right)^2}} = \frac{1}{\sqrt{2}} = 0,707$$

Ở tần số cắt biên độ tín hiệu ra bị giảm đi 0,707 lần so với biên độ tín hiệu vào (hình 2.10).



Hình 2.10: Đáp ứng biên độ



Hình 2.11: Đáp ứng pha

c) Đáp ứng pha: (hình 2.11)

Pha của $\overline{A} = \frac{1}{1 - j\frac{1}{\omega RC}}$ là pha của 1 trừ đi pha của $1 - j\frac{1}{\omega RC}$

Ta có: $\varphi = 0 - arctg\left(-\frac{1}{\omega RC}\right) = arctg\frac{1}{\omega RC}$

Ở tần số thấp $f \rightarrow 0$ nên $\omega \rightarrow 0$

$$\varphi = arctg\frac{1}{0} = arctg\infty = 90^0$$

Ở tần số cao $f \to \infty$ nên $\omega \to \infty$

$$\varphi = arctg\left(\frac{1}{\omega}\right) = arctg0 = 0^0$$

Ở tần số cắt $f = f_C$, $\omega = \omega_C$ thì

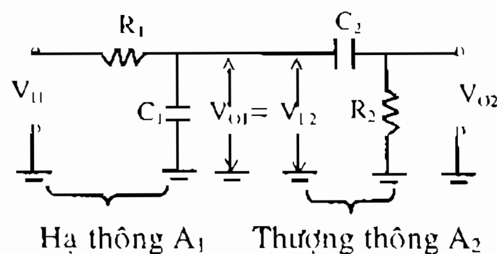
$$\varphi = arctg1 = 45^0$$

Như vậy, tín hiệu ra bị sớm pha so với tín hiệu vào. Ở tần số cao mức sớm pha nhỏ, ở tần số thấp mức sớm pha lớn hơn và ở tần số cắt thì mức sớm pha là 45^0. Sự sớm pha này ở nhiều trường hợp sẽ làm cho tín hiệu ra bị méo dạng so với tín hiệu vào.

Tương tự, ta cũng có thể tính đáp ứng biên độ theo dB, vẽ giản đồ Bode và có nhận xét:

- khi tần số f bằng tần số cắt $f = f_c = \dfrac{1}{2\pi RC}$ thì biên độ tín hiệu ra bị giảm 3dB (-3dB/octave).
- khi tần số f giảm còn 1/2 thì A giảm 6dB (-6dB/octave).
- khi tần số f giảm còn 1/10 thì A giảm 20dB (-20dB/decade).

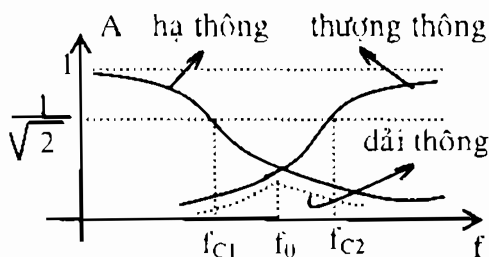
3) Mạch lọc dải thông



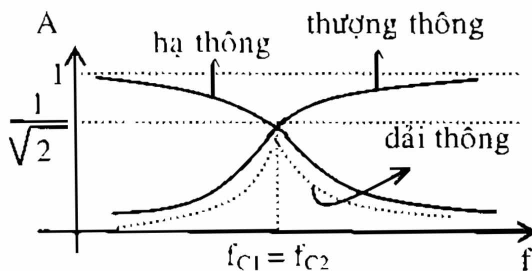
Hình 2.12: Mạch lọc dải thông

Mạch lọc dải thông chính là mạch lọc hạ thông ghép nối tiếp với mạch lọc thượng thông như hình 2.12.

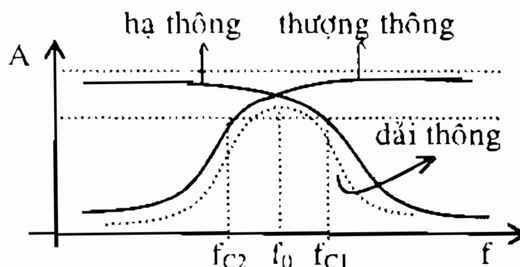
Đáp ứng tần số của mạch lọc dải thông chính là tích số của hai đáp ứng tần số mạch hạ thông và thượng thông.



Hình 2.13a: $f_{C1} < f_{C2}$



Hình 2.13b: $f_{C1} = f_{C2}$



Hình 2.13c: $f_{C1} > f_{C2}$

Đáp ứng tần số của mạch lọc dải thông:

$$\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{\overline{V_{o1}}}{\overline{V_{i1}}}.\frac{\overline{V_{o2}}}{\overline{V_{i2}}}$$

Như vậy, đáp ứng biên độ chính là tích số của hai đáp ứng biên độ.

$$A = A_1.A_2$$

Gọi tần số cắt của A_1 là f_{C1} và A_2 là f_{C2}, ta có ba trường hợp như hình 2.13.

Đường rời nét chính là đáp ứng tần số của mạch lọc dải thông.

Trường hợp $f_{C1} < f_{C2}$ thì đáp ứng biên độ A rất thấp, nếu $f_{C1} > f_{C2}$ thì đáp ứng biên độ A lớn hơn và băng thông rộng.

Một cách khác để có mạch lọc dải thông được thực hiện như mạch điện hình 2.14, trong đó, ở ngõ vào có R-C nối tiếp, ở ngõ ra có R-C ghép song song.

Với luận lý tương tự, ở ngõ vào có $Z_1 = R - jX_C$, ở ngõ ra có:

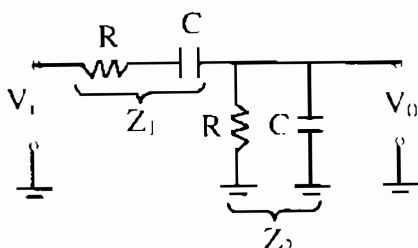
$$Z_2 = \frac{R(-jX_c)}{R - jX_c}$$

Tính trên cầu phân áp Z_1 và Z_2 ta sẽ có:

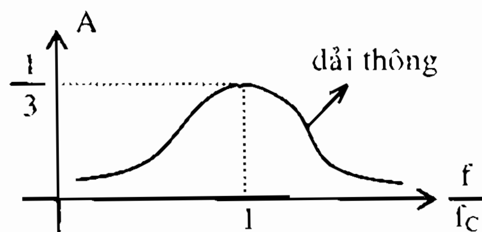
$$\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{j\omega RC}{(j\omega RC + 1)^2 + j\omega RC}$$

Khi $\omega = \omega_c = \frac{1}{RC} \Rightarrow f = f_c = \frac{1}{2\pi RC}$ thì $\overline{A} = \frac{1}{3}$

Ở tần số $f = f_c = \frac{1}{2\pi RC}$ thì biên độ ngõ ra giảm còn $\frac{1}{3}$ so với biên độ ngõ vào.



Hình2.14: Mạch lọc dải thông dạng khác

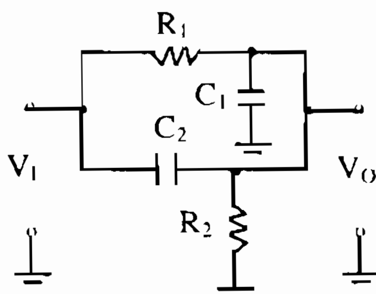


Hình 2.15: Đáp ứng biên độ

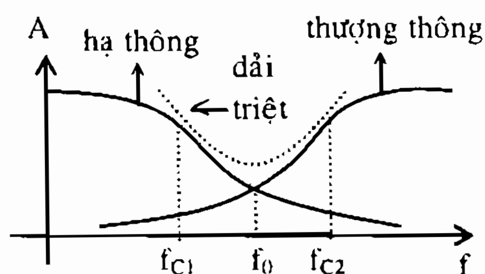
4) Mạch lọc dải triệt

Mạch lọc dải triệt chính là mạch lọc hạ thông ghép song song với mạch lọc thượng thông như hình 2.16.

Trong mạch lọc dải triệt, R_1-C_1 là mạch lọc hạ thông sẽ cho tín hiệu tần số thấp qua, R_2-C_2 là mạch lọc thượng thông sẽ cho tín hiệu tần số cao qua. Tần số cắt của hai mạch lọc là f_{C1} và f_{C2}. Như vậy, khoảng tần số giữa f_{C1} và f_{C2} sẽ không qua được cả hai mạch lọc nên bị loại bỏ. Đường rời nét chính là đáp ứng tần số của mạch lọc dải triệt.



Hình 2.16: Mạch lọc dải triệt



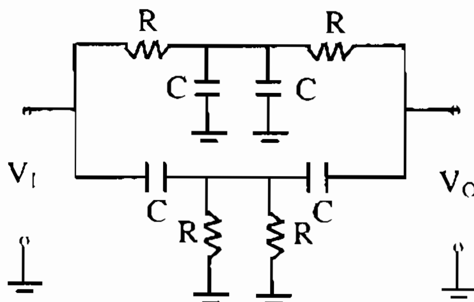
Hình 2.17: Đáp ứng tần số mạch lọc dải triệt

Do hai mạch lọc ráp song song nên ta có $Z_1 = R_1 // C_2$, $Z_2 = R_2 // C_1$ là hai tổng trở của cầu phân áp.

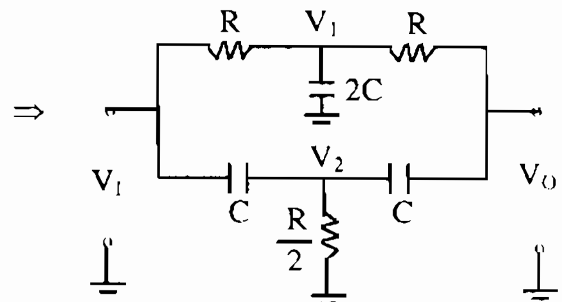
Suy ra: $$\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{\overline{Z_2}}{\overline{Z_1} + \overline{Z_2}}$$

Các bước phân tích tương tự như trên nhưng việc tính toán xác định dải triệt tương đối phức tạp hơn.

Một cách khác để có mạch lọc dải triệt là mạch lọc cầu T đôi như hình 2.18.



⇒



Hình 2.18a: Bốn mạch lọc ghép thành hai nhánh

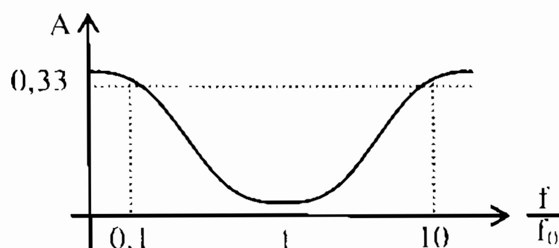
Hình 2.18b: Lọc cầu T đôi

Nhánh thứ nhất gồm hai mạch lọc hạ thông ghép nối tiếp ngược đầu nên có tụ tương đương là 2C. Nhánh thứ hai gồm mạch lọc thượng thông ghép nối tiếp ngược đầu nên có điện trở tương đương là R/2. Hai nhánh lọc hạ thông và thượng thông có dạng hình chữ T lại được ghép song song nhau nên được gọi là mạch lọc cầu T đôi.

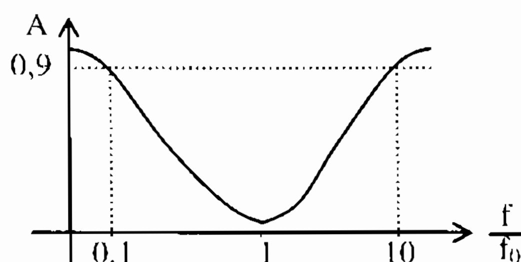
Để phân tích đáp ứng tần số của mạch dải triệt cầu T đôi, ta có thể tính điện áp V_1 và V_2, sau đó khử V_1, V_2 để có V_o so với V_i.

Tần số cộng hưởng của mạch là: $$f_o = \frac{1}{2\pi RC}$$

Mạch lọc dải triệt đơn hình 7.16 có đáp ứng tần số như hình 2.19. Ở tần số $f = 0{,}1.f_0$ hay $f = 10f_0$, đáp ứng biên độ $A = 0{,}9$. Do có độ dốc lớn nên mạch lọc cầu T đôi có dải tần triệt hẹp hơn mạch lọc dải triệt đơn.



Hình 2.19: Đáp ứng biên độ mạch lọc dải triệt đơn



Hình 2.20: Đáp ứng biên độ mạch lọc dải triệt cầu T đôi

5) Hai mạch lọc RC ghép nối tiếp

- Trong mạch lọc hạ thông dùng RC, nếu tần số tăng lên 10 lần thì biên độ giảm 20dB (-20dB/decade). Nếu ta mắc hai mạch lọc hạ thông ghép nối tiếp, khi tần số tăng lên 10 lần thì biên độ giảm 40dB (-40 dB/decade).

- Tương tự, trong mạch lọc thượng thông dùng RC, nếu tần số giảm xuống còn 1/10 thì biên độ giảm 20dB. Nếu ta mắc hai mạch lọc thượng thông ghép nối tiếp, khi tần số giảm xuống còn 1/10 thì biên độ giảm xuống 40dB.

Như vậy, khi số tầng mắc nối tiếp càng nhiều thì đáp ứng biên độ sẽ giảm nhanh. Tuy nhiên, cách mắc này không thực tế.

§2.4- MẠCH LỌC THỤ ĐỘNG DÙNG LC

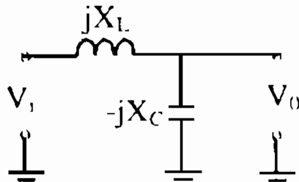
Ngoài mạch lọc thụ động dùng RC, người ta còn dùng mạch lọc thụ động LC. Tuy nhiên ở tần số thấp thì cuộn dây L có kích thước lớn nên ít được sử dụng, mạch lọc LC thích hợp ở tần số cao.

1) Mạch lọc hạ thông dùng LC

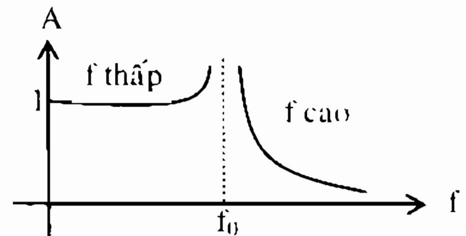
a) Sơ đồ - Đáp ứng tần số:

Từ cầu phân áp jX_L và $-jX_C$ như hình 2.21, điện áp ra V_O tính theo công thức:

$$\overline{V_o} = \frac{-jX_C.\overline{V_i}}{jX_L - jX_C}$$



Hình 2.21: Lọc hạ thông dùng LC



Hình2.22: Đáp ứng tần số

Đáp ứng tần số: $\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{-jX_C}{jX_L - jX_C}$

Thay $X_C = \frac{1}{\omega C}$ và $X_L = \omega L$ và đơn giản:

$$\overline{A} = \frac{-j\frac{1}{\omega C}}{j\omega L - j\frac{1}{\omega C}} = \frac{1}{1-\omega^2 LC}$$

Trong trường hợp này $\overline{A}$ chỉ là số thực vì không có j.

b) Nhận xét: $\overline{V_o} = \overline{V_i}$

- ở tần số thấp : $f \to 0$, $\omega \to 0 \Rightarrow A = 1$ và $\overline{V_o} = \overline{V_i}$

- ở tần số cao : $f \to \infty$, $\omega \to \infty \Rightarrow A = 0$ và $\overline{V_o} = 0$

- ở tần số sao cho mẫu số $1 - \omega^2 LC = 0 \Rightarrow A \to \infty$

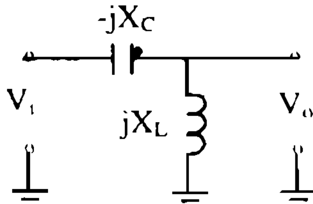
Tần số này được gọi là tần số cộng hưởng của mạch LC và ký hiệu là ω_0:

Ta có: $$\omega_0 = \frac{1}{\sqrt{LC}} \quad \text{và} \quad f_0 = \frac{1}{2\pi\sqrt{LC}}$$

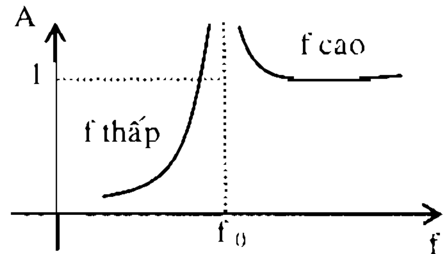
Đáp ứng tần số mạch hạ thông dùng LC hình 2.22 cho thấy ở khoảng tần số $f < f_0$ thì $A = 1$, $f = f_0$ thì $A \to \infty$, khi $f > f_0$ thì biên độ giảm nhanh vì A tỉ lệ với nghịch đảo bình phương của ω.

2) Mạch lọc thượng thông dùng LC

a) Sơ đồ – Đáp ứng tần số:



Hình2.23: Lọc thượng thông dùng LC



Hình 2.24: Đáp ứng tần số

Từ cầu phân áp $-jX_C$ và jX_L hình 2.23, điện áp ra V_O tính theo công thức:

$$\overline{V_o} = \frac{jX_L \overline{V_i}}{jX_L - jX_C} \qquad \Rightarrow \overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{jX_L}{jX_L - jX_C}$$

Thay $X_L = \omega L$, $X_C = 1/\omega C$ vào $\overline{A}$ và đơn giản, ta có:

$$\overline{A} = \frac{j\omega L}{j\omega L - j\dfrac{1}{\omega C}} = \frac{1}{1 - \dfrac{1}{\omega^2 LC}}$$

Trường hợp này $\overline{A}$ cũng chỉ là số thực vì không có j.

b) Nhận xét:

- ở tần số thấp: $f \to 0, \omega \to 0 \Rightarrow A = 0$ và $\overline{V_o} = 0$

- ở tần số cao: $f \to \infty, \omega \to \infty \Rightarrow A = 1$ và $\overline{V_o} = \overline{V_i}$

- ở tần số sao cho mẫu số $1 - \dfrac{1}{\omega^2 LC} = 0 \Rightarrow A = \infty$

Tần số này được gọi là tần số cộng hưởng của mạch LC, ký hiệu ω_0.

Ta có: $$\omega_0 = \frac{1}{\sqrt{LC}} \quad \text{và} \quad f_0 = \frac{1}{2\pi\sqrt{LC}}$$

Đáp ứng tần số mạch lọc thượng thông dùng LC hình 2.24 cho thấy ở khoảng tần số $f > f_0$ thì $A = 1$, $f = f_0$ thì $A \to \infty$, khi $f < f_0$ thì biên độ giảm nhanh vì A tỉ lệ với bình phương của ω.

Với cách phân tích và lý luận tương tự, ta cũng có thể khảo sát đáp ứng tần số của các mạch lọc dải thông và dải triệt dùng LC.

§2.5- MẠCH TÍCH PHÂN VÀ VI PHÂN

Mạch lọc hạ thông dùng RC còn công dụng khác trong kỹ thuật điện tử là mạch tích phân. Tương tự mạch lọc hạ thông dùng RC cũng còn công dụng khác là mạch vi phân.

Khi nào thì gọi là mạch lọc hạ thông, mạch lọc thượng thông, khi nào thì gọi là mạch tích phân, vi phân?

Chúng ta có thể tạm phân biệt một cách đơn giản như sau:

- Mạch RC là mạch lọc hạ thông, thượng thông khi ngõ vào tín hiệu có nhiều tần số và thường khảo sát với tín hiệu hình sin.

- Mạch RC là mạch tích phân, vi phân khi ngõ vào tín hiệu chỉ có một tần số và thường khảo sát với tín hiệu xung vuông.

Mạch tích phân, vi phân dùng để biến đổi dạng sóng của tín hiệu, được sử dụng nhiều trong kỹ thuật xung để ứng dụng trong lĩnh vực tự động điều khiển.

1) Mạch tích phân

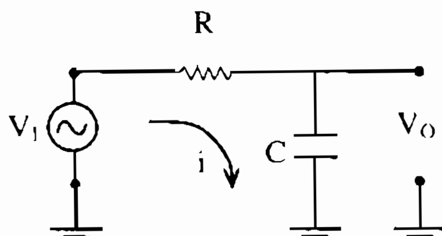
Theo định nghĩa, mạch tích phân là mạch mà điện áp ra $v_o(t)$ tỉ lệ với tích phân theo thời gian của điện áp vào $v_i(t)$.

Ta có : $v_o(t) = k\int v_i(t)dt$ (trong đó k là hệ số tỉ lệ)

Mạch tích phân như hình 2.25 chính là mạch lọc thấp qua dùng RC. Tần số cắt của mạch lọc là: $f_c = \dfrac{1}{2\pi RC}$

Do điện áp vào v_i là hàm biến thiên theo thời gian nên điện áp trên R và C cũng là hàm biến thiên theo thời gian.

a) Mạch tích phân RC:



Hình 2.25 : Mạch tích phân RC

Ta có: $v_i(t) = v_R(t) + v_C(t)$

Xét mạch điện ở trường hợp nguồn điện áp vào v_i có tần số f_i rất cao so với tần số cắt f_C. Lúc đó, dung kháng X_C sẽ có trị số rất nhỏ (do $X_C = \dfrac{1}{2\pi f_i C}$).

Nếu: $f \gg f_c = \dfrac{1}{2\pi RC}$ thì $R \gg X_c = \dfrac{1}{2\pi f_i C}$

Suy ra: $v_R(t) >> v_C(t)$ (vì dòng i(t) qua R và C bằng nhau)

Đối với tụ C, điện áp trên tụ được tính theo công thức:

$$v_C(t) = \frac{1}{C}\int i(t)dt$$

Điện áp trên tụ C cũng là điện áp ra nên:

$$v_o(t) = v_C(t) = \frac{1}{C}\int i(t)dt$$

trong đó: $i(t) = \frac{v_i(t)}{R}$ (vì R>> X_C nên bỏ qua X_C)

Suy ra : $$v_o(t) = \frac{1}{C}\int \frac{v_i(t)}{R}dt$$

$$v_o(t) = \frac{1}{RC}\int v_i(t)dt$$

Như vậy điện áp ra $v_o(t)$ là tích phân của điện áp vào $v_i(t)$ với hệ số tỉ lệ k là: $k = \frac{1}{RC}$ khi tần số f_i rất lớn so với f_C.

Điều kiện của mạch:

$$f_i >> f_C \Rightarrow f_i >> \frac{1}{2\pi RC}$$

Nói cách khác là: $RC >> \frac{1}{2\pi f_i} \Rightarrow \tau >> \frac{1}{2\pi f_i} = \frac{T_i}{2\pi}$

trong đó: τ = RC là hằng số thời gian, T_i là chu kỳ.

Trường hợp điện áp vào v_i là tín hiệu hình sin thì:

$$v_i(t) = V_m \sin\omega t$$

Điện áp ra:

$$v_0(t) = \frac{1}{RC}\int V_m \sin\omega t\, dt = -\frac{V_m}{\omega RC}\cos\omega t$$

$$v_0(t) = \frac{V_m}{\omega RC}\sin(\omega t - 90^0)$$

Như vậy, nếu thỏa mãn điều kiện của mạch tích phân thì điện áp ra bị trễ pha 90^0 và biên độ bị giảm xuống với hệ số tỉ lệ là: $1/\omega RC$.

b) Điện áp vào là tín hiệu xung vuông:

Khi điện áp vào là tín hiệu xung vuông có chu kỳ T_i thì có thể xét tỷ lệ hằng số thời gian $\tau = RC$ so với T_i để giải thích các dạng sóng ra theo hiện tượng nạp xả của tụ.

Giả thiết điện áp ngõ vào là tín hiệu xung vuông đối xứng có chu kỳ T_i (hình 2.26a).

Nếu mạch tích phân có hằng số thời gian $\tau = RC$ rất nhỏ so với T_i thì tụ nạp và xả rất nhanh nên điện áp ngõ ra v_0 (t) có dạng giống như dạng điện áp vào $v_i(t)$ (hình 2.26b).

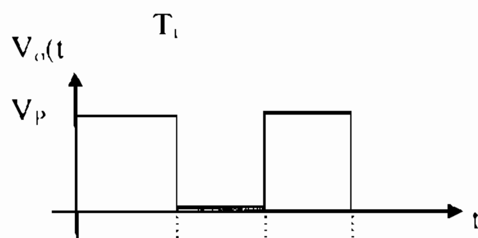
Nếu mạch tích phân có hằng số thời gian $\tau = \frac{T_i}{5}$ thì tụ nạp và xả điện áp theo dạng hàm số mũ, biên độ đỉnh của điện áp ra thấp hơn V_p (hình 2.26c).

Nếu mạch tích phân có hằng số thời gian τ rất lớn so với T_i thì tụ C nạp rất chậm nên điện áp ra có biên độ rất thấp (hình 2.26d) nhưng đường tăng giảm điện áp gần như đường thẳng.

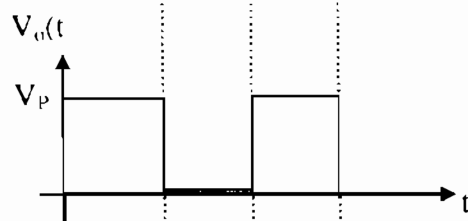
Như vậy, mạch tích phân nếu chọn trị số RC thích hợp thì có thể sửa dạng xung vuông ở ngõ vào thành dạng sóng tam giác ở ngõ ra. Nếu xung vuông đối xứng, xung tam giác ra là tam giác cân.

Trường hợp tín hiệu ngõ vào là một chuỗi xung vuông không đối xứng với $t_{on} > t_{off}$. Trong thời gian t_{on} ngõ vào có điện áp cao nên tụ C nạp điện. Trong thời gian t_{off} ngõ vào có điện áp 0V tụ C xả điện nhưng do thời gian t_{off} nhỏ hơn t_{on} nên tụ chưa xả điện hết thì lại nạp điện tiếp làm cho điện áp trên tụ tăng dần (hình 2.27).

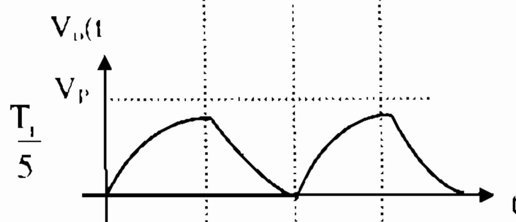
a) Dạng sóng ngõ vào



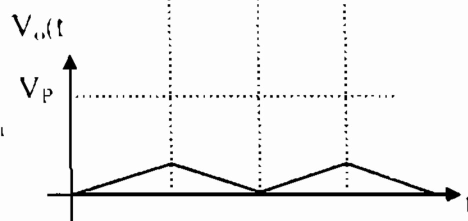
b) Dạng sóng ngõ ra khi $\tau << T_i$



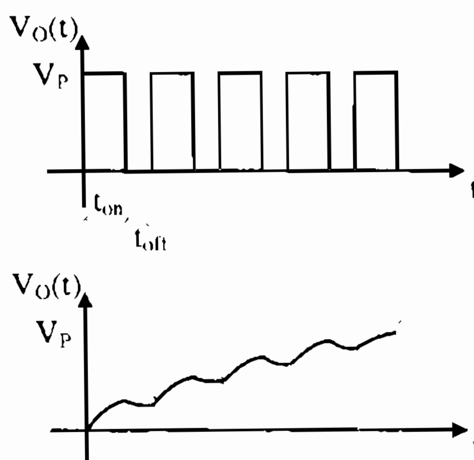
c) Dạng sóng ngõ ra khi $\tau = \frac{T_i}{5}$



d) Dạng sóng ngõ ra khi $\tau >> T_i$



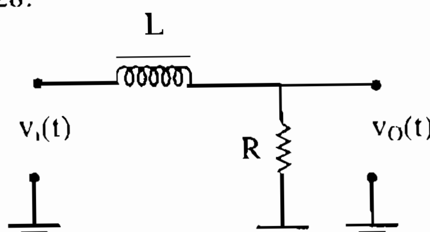
Hình 2.26: Dạng sóng vào và ra của mạch tích phân nhận xung vuông.



Hình 2.27: Chuỗi xung vuông vào

c) Mạch tích phân RL:

Mạch lọc thấp qua dùng RL cũng có thể dùng làm mạch tích phân như hình 2.28.



Hình 2.28: Mạch tích phân dùng RL

Chứng minh tương tự như mạch tích phân dùng RC ta có điện áp ra v_o (t) tỉ lệ tích phân với điện áp vào v_i (t) theo thời gian.

Ta có : $v_o(t) = \frac{R}{L}\int v_i(t)dt$ (trong đó hệ số tỉ lệ $k = \frac{R}{L}$)

2) Mạch vi phân

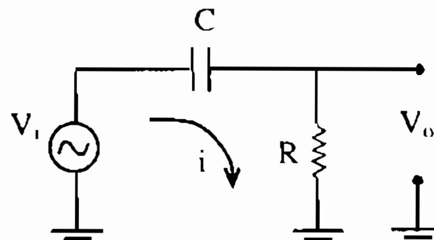
Theo định nghĩa, mạch vi phân là mạch có điện áp ngõ ra $v_o(t)$ tỉ lệ với đạo hàm theo thời gian của điện áp ngõ vào $v_i(t)$.

Ta có : $v_o(t) = k\frac{d}{dt}v_i(t)$ (trong đó k là hệ số tỉ lệ)

Trong kỹ thuật xung, mạch vi phân có tác dụng thu hẹp độ rộng xung tạo ra các xung nhọn để kích các linh kiện điều khiển hay linh kiện công suất khác như thyristor, triac ...

a) Mạch vi phân dùng RC:

Mạch điện hình 2.29 chính là mạch lọc cao qua dùng RC. Tần số cắt của mạch lọc: $f_c = \dfrac{1}{2\pi RC}$



Hình 2.29 : Mạch vi phân RC

Dòng điện i(t) qua mạch cho ra sự phân áp như sau:

$v_i(t) = v_c(t) + v_R(t)$

Xét mạch điện ở trường hợp nguồn điện áp vào $v_i(t)$ có tần số f_i rất thấp so với tần số cắt f_C.

Lúc đó: $f_i << f_C = \dfrac{1}{2\pi RC}$ và ở tần số này thì dung kháng X_C sẽ có trị số rất lớn (*vì* $X_C = \dfrac{1}{2\pi f_i C}$).

Như vậy: $R << X_C = \dfrac{1}{2\pi f_i C}$

Suy ra: $v_R(t) << v_c(t)$ (vì dòng i(t) qua R và C bằng nhau)

hay : $v_i(t) \approx v_c(t)$

Đối với tụ C, điện áp trên tụ còn được tính theo công thức:

$$v_C(t)=\frac{q(t)}{C}$$ (trong đó q(t) là điện tích nạp vào tụ)

Từ đó ta có: $$\frac{dv_i(t)}{dt}=\frac{dv_C(t)}{dt}=\frac{1}{C}\frac{dq(t)}{dt}=\frac{1}{C}i(t)$$

hay là: $$i(t)=C\frac{dv_i(t)}{dt}$$

Điện áp trên điện trở cũng là điện áp ra:

$$v_o(t)=v_R(t)=Ri(t)$$

$$v_o(t)=RC\frac{dv_i(t)}{dt}$$

Điện áp ra chính là vi phân (đạo hàm) theo thời gian của điện áp vào với hệ số tỉ lệ k là k = RC khi tần số f_i rất thấp so với f_C.

Điều kiện của mạch vi phân là:

$f_i << f_C$ hay $f_i << \frac{1}{2\pi RC}$

Nói cách khác:

$RC << \frac{1}{2\pi f_i}$ hay $\tau << \frac{1}{2\pi f_i}=\frac{T_i}{2\pi}$

trong đó: τ = RC là hằng số thời gian, T_i là chu kỳ.

Trường hợp điện áp vào $v_i(t)$ là tín hiệu hình sin thì:

$$v_i(t) = V_m\sin\omega(t)$$

điện áp ra: $$v_o(t) = RC\frac{d}{dt}(V_m\sin\omega t)$$

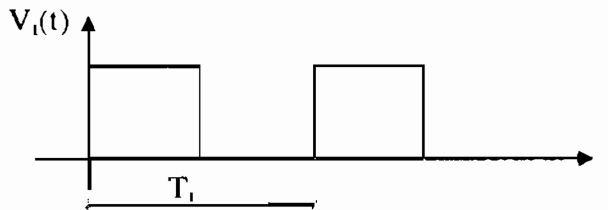
$$= \omega RCV_m\cos\omega t$$

$$= \omega RCV_m\sin(\omega t + 90^0)$$

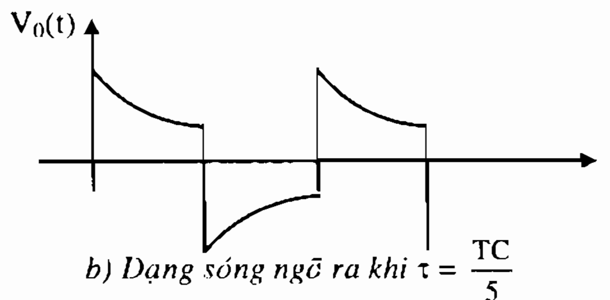
Như vậy, nếu thỏa điều kiện của mạch vi phân như trên thì điện áp ra sớm pha 90^0 và biên độ nhân với hệ số tỉ lệ là ωRC.

b) Điện áp vào là tín hiệu xung vuông:

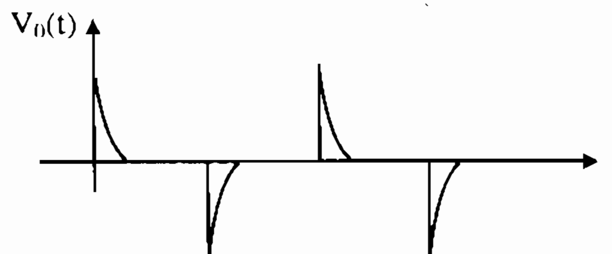
Khi điện áp vào là tín hiệu xung vuông có chu kỳ T_i thì có thể xét tỉ lệ hằng số thời gian $\tau = RC$ so với T_i để giải thích các dạng sóng ra theo hiện tượng nạp xả của tụ.



a) Dạng sóng ngõ vào



b) Dạng sóng ngõ ra khi $\tau = \frac{TC}{5}$



c) Dạng sóng ngõ ra khi $\tau << T_i$

Hình 2.30 : Dạng sóng vào và ra của mạch vi phân nhận xung vuông.

Giả thiết điện áp ngõ vào là tín hiệu xung vuông đối xứng có chu kỳ T_i (hình 2.30a).

Nếu mạch vi phân có hằng số thời gian $\tau = \frac{T_1}{5}$ thì tụ nạp và xả điện tạo dòng i(t) qua điện trở R tạo ra điện áp giảm theo hàm số mũ. Khi điện áp ngõ vào bằng 0V thì đầu dương của tụ nối mass và tụ sẽ xả điện áp âm trên điện trở R. Ở ngõ ra sẽ có 2 xung ngược dấu nhau biên độ giảm dần (hình 2.30b).

Như vậy, nếu thỏa điều kiện của mạch vi phân, mạch RC sẽ đổi tín hiệu từ xung vuông đơn cực ra 2 xung nhọn lưỡng cực (hình 2.30c).

Nếu mạch vi phân có hằng số thời gian τ rất nhỏ so với T_1 thì tụ sẽ nạp và xả điện rất nhanh cho ra 2 xung ngược dấu nhưng có độ rộng xung rất hẹp được gọi là xung nhọn.

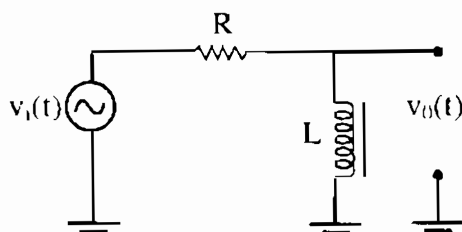
c) Mạch vi phân dùng RL:

Mạch lọc cao qua dùng RL cũng có thể làm mạch vi phân như hình 2.31.

Chứng minh tương tự như mạch vi phân dùng RC ta có điện áp ra $v_o(t)$ tỉ lệ vi phân với điện áp vào $v_i(t)$ theo thời gian.

Ta có: $v_o(t) = \frac{L}{R}\frac{dv_i(t)}{dt}$

Trong đó, hệ số tỉ lệ là: $k = \frac{L}{R}$



Hình 2.31: Mạch vi phân RL

§2.6- MẠCH LỌC TÍCH CỰC

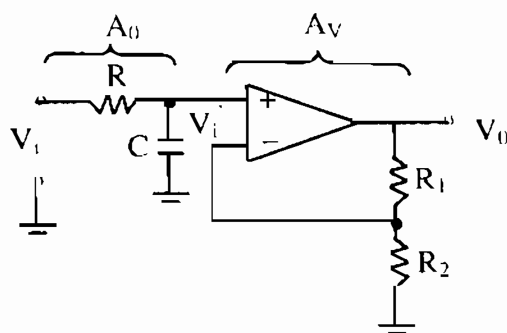
1) Đại cương

Mạch lọc thụ động có nhược điểm là tín hiệu bị tổn hao trên R nên đáp ứng biên độ thường thấp và bị lệ thuộc vào phụ tải.

Để tránh nhược điểm của mạch lọc thụ động người ta kết hợp mạch lọc với linh kiện tích cực và đặt mạch lọc RC nằm trên đường hồi tiếp để tăng hệ số truyền đạt, tăng hệ số phẩm chất. Để không bị lệ thuộc vào phụ tải người ta dùng mạch khuếch đại đệm để phối hợp trở kháng.

2) Mạch lọc hạ thông

a) Mạch lọc hạ thông khuếch đại không đảo:



Hình 2.32: Lọc hạ thông khuếch đại không đảo

Trong sơ đồ hình 2.32, OP-AMP được ráp kiểu khuếch đại không đảo nên có độ khuếch đại điện áp một chiều:

$$A_V = \frac{R_1 + R_2}{R_2}$$

Mạch RC ở ngõ vào I_n^+ là mạch lọc hạ thông thụ động nên vẫn có tần số cắt: $\omega_c = \dfrac{1}{RC}$ và $f_c = \dfrac{1}{2\pi RC}$

Đáp ứng tần số mạch lọc: $A_O = \dfrac{\overline{V_O}}{\overline{V_I}} = \dfrac{1}{1 + j\omega RC}$

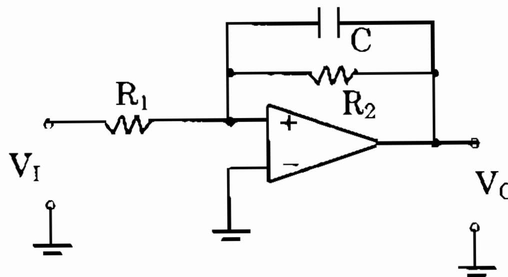
Đáp ứng tần số của toàn mạch:

$$A = A_O A_f = \frac{1}{1 + j\omega RC}\frac{R_1 + R_2}{R_2}$$

b) Mạch lọc hạ thông khuếch đại đảo:

Trong sơ đồ hình 2.33, OP-AMP được ráp kiểu khuếch đại đảo nên có độ khuếch đại điện áp một chiều:

$$A_V = -\frac{R_2}{R_1} \qquad \text{(}R_2\text{ hồi tiếp âm)}$$



Hình 2.33: Mạch lọc hạ thông khuếch đại đảo

Mạch hồi tiếp $R_2//C$ từ ngõ ra về ngõ I_n^- có tác dụng của mạch lọc hạ thông, vì ở tần số cao X_C có trị số nhỏ nên mức hồi tiếp âm lớn sẽ làm giảm biên độ của tần số cao.

Tần số cắt của mạch lọc vẫn được tính theo công thức:

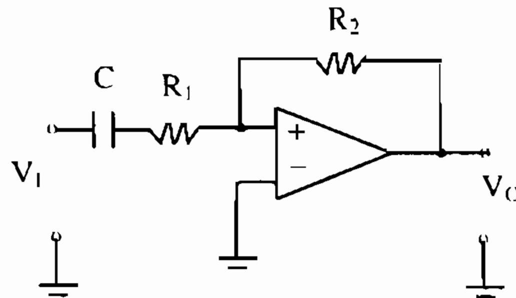
$$f_c = \frac{1}{2\pi R_2 C} \qquad \text{và} \qquad \omega_c = \frac{1}{R_2 C}$$

Đáp ứng tần số của mạch lọc: $A_O = \dfrac{\overline{V_O}}{\overline{V_I}} = \dfrac{1}{1 + j\omega R_2 C}$

Đáp ứng tần số của toàn mạch:

$$A = A_O A_V = -\frac{1}{1 + j\omega R_2 C}\frac{R_2}{R_1}$$

3) Mạch lọc thượng thông



Hình 2.34: Mạch lọc thượng thông tích cực

Trong sơ đồ hình 2.34, OP-AMP được ráp kiểu khuếch đại đảo nên có độ khuếch đại điện áp một chiều:

$$A_V = -\frac{R_2}{R_1}$$

Mạch lọc R_1-C ở ngõ vào là mạch lọc thụ động RC nên vẫn có tần số cắt được tính theo công thức:

$$f_c = \frac{1}{2\pi R_1 C} \qquad \text{và} \qquad \omega_c = \frac{1}{R_1 C}$$

Đáp ứng tần số của mạch lọc:

$$A_O = \frac{\overline{V_O}}{\overline{V_I}} = \frac{1}{1 + \dfrac{1}{j\omega R_1 C}}$$

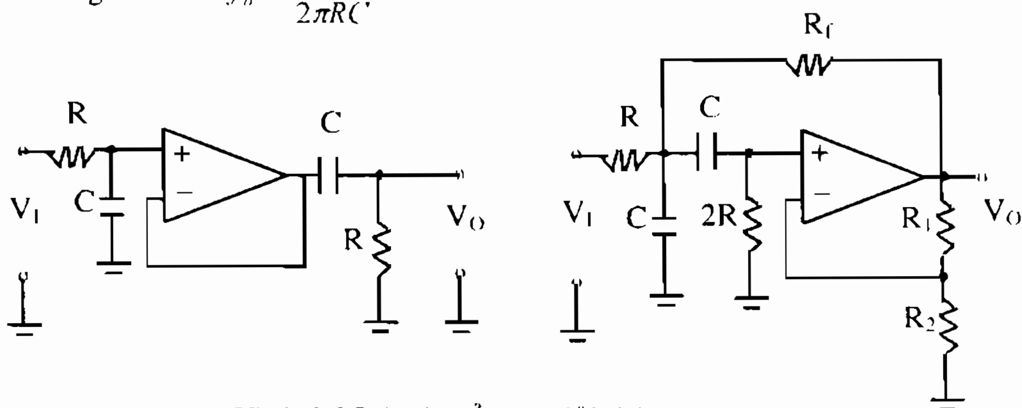
Đáp ứng tần số của toàn mạch:

$$A = A_O A_F = -\frac{1}{1+\frac{1}{j\omega R_1 C}}\frac{R_2}{R_1}$$

4) Mạch lọc dải thông

Mạch lọc dải thông tích cực có thể chọn một trong hai sơ đồ sau theo kiểu hai mạch lọc hạ thông và thượng thông mắc nối tiếp.

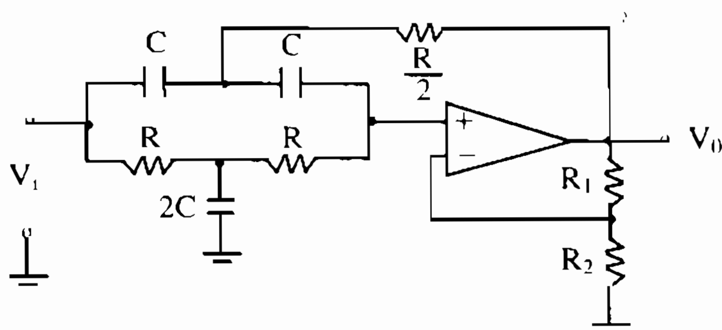
Tần số trung bình của mạch lọc dải thông vẫn được tính theo công thức: $f_o = \frac{1}{2\pi RC}$



Hình 2.35: Hai kiểu lọc dải thông

5) Mạch lọc dải triệt

Mạch lọc dải triệt áp dụng mạch lọc cầu T đôi kết hợp OP-AMP, có mạch hồi tiếp dương (hình 2.36).



Hình 2.36: Mạch lọc dải triệt tích cực

Tần số trung bình của mạch lọc dải triệt:

$$f_o = \frac{1}{2\pi RC}$$

Lý thuyết về mạch lọc còn rất nhiều và rất phức tạp. Trong khuôn khổ một chương của giáo trình *"Mạch điện tử"* không thể trình bày hết được. Ở đây chỉ giới thiệu những phần thật căn bản và thông dụng trên các mạch lọc bậc 1.

CHƯƠNG 3

MẠCH CỘNG HƯỞNG

§3.1- LINH KIỆN THỤ ĐỘNG TRONG MẠCH XOAY CHIỀU

Ba linh kiện thụ động cơ bản là R - L - C, khi áp dụng vào dòng điện xoay chiều thì quan hệ giữa dòng điện và điện áp trong mỗi linh kiện không giống nhau.

Xét dòng điện xoay chiều có: $I = I_m \sin\omega t$ khi đi qua các linh kiện trên.

1) Điện trở R

Theo định luật Ohm, điện áp trên điện trở:

$$v_R(t) = R.\, i(t) = R\, I_m \sin\omega t \qquad (1)$$

Như vậy: điện áp v_R và dòng điện i trùng pha.

2) Cuộn dây L

Điện áp giảm trên cuộn dây:

$$v_L = L\frac{di(t)}{dt}$$

Thay: $i(t) = I_m \sin\omega t$ vào v_L rồi lấy đạo hàm ta có:

$$v_L = \omega L I_m \cos \omega t = \omega L I_m \sin(\omega t + 90^0) \qquad (2)$$

Như vậy: điện áp v_L sớm pha hơn dòng điện i 90^0.

So sánh hai biểu thức (1) và (2) ta thấy ωL có ý nghĩa như R là sức cản điện của cuộn dây và được gọi là cảm kháng X_L.

Ta có : $X_L = \omega L = 2\pi f L$

3) Tụ điện C

Điện áp giảm trên tụ điện:

$$v_C = \frac{1}{C}\int_0^t i(t)dt$$

Thay: $i(t) = I_m \sin\omega t$ vào v_C rồi lấy tích phân ta có:

$$v_C = \frac{1}{C}\int_0^t I_m \sin \omega t$$

$$v_C = \frac{1}{\omega C} I_m(-\cos\omega t) = \frac{1}{\omega C} I_m \sin(\omega t - 90^0) \qquad (3)$$

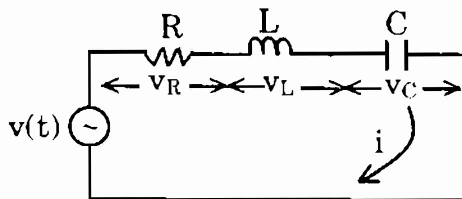
Như vậy: điện áp v_C trễ pha hơn dòng điện i 90^0.

So sánh hai biểu thức (1) và (3) ta thấy $\frac{1}{\omega C}$ có ý nghĩa như R là sức cản điện của tụ điện và được gọi là dung kháng X_C.

Ta có: $X_C = \frac{1}{\omega C} = \frac{1}{2\pi f C}$

§3.2- MẠCH RLC GHÉP NỐI TIẾP

1) Sơ đồ



Hình 3.1: Mạch RLC nối tiếp trong nguồn xoay chiều

Trong sơ đồ hình 3.1, dòng điện i là dòng điện chung qua cả ba linh kiện.

Điện áp v_R, v_L và v_C có góc pha không trùng nhau như phân tích trên nên để tính điện áp trong mạch người ta phải dùng số phức hay giản đồ vectơ.

2) Giản đồ vectơ

Ta có: $\vec{V} = \vec{V_R} + \vec{V_L} + \vec{V_C}$

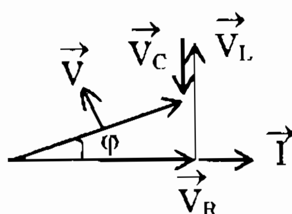
Trong đó: $\vec{V_R}$ trùng pha với $\vec{I}$

$\vec{V_L}$ sớm pha hơn $\vec{I}$ 90^o

$\vec{V_C}$ trễ pha hơn $\vec{I}$ 90^o

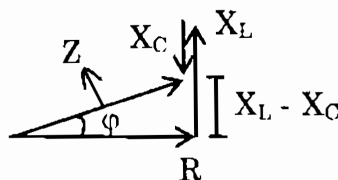
$\vec{V}$ là biên độ hiệu dụng của điện áp nguồn

a) Trường hợp $|V_L| > |V_C|$



Hình 3.2a: Tam giác điện áp

Khi $|V_L| > |V_C|$: điện áp nguồn V sớm pha hơn dòng điện I một góc φ và φ là góc dương.



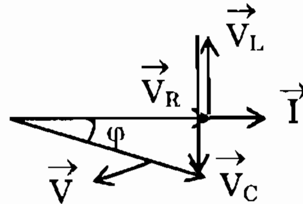
Hình 3.2b: Tam giác tổng trở

Từ phép cộng vectơ ba điện áp V_R, V_L, V_C ta có được tam giác điện áp như hình 3.2a. Tương tự ta có thể vẽ được tam giác tổng trở như hình 3.2b.

$$|Z| = \sqrt{R^2 + (X_L - X_C)^2}$$

Góc φ có: $tg\varphi = \dfrac{X_L - X_C}{R}$

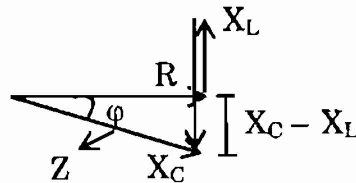
b) Trường hợp $|V_L| < |V_C|$



Hình 3.3a: Tam giác điện áp

Khi $|V_L| < |V_C|$: điện áp nguồn V trễ pha hơn dòng điện I góc φ và φ là góc âm.

Từ phép cộng vectơ ba điện áp V_R, V_L, V_C ta có được điện áp như hình 3.3a. Tương tự ta có thể vẽ được tam giác tổng trở như hình 3.3b.



Hình 3.3b: Tam giác tổng trở

$$|Z| = \sqrt{R^2 + (X_C - X_L)^2}$$

Góc φ có: $tg\varphi = \dfrac{X_C - X_L}{R}$

§3.3- MẠCH CỘNG HƯỞNG LC GHÉP NỐI TIẾP

1) Tần số cộng hưởng

Mạch RLC ghép nối tiếp như hình 3.1 khi có điều kiện $V_L = V_C$ hay $X_L = X_C$ thì gọi là mạch cộng hưởng.

Khi mạch RLC cộng hưởng, điện áp V và dòng điện I đồng pha. Tần số của dòng điện xoay chiều khi mạch cộng hưởng là ω_0 hay f_0.

Ở điều kiện này ta có:

$$X_L = X_C \Rightarrow \omega_0 L = \frac{1}{\omega_0 C} \quad \text{hay} \quad 2\pi f_0 L = \frac{1}{2\pi f_0 C}$$

Suy ra: $$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad \text{hay} \quad \omega_0 = \frac{1}{\sqrt{LC}}$$

Tổng trở của mạch khi cộng hưởng:

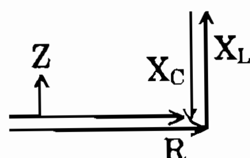
$$|Z| = \sqrt{R^2 + (X_L - X_C)^2} = R \qquad (\text{vì: } X_L = X_C)$$

Góc lệch pha $\varphi = 0$.

Khi cộng hưởng, dòng điện I qua mạch sẽ có trị số cực đại I_{max} vì lúc đó tổng trở của mạch là cực tiểu $Z_{min} = R$.

Ta có: $$I_0 = I_{max} = \frac{V}{R}$$

Khi cộng hưởng vẫn tồn tại điện áp $V_L = V_C$ ngược pha nhau và có thể có trị số lớn.



Hình 3.4: Khi $X_L = X_C$ thì mạch cộng hưởng

2) Hệ số chọn lọc

Trong mạch RLC ghép nối tiếp, cuộn dây L tích trữ năng lượng dưới dạng năng lượng từ trường, tụ điện C tích trữ năng lượng dưới dạng điện trường, chỉ có điện trở R làm giới hạn dòng điện và tiêu tán năng lượng.

Để nói lên tính chọn lọc tần số của mạch cộng hưởng người ta gọi hệ số chọn lọc của mạch cộng hưởng LC nối tiếp là tỉ số của X_L hay X_C so với R ở tần số cộng hưởng f_0.

Ta có: $$Q = \frac{X_L}{R} = \frac{2\pi f_0 L}{R}$$

Hay: $$Q = \frac{X_C}{R} = \frac{1}{2\pi f_0 RC}$$

Khi điện trở R nhỏ thì Q lớn, mạch có tính chọn lọc tần số càng cao, đường đáp ứng tần số của mạch cộng hưởng càng nhọn.

3) Độ rộng băng thông

Ở tần số cộng hưởng $f_0 = \frac{1}{2\pi\sqrt{LC}}$, dòng điện qua mạch RLC có trị số cực đại (đỉnh):

$$I_0 = \frac{V}{R} = I_{max}$$

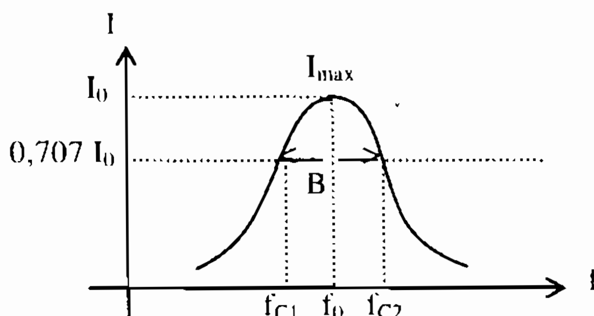
Theo định nghĩa, tần số cắt là tần số có đáp ứng biên độ:

A = 0,707

Trên đáp ứng tần số của mạch cộng hưởng, vẽ đường thẳng song song trục hoành ở trị số: $I = 0,707.I_0$ sẽ cắt đường cộng hưởng ở hai tần số f_{C1} và f_{C2} hai bên tần số cộng hưởng f_0 (hình 3.5).

Khoảng cách giữa f_{C1} và f_{C2} là băng thông của mạch cộng hưởng ký hiệu là B (Bandwidth) được tính theo công thức:

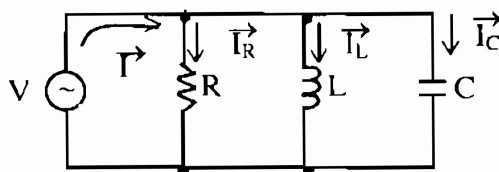
$$B = \frac{f_0}{Q} \qquad \text{(Hz)}$$



Hình 3.5: Băng thông của mạch cộng hưởng

§3.4- MẠCH RLC GHÉP SONG SONG

1) Sơ đồ



Hình 3.6: Mạch RLC ghép song song trong nguồn xoay chiều

Trong sơ đồ hình 3.6, V là điện áp xoay chiều chung trên cả ba linh kiện.

Dòng điện $\overrightarrow{I_R} - \overrightarrow{I_L} - \overrightarrow{I_C}$ có góc pha không trùng nhau nên để tính dòng điện tổng trong mạch người ta cũng phải dùng số phức hay dùng giản đồ vectơ.

2) Giản đồ vectơ

Ta có: $\vec{I} = \vec{I_R} + \vec{I_L} + \vec{I_C}$

Trong đó: $\vec{I_R}$ trùng pha với $\vec{V}$

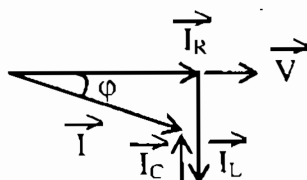
$\vec{I_L}$ trễ pha hơn $\vec{V}$ 90^0

$\vec{I_C}$ sớm pha hơn $\vec{V}$ 90^0

$\vec{V}$ là biên độ hiệu dụng của điện áp nguồn

$\vec{I}$ là dòng điện hiệu dụng từ nguồn cấp

a) Trường hợp $|I_L| > |I_C|$



Hình 3.7a: Tam giác dòng điện

Khi $|I_L| > |I_C|$ thì dòng điện I do nguồn cung cấp sẽ trễ pha hơn V góc φ và φ là góc âm.

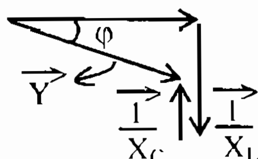
Từ phép cộng vectơ ba dòng điện I_R, I_L, I_C ta có được tam giác dòng điện như hình 3.7a.

Trong mạch RLC song song người ta không thể vẽ tam giác tổng trở nên phải dùng khái niệm tổng dẫn là nghịch đảo của tổng trở.

Ta có: $I_R = \dfrac{V}{R}$ $\quad I_L = \dfrac{V}{X_L}$ $\quad I_C = \dfrac{V}{X_C}$

Suy ra: $\vec{I} = \vec{V}\left(\frac{1}{\overline{R}} + \frac{1}{\overline{X_L}} + \frac{1}{\overline{X_C}}\right)$

$$\Rightarrow \qquad \vec{I} = \vec{V}\vec{Y} \qquad \text{với: } \vec{Y} = \left(\frac{1}{\overline{R}} + \frac{1}{\overline{X_L}} + \frac{1}{\overline{X_C}}\right) = \frac{1}{\overline{Z}}$$



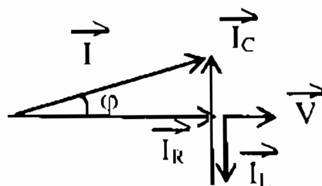
Hình 3.7b: Tam giác tổng dẫn

Tổng dẫn Y được tính theo công thức:

$$|Y| = \left|\frac{1}{Z}\right| = \sqrt{\left(\frac{1}{R}\right)^2 + \left(\frac{1}{X_L} - \frac{1}{X_C}\right)^2}$$

Góc lệch φ có: $$tg\varphi = \frac{\frac{1}{X_L} - \frac{1}{X_C}}{\frac{1}{R}}$$

b) Trường hợp $|I_L| < |I_C|$



Hình 3.8a: Tam giác dòng điện

Khi $|I_L| < |I_C|$ $I_C$thì dòng điện I do nguồn cung cấp sẽ sớm pha hơn V góc φ và φ là góc dương.

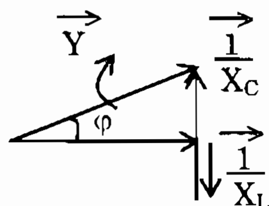
Từ phép cộng vectơ ba dòng điện I_R, I_L, I_C ta có được tam giác dòng điện như hình 3.8a.

Tương tự ta cũng có tam giác tổng dẫn.

Ta có: $I_R = \frac{V}{R}$ $I_L = \frac{V}{X_L}$ $I_C = \frac{V}{X_C}$

Suy ra: $\vec{I} = \vec{V}\left(\frac{1}{\vec{R}} + \frac{1}{\vec{X_L}} + \frac{1}{\vec{X_C}}\right)$

$\Rightarrow$ $\vec{I} = \vec{V}\vec{Y}$ với: $\vec{Y} = \left(\frac{1}{\vec{R}} + \frac{1}{\vec{X_L}} + \frac{1}{\vec{X_C}}\right) = \frac{1}{\vec{Z}}$



Hình 3.8b: Tam giác tổng dẫn

Tổng dẫn Y được tính theo công thức:

$$|Y| = \left|\frac{1}{Z}\right| = \sqrt{\left(\frac{1}{R}\right)^2 + \left(\frac{1}{X_C} - \frac{1}{X_L}\right)^2}$$

Góc lệch φ có: $tg\varphi = \dfrac{\dfrac{1}{X_C} - \dfrac{1}{X_L}}{\dfrac{1}{R}}$

§3.5- MẠCH CỘNG HƯỞNG LC GHÉP SONG SONG

1) Tần số cộng hưởng

Mạch RLC song song (hình 3.6) khi có điều kiện $I_L = I_C$ hay $\frac{1}{X_L} = \frac{1}{X_C}$ thì gọi là mạch cộng hưởng.

Khi mạch RLC cộng hưởng, dòng điện I và điện áp V đồng pha. Tần số của dòng điện xoay chiều khi mạch cộng hưởng là ω_0 hay f_0.

Ở điều kiện này ta có:

$$\frac{1}{X_L} = \frac{1}{X_C} = \frac{1}{2\pi f_0 L} = 2\pi f_0 C$$

Suy ra: $f_0 = \frac{1}{2\pi\sqrt{LC}}$ hay $\omega_0 = \frac{1}{\sqrt{LC}}$

Tổng dẫn của mạch khi cộng hưởng:

$$|Y| = \left|\frac{1}{Z}\right| = \sqrt{\left(\frac{1}{R}\right)^2 + \left(\frac{1}{X_C} - \frac{1}{X_L}\right)^2} = \frac{1}{R}$$

Góc lệch pha $\varphi = 0$

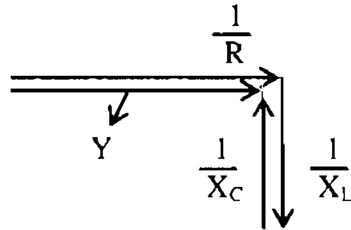
Khi cộng hưởng, tổng dẫn của mạch nhỏ nhất nên tổng trở của mạch lớn nhất.

$$|Y| = \left|\frac{1}{Z}\right| = \frac{1}{R} \quad \Rightarrow \quad Z = R$$

Lúc đó, dòng điện I do nguồn cung cấp cho mạch sẽ có giá trị cực tiểu I_{min}.

Ta có: $I_0 = I_{min} = \frac{V}{R}$

Khi cộng hưởng vẫn tồn tại dòng điện I_C và I_L ngược pha nhau và có thể có trị số lớn.

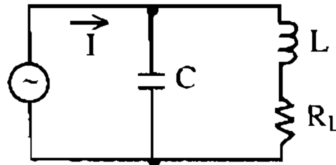


Hình 3.9: Khi $\frac{1}{X_L} = \frac{1}{X_C}$ thì mạch cộng hưởng

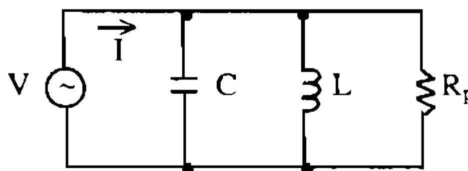
2) Hệ số chọn lọc

Trong thực tế, mạch cộng hưởng chỉ có L và C.

Trong mạch cộng hưởng LC ghép nối tiếp, điện trở R chính là điện trở của dây quấn cuộn L. Trong mạch cộng hưởng LC ghép song song, điện trở của dây quấn cuộn L sẽ được quy đổi ra điện trở song song như hình 3.10a và 3.10b.



Hình 3.10a: Mạch LC song song



Hình 3.10b: Mạch tương đương của LC song song

Điện trở R_L của cuộn dây L được quy đổi ra R_P theo công thức:

$$R_P = \frac{X_L^2}{R_L} \Rightarrow R_L = \frac{X_L^2}{R_P}$$

Hệ số chọn lọc của mạch LC song song cũng được tính theo công thức:

$$Q = \frac{X_L}{R_L} = \frac{X_C}{R_L} \qquad \text{(với } R_l = \frac{X_L^2}{R_P}\text{)}$$

Suy ra: $$Q = \frac{R_P}{X_L} = \frac{R_P}{2\pi f_0 L}$$

Hay: $$Q = \frac{R_P}{X_C} = 2\pi f_0 R_P C$$

Khi điện trở R_L nhỏ thì R_P lớn nên Q lớn, mạch có tính chọn lọc tần số càng cao, đường đáp ứng tần số của mạch cộng hưởng càng nhọn.

3) Độ rộng băng thông

Ở tần số cộng hưởng $f_0 = \frac{1}{2\pi\sqrt{LC}}$, dòng điện I qua mạch có giá trị cực tiểu: $I_0 = I_{min} = \frac{V}{R}$

Điều này được hiểu là dòng điện I_{min} sẽ không tạo giảm áp lớn trên nội trở của nguồn nên điện áp có được trên mạch LC sẽ có giá trị cực đại như hình 3.11a và 3.11b.

Xét đáp ứng tần số V_{LC}/f (hình 3.11b).

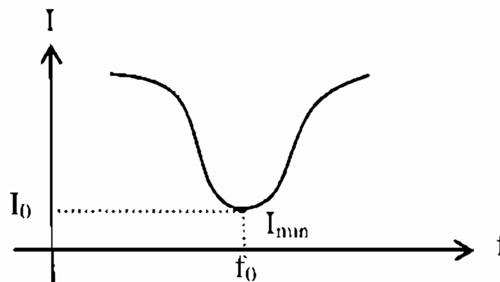
Theo định nghĩa tần số cắt là tần số có đáp ứng biên độ:

A = 0,707.

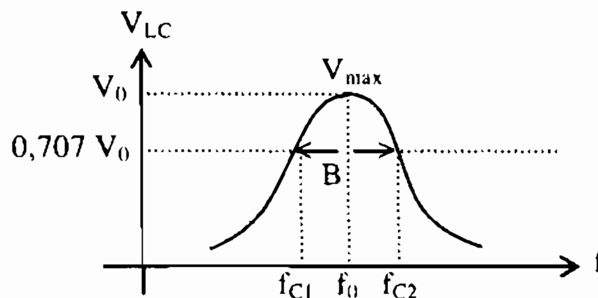
Trên đáp ứng tần số hình 3.11b, vẽ đường thẳng song song trục hoành ở trị số: $V = 0{,}707\ V_{LCmax}$ sẽ cắt đường cộng hưởng ở hai tần số f_{C1} và f_{C2} hai bên tần số cộng hưởng f_0.

Khoảng cách giữa f_{C1} và f_{C2} là băng thông của mạch cộng hưởng LC song song và cũng được tính theo công thức:

$$B = \frac{f_0}{Q}$$



Hình 3.11a: Đáp ứng tần số I/ f



Hình 3.11b: Đáp ứng tần số V_{LC}/ f

§3.6- TỔNG KẾT VỀ MẠCH CỘNG HƯỞNG

Mạch cộng hưởng LC nối tiếp và LC song song đều có chung công thức tính tần số cộng hưởng:

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \qquad \omega_0 = \frac{1}{\sqrt{LC}}$$

Hệ số chọn lọc: $Q = \frac{X_L}{R_L} = \frac{X_C}{R_L}$

Độ rộng băng thông: $B = \frac{f_0}{Q}$

Ở tần số cộng hưởng, các thông số kỹ thuật của hai mạch có giá trị khác nhau như bảng sau:

Đặc tính kỹ thuật	Cộng hưởng LC nối tiếp	Cộng hưởng LC song song
Tổng trở	Cực tiểu $Z_{min} = R = R_L$	Cực đại $Z_{max} = R = P_p$ Với: $R_P = \frac{X_l^2}{R_l}$
Đáp ứng tần số I/ f	I, $I_0 = I_{max}$, f, f_0	I, $I_0 = I_{min}$, f, f_0
Đáp ứng tần số V_{LC}/ f	V_{LC}, $V_0 = V_{min}$, f, f_0	V_{LC}, $V_0 = V_{max}$, f, f_0

Nhận xét:

-Hai mạch cộng hưởng LC nối tiếp và song song đều có tác dụng chọn lọc tần số dải hẹp.

-Khi cần lấy dòng điện của tín hiệu ở tần số cần chọn thì dùng mạch LC nối tiếp vì ở f_0 sẽ có dòng:

$$I_0 = I_{max} = \frac{V}{R}$$

-Khi cần lấy điện áp của tín hiệu ở tần số cần chọn thì dùng mạch LC song song vì ở f_0 sẽ có dòng:

$$I_0 = I_{min} = \frac{V}{R_P}$$

nên điện áp V_{LC} ở f_0 là $V_0 = V_{max}$.

CHƯƠNG 4

MẠCH DAO ĐỘNG HÌNH SIN

§4.1- ĐẠI CƯƠNG

Trong lĩnh vực điện - điện tử, dòng điện xoay chiều hình sin rất quan trọng vì những đặc tính riêng của nó như:

- dòng điện hình sin dễ phát sinh.

- các dòng điện xoay chiều khác có tính tuần hoàn đều có thể phân tích ra một chuỗi các tín hiệu hình sin. Điều này thuận lợi cho việc phân tích, tính toán nhờ có nhiều công cụ toán học.

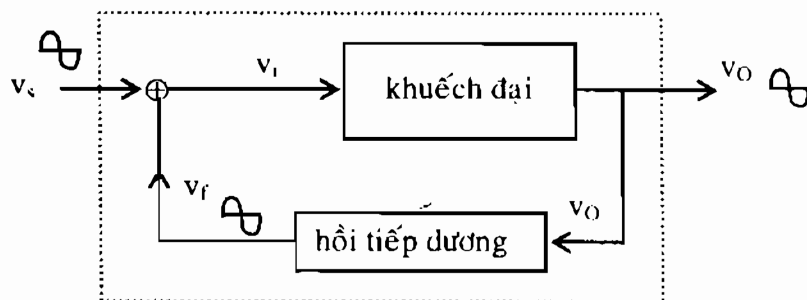
- dòng điện hình sin thường được dùng để khảo sát đặc tính kỹ thuật của các mạch điện tử như mạch lọc, mạch khuếch đại ...

Mạch dao động được hiểu là một mạch khuếch đại nhưng không có tín hiệu vào mà nó tự tạo ra tín hiệu.

Mạch dao động xung vuông nhờ hiện tượng nạp xả của mạch RC kết hợp trạng thái bão hòa và ngưng dẫn của linh kiện tích cực.

Mạch dao động hình sin dựa trên hiện tượng cộng hưởng của mạch LC kết hợp với mạch khuếch đại hồi tiếp để tạo tín hiệu.

Để có tín hiệu hình sin ra, mạch khuếch đại hồi tiếp phải thỏa điều kiện sau:



Hình 4.1: Mạch khuếch đại hồi tiếp

+ Xét riêng mạch khuếch đại có tín hiệu vào v_i, tín hiệu ra v_O. Độ khuếch đại vòng hở của mạch khuếch đại:

$$A_{VO} = \frac{v_o}{v_i} \qquad \Rightarrow \qquad v_o = v_i A_{VO}$$

+ Xét riêng mạch hồi tiếp dương: tín hiệu vào là v_o, tín hiệu ra v_f. Hệ số hồi tiếp hay độ lợi của mạch hồi tiếp:

$$b = \frac{v_f}{v_o} \qquad \Rightarrow \qquad v_f = b.v_o$$

Do có hồi tiếp dương nên v_s và v_f cùng pha. Tín hiệu v_i chính là tổng của v_s và v_f.

Ta có: $v_i = v_s + v_f \quad \Rightarrow \quad v_s = v_i - v_f$

+Xét mạch khuếch đại có hồi tiếp dương (đường rời nét) bao gồm cả mạch khuếch đại và mạch hồi tiếp dương. Tín hiệu ngõ vào là v_s, tín hiệu ra là v_o. Độ khuếch đại của toàn mạch gọi là độ khuếch đại hồi tiếp:

$$A_{VF} = \frac{v_o}{v_s} = \frac{v_o}{v_i - v_f}$$

$$A_{VF} = \frac{v_i A_{VO}}{v_i - b.v_o} = \frac{v_i.A_{VO}}{v_i - b.v_i A_{VO}}$$

Đơn giản tất cả cho v_i ta có:

$$A_{VF} = \frac{A_{VO}}{1 - b.A_{VO}}$$

Do đây là mạch khuếch đại đồng pha nên b và A_{VO} có trị số dương nên $b.A_{VO}$ cũng có trị số dương.

Tích số $b.A_{VO}$ chính là tích số của hai độ lợi, độ lợi vòng hở của mạch khuếch đại và độ lợi của mạch hồi tiếp. Tích số $b.A_{VO}$ còn được gọi là độ lợi vòng (loop gain).

Khi độ lợi vòng $b.A_{VO} = 1$ hay $1 - b.A_{VO} = 0$ thì:

$$A_{Vf} = \frac{A_{VO}}{0} \to \infty$$

Lúc đó mạch có độ khuếch đại vô cùng lớn và mạch sẽ dao động, mạch sẽ tự tạo ra tín hiệu mà không cần tín hiệu vào v_s.

+ Điều kiện của mạch dao động là:

- độ lợi vòng $b.A_{VO} = 1$
- độ lợi pha của toàn mạch là 0^0 để có hồi tiếp dương.

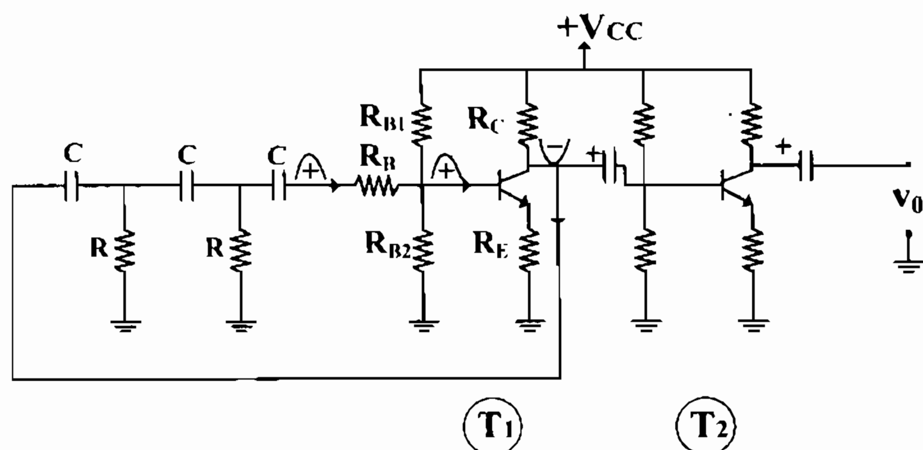
§4.2- MẠCH DAO ĐỘNG HÌNH SIN DÙNG RC

1) **Mạch dao động sớm pha** (hình 4.2)

Trong sơ đồ hình 4.2, transistor được ráp kiểu E chung nên là mạch khuếch đại đảo pha 180^0. Mạch hồi tiếp từ cực C về cực B gồm ba mạch lọc RC loại lọc thượng thông. Ở đây mạch lọc RC được chọn trị số sao cho mỗi mạch làm sớm pha 60^0 (tính chất của mạch vi phân). Như vậy, qua ba mạch lọc RC sẽ làm sớm pha 180^0. Tín hiệu từ cực C qua mạch hồi tiếp sẽ trùng pha với tín hiệu vào cực B, tạo thành hồi tiếp dương.

Để có độ lợi vòng $b.A_{VO} = 1$, người ta có thể thay đổi trị số điện trở R_E để có độ khuếch đại điện áp của transistor thích hợp.

Mạch lọc RC thứ ba trên đường hồi tiếp có tụ C kết hợp với điện trở R chính là mạch tương đương của R_{B1} // R_{B2} // r_i của mạch khuếch đại T_1. Do trị số của ba điện trở này song song nhau có giá trị nhỏ nên phải ghép nối tiếp thêm R_B để có giá trị chung bằng các điện trở R phía trước.



Hình 4.2: Mạch dao động sớm pha

Tần số dao động của mạch được tính theo công thức:

$$f_o = \frac{1}{2\pi RC\sqrt{6 + 4\frac{R_C}{R}}}$$

Transistor T_2 là mạch khuếch đại đệm ráp kiểu C chung, có tác dụng làm giảm tổng trở ra của mạch, dung hợp với tổng trở của tải thường có trị số nhỏ và không làm ảnh hưởng đến mạch dao động dùng transistor T_1.

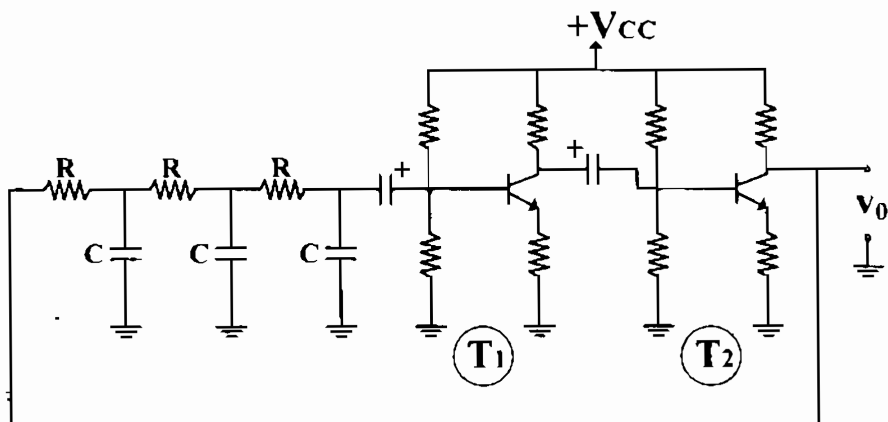
2) Mạch dao động trễ pha (hình 4.3)

Trong sơ đồ hình 4.3, transistor T_1 là mạch khuếch đại đệm ráp kiểu C chung để có tổng trở vào lớn có tín hiệu vào và ra đồng pha.

Transistor T_2 ráp kiểu E chung là mạch khuếch đại đảo pha. Tín hiệu vào cực B_1 và tín hiệu ra ở cực C_2 là hai tín hiệu đảo pha.

Mạch hồi tiếp từ cực C_2 về cực B_1 gồm ba mạch lọc RC loại lọc hạ thông. Ở đây mạch lọc RC được chọn trị số sao cho mỗi mạch làm trễ pha 60^0 (tính chất của mạch tích phân). Như vậy, qua

ba mạch lọc RC sẽ làm trễ pha 180^0. Tín hiệu hồi tiếp từ cực C_2 về cực B_1 sẽ trùng pha với tín hiệu vào ở cực B_1 tạo thành hồi tiếp dương.



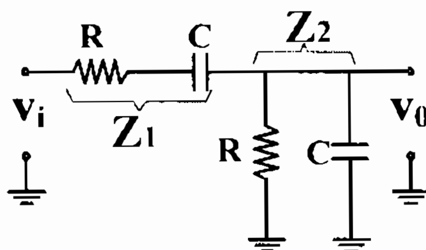
Hình 4.3: Mạch dao động trễ pha

Tần số dao động của mạch được tính theo công thức:

$$f_o = \frac{\sqrt{6}}{2\pi RC}$$

3) Mạch dao động dùng cầu Wien

a) Mạch lọc dùng cầu Wien: (hình 4.4)



Hình 4.4: Mạch lọc cầu Wien

Trong sơ đồ hình 4.4 chia ra hai cặp linh kiện, điện trở R nối tiếp với tụ C có tổng trở chung là Z1, điện trở R song song với tụ C có tổng trở chung là Z2.

Ta có: $Z_1 = R + X_C$

$$Z_2 = \frac{R.X_C}{R + X_C}$$

Hai tổng trở Z_1 và Z_2 tạo thành cầu phân áp cho ra điện áp tín hiệu v_o tính theo công thức:

$$v_o = v_i \frac{Z_2}{Z_1 + Z_2}$$

Nhận xét:

- Khi có tần số f thấp → 0 thì $X_C \to \infty$ nên tổng trở $Z_1 \to \infty$, điện áp ra v_o bị giảm rất nhỏ.

- Khi có tần số f cao → ∞ thì $X_C \to 0$ nên tổng trở $Z_2 \to 0$, điện áp ra v_o cũng bị giảm rất nhỏ.

Bằng phương pháp phân tích và tính toán như phần mạch lọc, người ta chứng minh rằng tần số có biên độ điện áp v_o ra lớn nhất là:

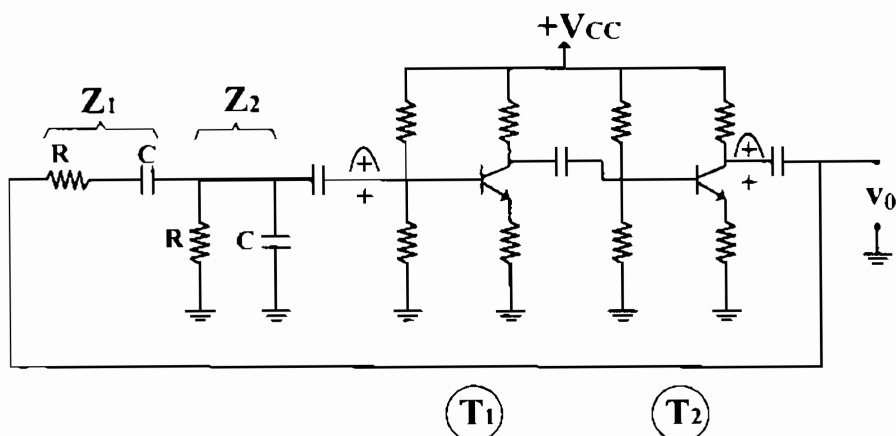
$$f_o = \frac{1}{2\pi RC}$$

Ở tần số f_0: $Z_1 = \sqrt{2}R$ và $Z_2 = \frac{R}{\sqrt{2}}$

⇒ $v_o = \frac{1}{3} v_i$ là biên độ ra cực đại.

b) Mạch dao động cầu Wien: (hình 4.5)

Hai transistor T_1 và T_2 đều ráp kiểu E chung nên là mạch khuếch đại đảo pha. Tín hiệu vào cực B_1 và ra cực C_2 sẽ là hai tín hiệu đồng pha để tạo hồi tiếp dương.



Hình 4.5: Mạch dao động hình sin dùng cầu Wien

Mạch hồi tiếp từ cực C_2 về cực B_1 là mạch cầu Wien để chọn lọc tần số:

$$f_o = \frac{1}{2\pi RC}$$

Theo phân tích trên, mạch cầu Wien có độ lợi hồi tiếp:

$$b = \frac{1}{3} \qquad \Rightarrow \qquad v_o = \frac{1}{3} v_i$$

Theo điều kiện của mạch dao động phải có độ lợi vòng:

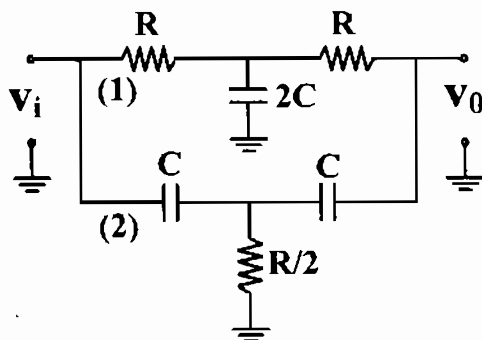
$$b.A_{V0} = 1$$

Do $b = \frac{1}{3}$ nên chỉ cần có $A_{V0} = 3$ thì đủ để cho mạch dao động được. A_{V0} là độ khuếch đại của T_1 và T_2.

4) Mạch dao động cầu T đôi

a) Mạch lọc cầu T đôi: (hình 4.6)

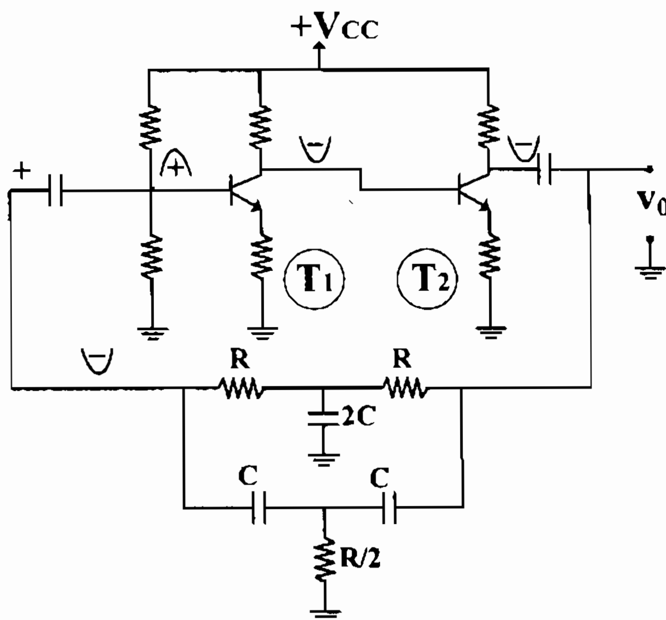
Theo nguyên lý của mạch lọc, mạch lọc (1) là mạch lọc hạ thông, mạch lọc (2) là mạch lọc thượng thông.



Hình 4.6: Mạch lọc cầu T đôi

Như vậy, tín hiệu tần số thấp và tín hiệu tần số cao đều có biên độ ra lớn. Tín hiệu có biên độ ra nhỏ nhất được tính theo công thức: $f_o = \dfrac{1}{2\pi RC}$

b) Mạch dao động cầu T đôi:



Hình 4.7: Mạch dao động cầu T đôi

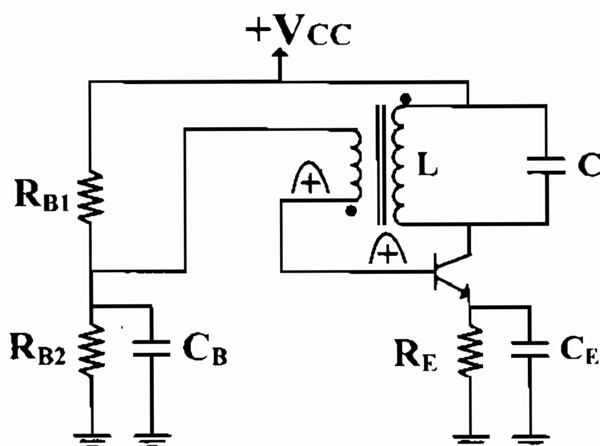
Trong sơ đồ hình 4.7, transistor T_1 ráp kiểu E chung khuếch đại đảo pha, transistor T_2 ráp kiểu C chung nên khuếch đại đồng pha. Do đó, tín hiệu vào cực B_1 và tín hiệu ra ở cực E_2 là hai tín hiệu đảo pha.

Mạch lọc cầu T đôi trong sơ đồ này là mạch hồi tiếp âm từ cực E_2 về cực B_1. Các tín hiệu có tần số cao và tần số thấp hơn f_0 đều được hồi tiếp âm về cực B_1 nên các tín hiệu này sẽ bị loại bỏ ở ngõ ra. Riêng tín hiệu f_0 bị mạch lọc cầu T đôi giảm biên độ nên không được hồi tiếp âm sẽ được khuếch đại và có biên độ ra lớn nhất.

Các mạch dao động RC trên thường chỉ thích hợp cho các tín hiệu hình sin tần số thấp, từ vài chục Hz đến vài chục kHz. Để tạo dao động hình sin ở tần số cao người ta thường dùng mạch dao động cộng hưởng LC.

§4.3- MẠCH DAO ĐỘNG CỘNG HƯỞNG

1) Mạch dao động cộng hưởng LC cơ bản



Hình 4.8: Mạch dao động cộng hưởng LC song song

Như đã biết, mạch cộng hưởng LC có tính dao động. Khi được cấp nguồn, tụ C nạp và xả qua cuộn L, cuộn L nạp sẽ xả ngược lại qua tụ và hiện tượng tiếp tục. Do năng lượng bị tiêu hao qua điện trở của cuộn dây nên tín hiệu dao động bị tắt dần. Muốn dao động được duy trì phải có mạch hồi tiếp dương.

Tần số dao động chính là tần số của mạch cộng hưởng LC ghép song song theo công thức:

$$f_o = \frac{1}{2\pi\sqrt{LC}}$$

Trong sơ đồ hình 4.8, mạch LC song song ở cực C để chọn tần số cộng hưởng ở ngõ ra. Hai cuộn dây được ghép hỗ cảm theo nguyên lý của biến áp và hai cuộn dây được quấn ngược chiều đầu cuối để tạo hồi tiếp dương theo điều kiện của mạch dao động.

Dao động sẽ phát sinh và duy trì khi độ lợi vòng $b.A_{VO} = 1$.

Khi mạch dao động, điện áp âm sẽ xuất hiện ở đầu trên của tụ C_B và làm điện áp V_B giảm nhỏ hơn V_E, transistor sẽ hoạt động ở hạng C.

2) Dao động Hartley

Mạch dao động Hartley còn gọi là mạch dao động ba điểm điện cảm có sơ đồ như hình 4.9.

Transistor được ráp cực E chung nên có tín hiệu vào cực B và tín hiệu ra ở cực C là hai tín hiệu đảo pha nhau. Mạch LC song song là mạch cộng hưởng để chọn tần số dao động trong đó:

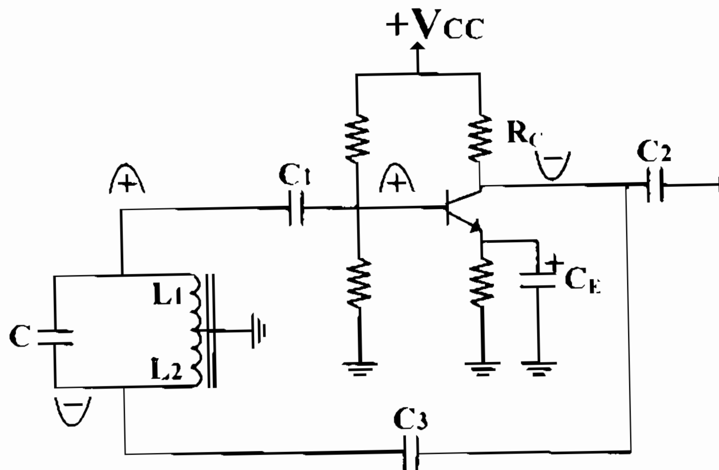
$L = L_1 + L_2 + 2M$ L_1 - L_2: hệ số tự cảm

M: hệ số hỗ cảm

Tần số dao động là: $f_o = \frac{1}{2\pi\sqrt{LC}}$

Điều kiện phát sinh dao động:

$$\beta \succ = \frac{L_1 + M}{L_2 + M}$$



Hình 4.9: Mạch dao động Hartley

Ở tần số dao động f_0 mạch LC có tổng trở cực đại nên điện áp của tín hiệu f_0 có trị số lớn nhất sẽ được đưa vào cực B của transistor để khuếch đại.

Nhờ cuộn dây L có điểm giữa nối mass nên tín hiệu ra trên cực C qua đường hồi tiếp về cực B là mạch LC song song sẽ tạo lại tín hiệu đồng pha với tín hiệu ở ngõ vào để có hồi tiếp dương theo điều kiện của mạch dao động.

Cuộn dây L gồm hai phần L_1 và L_2 có điểm giữa nối mass nên mạch được gọi là mạch dao động ba điểm điện cảm.

Tụ CE là tụ phân dòng để lọc tín hiệu trên cực E, bỏ tác dụng hồi tiếp âm của R_E. Các tụ C_1 – C_2 – C_3 là tụ liên lạc thường có trị số khá lớn so với tụ C.

3) Dao động Colpitts

Mạch dao động Colpitts còn gọi là mạch dao động ba điểm điện dung có sơ đồ như hình 4.10.

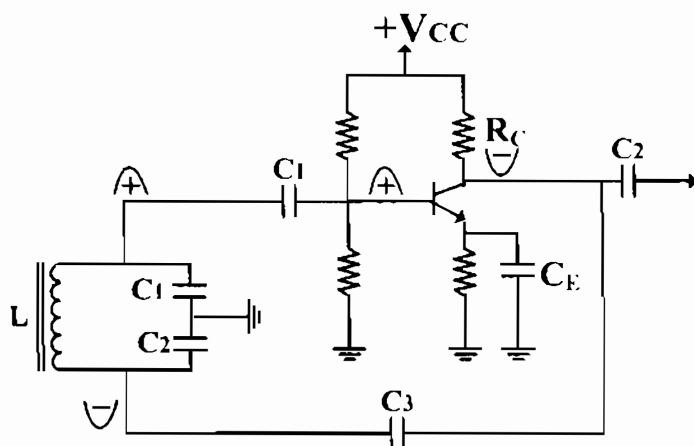
Trong mạch dao động Colpitts, transistor ráp kiểu E chung là mạch khuếch đại đảo, mạch LC song song là mạch cộng hưởng để chọn tần số dao động, trong đó, tụ C có điện dung tương đương điện dung tụ C_1 và C_2 ghép nối tiếp.

Tần số dao động:

$$f_o = \frac{1}{2\pi\sqrt{LC}} \qquad \text{với: } C = \frac{C_1.C_2}{C_1 + C_2}$$

Mạch dao động Colpitts có nguyên lý tương tự mạch dao động Hartley nhưng thay hai cuộn dây $L_1 - L_2$ nối tiếp bằng hai tụ $C_1 - C_2$ nối tiếp để có điểm giữa mạch cộng hưởng nối mass. Nhờ đó, mạch LC song song có hai tín hiệu ở hai đầu là hai tín hiệu đảo pha nên tạo ra hồi tiếp dương theo điều kiện của mạch dao động.

Điều kiện phát sinh dao động là: $\beta >= \frac{C_1}{C_2}$



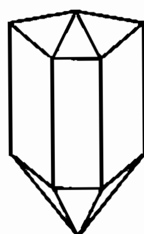
Hình 4.10: Mạch dao động kiểu Colpitts

§4.4- BỘ DAO ĐỘNG THẠCH ANH

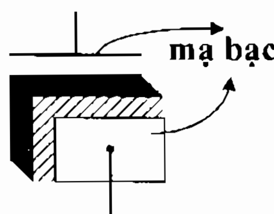
1) Mạch tương đương về hiệu ứng áp điện của thạch anh

Tinh thể thạch anh là loại đá trong mờ có cấu tạo sáu mặt và có hai tháp ở hai đầu (hình 4.11a).

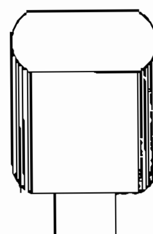
Người ta cắt tinh thể thạch anh theo một phương vị gốc xác định theo dạng tròn, dạng vuông dài hay dạng thanh ... Diện tích của lát thạch anh khoảng vài cm^2 và bề dày rất mỏng khoảng vài mm. Hai mặt lát thạch anh được mài thật phẳng, mạ lên lớp kim loại thường là bạc và nối ra các điện cực. Cuối cùng lát thạch anh được bỏ trong hợp có chứa bột cách điện và được nối ra hai chân (hình 4.11b và 4.11c). Tinh thể thạch anh có ký hiệu như hình 4.11d.



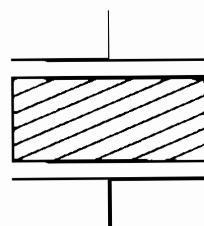
Hình 4.11a: Tinh thể



Hình 4.11b: Cấu tạo



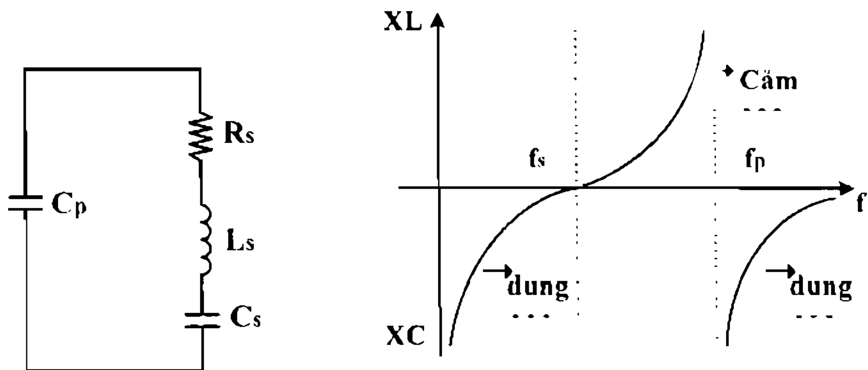
Hình 4.11c: Hình dáng



Hình 4.11d: Ký hiệu

Tinh thể thạch anh có đặc tính là khi bị kích thích bởi một lực ép cơ học thì thạch anh sẽ phát ra điện trường, giữa hai bản cực sẽ xuất hiện một điện áp gọi là hiệu ứng áp điện. Ngược lại, khi kích thích tinh thể thạch anh bằng nguồn điện AC, tinh thể thạch anh sẽ rung ở tần số không đổi và hiện tượng rung này gây ra hiệu ứng áp điện, thạch anh lại phát ra điện trường và cho ra tín hiệu xoay chiều có tần số không đổi.

Tinh thể thạch anh có mạch tương đương và đặc tính trở kháng như hình 4.12a và 4.12b.



Hình 4.12a: Mạch tương đương Hình 4.12b: Đặc tính trở kháng

Các thông số của tinh thể thạch anh có trị số tùy thuộc mặt cắt thường trong khoảng:

Rs = vài chục Ω ÷ vài kΩ

Ls = vài chục mH ÷ vài ngàn mH

Cs = nhỏ hơn 1pF

Cp = vài pF ÷ vài chục pF

Tinh thể thạch anh cộng hưởng ở hai tần số khác nhau.

- cộng hưởng nối tiếp ở tần số f_S do L_S và C_S theo công thức:

$$f_S = \frac{1}{2\pi\sqrt{L_S C_S}}$$

- cộng hưởng song song ở tần số fp do Ls và Cs (Cs song song Cp) theo công thức:

$$f_S = \frac{1}{2\pi\sqrt{L_S \cdot \frac{C_S . C_P}{C_S + C_P}}}$$

Do Cp >> Cs nên: $\frac{C_S.C_P}{C_S + C_P} \cong C_S$

Như vậy f_S và f_P có trị số gần bằng nhau.

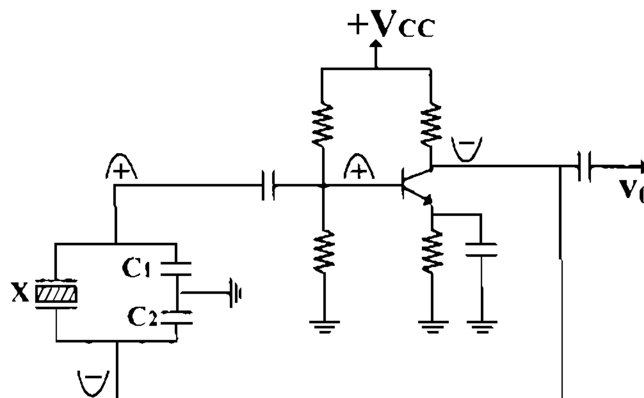
Thạch anh còn có: X_{LS} >> R_S và X_{CS} >> R nên dao động thạch anh có hệ số phẩm chất Q rất lớn. Điều này có nghĩa là tinh thể thạch anh trong mạch dao động có độ ổn định tần số rất lớn khoảng vài trăm ngàn.

Các thông số của tinh thể thạch anh rất ít thay đổitheo nhiệt độ và thời gian nên thường được dùng trong các mạch dao động cần độ ổn định tần số cao.

Bộ dao động thạch anh có thể cho mạch dao động ở tần số f_S, lúc đó trở kháng cộng hưởng $Z \rightarrow 0\Omega$. Ngược lại cũng có thể cho mạch dao động ở tần số f_P, lúc đó trở kháng cộng hưởng $Z \rightarrow \propto \Omega$. Như vậy, bộ dao động thạch anh được chia ra hai loại là dao động nối tiếp và dao động song song.

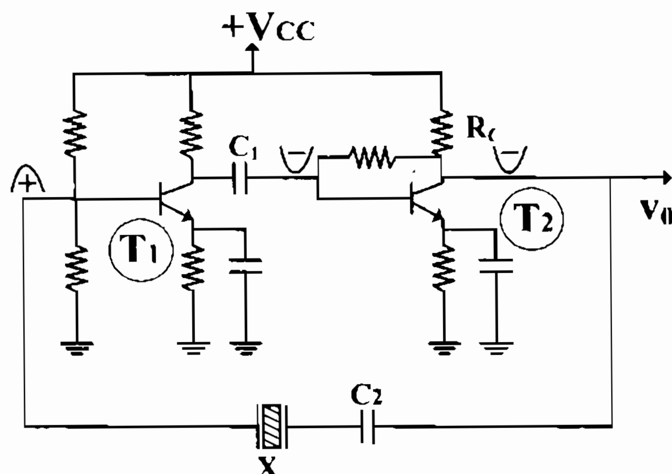
2) Bộ dao động thạch anh nối tiếp

Trong sơ đồ 4.13, thạch anh X như là mạch cộng hưởng LC ghép nối tiếp kết hợp với hai tụ C_1 – C_2 để tạo tín hiệu đảo pha. Nguyên lý như mạch dao động Colpitts (dao động ba điểm điện dung).



Hình 4.13: Dao động thạch anh Colpitts cải tiến

Thạch anh X nằm trên đường hồi tiếp từ cực C về cực B nên chỉ có tín hiệu ở tần số cộng hưởng được hồi tiếp để tạo dao động ra ở tần số này.

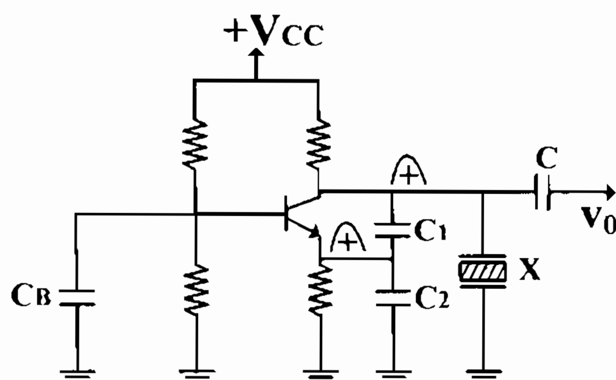


Hình 4.14: Thạch anh nối tiếp trên đường hồi tiếp

Trong mạch điện hình 4.14, thạch anh X nằm trên đường hồi tiếp từ cực C_2 về cực B_1, như mạch cộng hưởng LC ghép nối tiếp. Nhờ hai transistor là mạch khuếch đại đảo ghép liên tiếp nhau nên tín hiệu vào cực B1 và tín hiệu ra ở cực C2 là hai tín hiệu đồng pha, mạch hồi tiếp là loại hồi tiếp dương để tạo dao động ở tần số cộng hưởng f_S của thạch anh X. Hai tụ C_1 và C_2 là tụ liên lạc để cách ly điện áp một chiều giữa hai tầng.

3) Bộ dao động thạch anh song song

Trong mạch điện hình 4.15, thạch anh X như mạch cộng hưởng song song ở ngõ ra để chọn tần số. Tần số cộng hưởng chính là tần số f_P của thạch anh.



Hình 4.15: Dao động thạch anh song song ở ngõ ra

Để tạo hồi tiếp, hai tụ C_1 và C_2 là cầu phân áp xoay chiều lấy tín hiệu ra ở cực C hồi tiếp về cực E. Như vậy, transistor được ráp kiểu B chung nên là mạch khuếch đại đồng pha. Tín hiệu vào cực E và tín hiệu ra ở cực C là hai tín hiệu đồng pha nên mạch hồi tiếp nhờ cầu phân áp C_1 - C_2 là mạch hồi tiếp dương đúng theo điều kiện của mạch dao động.

Thực chất mạch dao động này cũng là mạch dao động Colpitts cải tiến (loại mạch ba điểm điện dung).

Hiện nay dao động thạch anh được ứng dụng rất rộng rãi trên các thiết bị điện tử dân dụng hay chuyên dùng nhờ độ ổn định tần số rất lớn. Tuy nhiên, thạch anh chỉ được chế tạo có tần số dao động từ 100kHz trở lên, ở tần số thấp rất khó chế tạo vì cần thạch anh có kích thước lớn.

CHƯƠNG 5

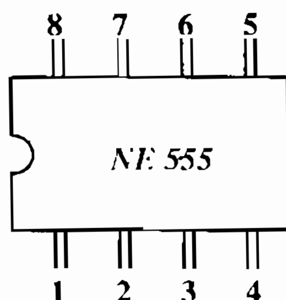
VI MẠCH ĐỊNH THÌ 555

§5.1- ĐẠI CƯƠNG

Vi mạch định thì 555 và họ của nó được ứng dụng rất rộng rãi trong lĩnh vực điện tử dân dụng cũng như điện tử công nghiệp, vì nếu kết hợp với các linh kiện RC rời bên ngoài một cách thích hợp thì nó có thể thực hiện nhiều chức năng như định thì, tạo xung chuẩn, tạo tín hiệu kích hay điều khiển các linh kiện bán dẫn công suất như transistor, SCR, Triac ...

Trong chương này sẽ giới thiệu cấu trúc, nguyên lý của IC 555 và các ứng dụng cơ bản của nó, đồng thời giới thiệu các kiểu giao tiếp với tải ở ngõ ra.

§5.2- SƠ ĐỒ CHÂN VÀ CẤU TRÚC



Hình 5.1: Cách ra chân của IC 555

Vi mạch 555 được chế tạo thông dụng nhất là dang vỏ plastic như hình vẽ 5.1.

Chân 1: GND (nối đất)

Chân 2: Trigger Input (ngõ vào xung nảy)

Chân 3: Output (ngõ ra)

Chân 4: Reset (hồi phục)

Chân 5: Control Voltage(điện áp điều khiển)

Chân 6: Threshold (thềm - ngưỡng)

Chân 7: Dircharge (xả điện)

Chân 8: $+V_{CC}$ (nguồn dương)

Bên trong vi mạch 555 có hơn 20 transistor và nhiều điện trở thực hiện các chức năng như trong hình 5.2 gồm có:

1) Cầu phân áp gồm ba điện trở 5kΩ nối từ nguồn $+V_{CC}$ xuống mass cho ra hai điện áp chuẩn là $1/3V_{CC}$ và $2/3V_{CC}$.

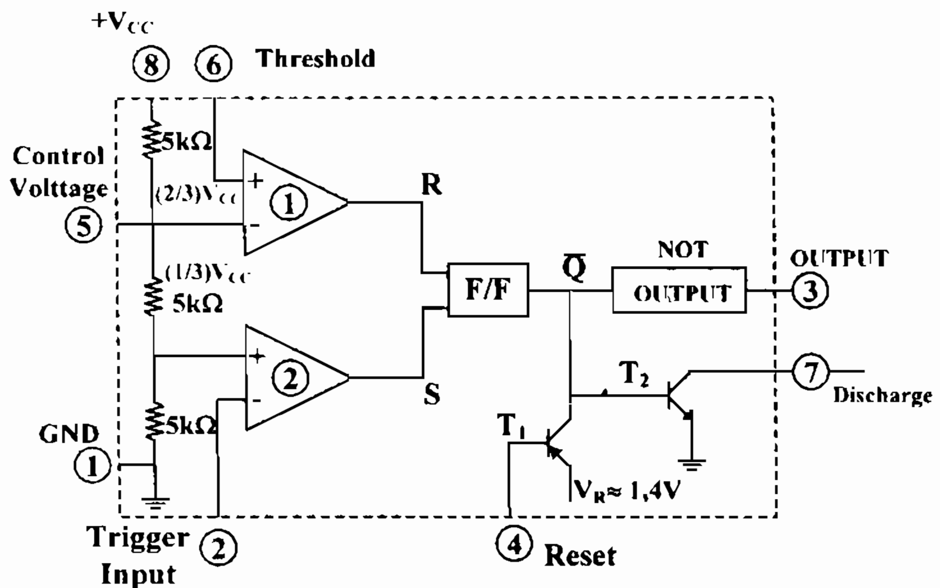
2) OP-AMP (1) là mạch khuếch đại so sánh có ngõ I_n^- nhận điện áp chuẩn $2/3V_{CC}$ còn ngõ I_n^+ thì nối ra ngoài chân 6. Tùy thuộc điện áp của chân 6 so với điện áp chuẩn $2/3V_{CC}$ mà OP-AMP (1) có điện áp ra mức cao hay thấp để làm tín hiệu R (Reset) điều khiển Flip-Flop (F/F).

3) OP-AMP (2) là mạch khuếch đại so sánh ngõ I_B^+ nhận điện áp chuẩn 1/3 V_{CC} còn ngõ I_n thì nối ra ngoài chân 2. Tùy thuộc điện áp chân 2 so với điện áp chuẩn $1/3V_{CC}$ mà OP-AMP (2) có điện áp ra mức cao hay thấp để làm tín hiệu S (Set) điều khiển Flip-Flop (F/F).

4) Mạch Flip -Flop (F/F) là loại mạch lưỡng ổn kích một bên. Khi chân Set (S) có điện áp cao thì điện áp này kích đổi trạng thái F/F làm ngõ Q lên mức cao và ngõ $\overline{Q}$ xuống mức thấp. Khi ngõ Set đang ở mức cao xuống thấp thì mạch F/F không đổi trạng thái. Khi chân Reset (R) có điện áp cao thì điện áp này kích đổi trạng thái của F/F làm ngõ $\overline{Q}$ lên mức cao và ngõ Q xuống mức thấp. Khi ngõ Reset đang ở mức cao xuống thấp thì mạch F/F không đổi trạng thái.

5) Mạch OUTPUT là mạch khuếch đại ngõ ra để tăng độ khuếch đại dòng cấp cho tải. Đây là mạch khuếch đại đảo có ngõ vào là chân $\overline{Q}$ của F/F nên khi $\overline{Q}$ ở mức cao thì ngõ ra chân 3 của IC sẽ có điện áp thấp (≅ 0V) và ngược lại khi $\overline{Q}$ ở mức thấp thì ngõ ra chân 3 của IC sẽ có điện áp cao (≅ V_{CC}).

6) Transistor T_1 có chân E nối vào một điện áp chuẩn khoảng 1,4V và loại PNP nên khi cực B nối ra ngoài bởi chân 4 có điện áp cao hơn 1,4V thì T_1 ngưng dẫn, T_1 không ảnh hưởng đến hoạt động của mạch, khi chân 4 có điện trở trị số nhỏ thích hợp nối mass thì T_1 dẫn bão hòa đồng thời làm mạch OUTPUT cũng dẫn bão hòa, ngõ ra xuống thấp. Chân 4 được gọi là chân Reset nghĩa là nó Reset IC 555 bất chấp tình trạng ở các ngõ vào khác, do đó, chân Reset dùng để kết thúc xung ra sớm khi cần. Nếu không dùng chức năng Reset thì nối chân 4 lên V_{CC} để tránh mạch bị Reset do nhiễu.

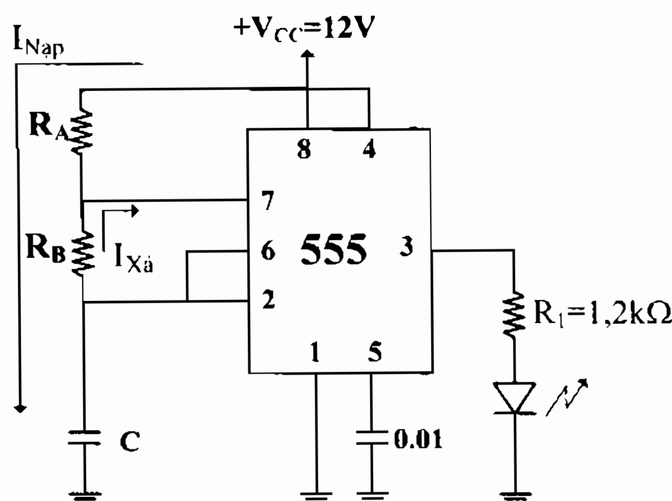


Hình 5.2: Cấu trúc của IC 555

7) Transistor T_2 có cực C để hở nối ra chân 7 (Discharge = xả). Do cực B được phân cực bởi mức điện áp ra $\overline{Q}$ của F/F nên khi $\overline{Q}$ ở mức cao T_2 bão hòa và cực C_2 coi như nối mass, lúc đó ngõ ra chân 3 cũng ở mức thấp; khi $\overline{Q}$ ở mức thấp thì T_2 ngưng dẫn cực C_2 bị hở, lúc đó, ngõ ra chân 3 có điện áp cao. Theo nguyên lý trên cực C_2 ra chân 7 có thể làm ngõ ra phụ có mức điện áp giống mức điện áp của ngõ ra chân 3.

§5.3- MẠCH ĐA HÀI PHI ỔN DÙNG 555

1. Mạch phi ổn cơ bản



Hình 5.3: Mạch đa hài phi ổn

Sơ đồ mạch hình 5.3 là ứng dụng của IC 555 làm mạch đa hài phi ổn để tạo xung vuông.

Trong mạch, chân ngưỡng (Threshold) số 6 được nối với chân nảy (Trigger) số 2 nên hai chân này có chung điện áp là điện áp trên tụ C để so với điện áp chuẩn $2/3V_{CC}$ và $1/3V_{CC}$ bởi OP-

AMP (1) và OP-AMP (2). Chân 5 có tụ nhỏ .01 nối mass lọc nhiễu tần số cao có thể làm ảnh hưởng điện áp chuẩn $2/3V_{CC}$. Chân 4 nối nguồn $+V_{CC}$ nên không dùng chức năng Reset, chân 7 xả điện được nối vào giữa hai điện trở R_A và R_B tạo đường xả điện cho tụ. Ngõ ra chân 3 có điện trở giới hạn dòng 1,2kΩ và Led để biểu thị mức điện áp ra (chỉ có thể dùng trong trường hợp tần số dao động thấp từ 20Hz trở xuống vì ở tần số cao hơn 40Hz trạng thái sáng và tắt của Led khó có thể nhận biết bằng mắt thường).

Để phân tích nguyên lý của mạch cần kết hợp mạch ứng dụng hình 5.3 và sơ đồ cấu trúc hình 5.2.

Khi mới đóng điện tụ C bắt đầu nạp từ 0V lên nên:

- OP-AMP (1) có $V_i^+ < V_i^-$, ngõ ra V_{O1} = mức thấp, ngõ R = 0 (mức thấp).

- OP-AMP (2) có $V_i^+ > V_i^-$, ngõ ra V_{O2} = mức cao, ngõ S=1 (mức cao).

- Mạch F/F có ngõ S = 1 nên Q = 1 và $\overline{Q}$ = 0. Lúc đó, ngõ ra chân 3 có $V_O \cong V_{CC}$ (do qua mạch đảo) làm Led sáng.

- Transistor T_2 có $V_{B2} = 0$ do $\overline{Q} = 0$, T_2 ngưng dẫn và để tụ C được nạp điện.

Tụ C nạp điện qua R_A và R_B với hằng số thời gian khi nạp:

$$\tau_{nạp} = (R_A + R_B)\,C$$

Khi điện áp trên tụ tăng đến $1/3V_{CC}$ thì OP-AMP (2) đổi trạng thái, ngõ ra có V_{O2} = mức thấp, ngõ S= 0 (mức thấp). Khi S xuống mức thấp thì F/F không đổi trạng thái nên điện áp ngõ ra vẫn ở mức cao, Led vẫn sáng.

Khi điện áp trên tụ tăng đến mức $2/3V_{CC}$ thì OP-AMP (1) đổi trạng thái, ngõ ra có V_{O1} = mức cao, ngõ R=1.

- Mạch F/F có ngõ R=1 nên $\overline{Q}$ =1, lúc đó chân 3 có $V_O \cong 0V$ làm Led tắt. Khi ngõ $\overline{Q}$= 1 sẽ làm T_2 dẫn bão hòa và chân 7 nối mass làm tụ C không nạp tiếp điện áp được mà phải xả điện qua R_B và transistor T_2 xuống mass.

Tụ C xả điện qua R_B với hằng số thời gian:

$$\tau_{xả} = R_B.C$$

Khi điện áp trên tụ (tức là điện áp chân 2 và chân 6) giảm xuống dưới $2/3V_{CC}$ thì OP-AMP (1) đổi trở lại trạng thái cũ là V_{O1} = mức thấp, ngõ R = 0. Khi R xuống mức thấp thì F/F không đổi trạng thái nên điện áp ngõ ra vẫn ở mức thấp, Led vẫn tắt. Khi điện áp trên tụ giảm xuống đến mức $1/3V_{CC}$ thì OP-AMP (2) lại có $V_i^+ > V_i^-$ nên ngõ ra V_{O2} = mức cao, ngõ S = 1. Mạch F/F có ngõ S = 1 nên Q = 1 và $\overline{Q}$ = 0, ngõ ra chân 3 qua mạch đảo có $V_O \cong +V_{CC}$ làm Led lại sáng, đồng thời lúc đó T_2 mất phân cực do $\overline{Q}$ = 0 nên ngưng dẫn đồng thời chấm dứt giai đoạn xả điện của tụ. Như vậy, mạch đã trở lại trạng thái ban đầu và tụ lại nạp điện từ mức $1/3V_{CC}$ lên mức $2/3V_{CC}$, hiện tượng này sẽ tiếp diễn liên tục và tuần hoàn.

Lưu ý: Khi mở điện tụ C sẽ nạp điện từ 0V lên $2/3V_{CC}$ rồi sau đó tụ xả điện từ $2/3V_{CC}$ xuống $1/3\ V_{CC}$ chứ không xả xuống 0V. Những chu kỳ sau tụ nạp từ $1/3V_{CC}$ lên $2/3V_{CC}$ chứ không nạp từ 0V nữa.

Thời gian tụ nạp là thời gian $V_O \cong +V_{CC}$, Led sáng. Thời gian tụ xả là thời gian $V_O \cong 0V$, Led tắt.

Thời gian nạp và xả của tụ được tính theo công thức:

* Thời gian nạp: $t_{nạp} = 0{,}69\tau_{nạp}$

$$t_{nạp} = 0{,}69(R_A + R_B)\ C$$

* Thời gian xả: $t_{xả} = 0{,}69\tau_{xả}$

$$t_{xả} = 0{,}69R_B\ C$$

Điện áp ở ngõ ra chân 3 có dạng hình vuông với chu kỳ:

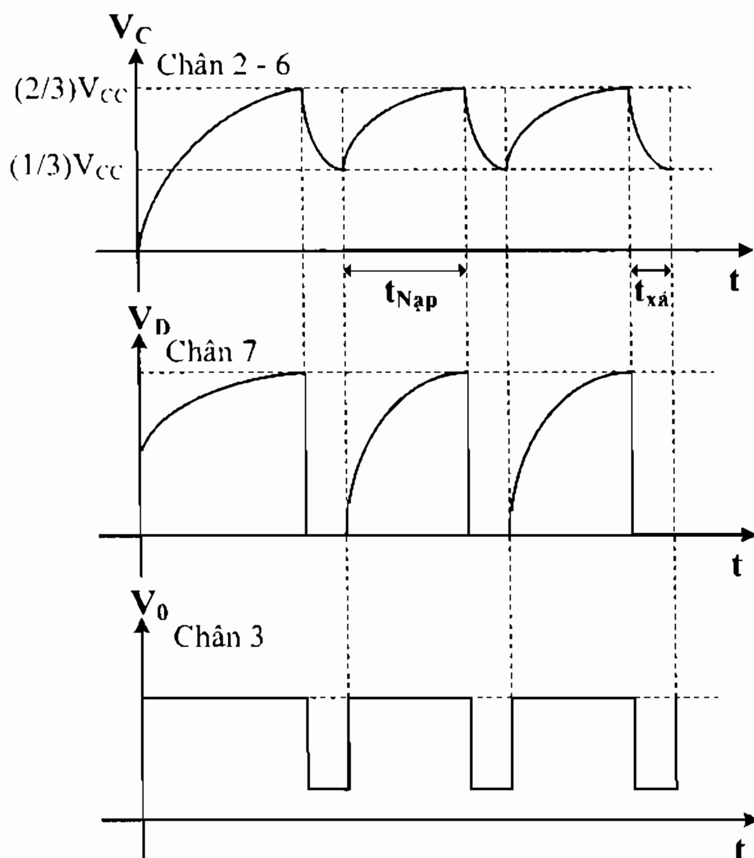
$$T = t_{nạp} + t_{xả}$$

$$T = 0{,}69(R_A + 2R_B)\,C$$

Do thời gian nạp và thời gian xả không bằng nhau ($t_{nạp} > t_{xả}$) nên tín hiệu hình vuông ra không đối xứng. Tần số của tín hiệu hình vuông:

$$f = \frac{1}{T} = \frac{1}{0{,}69(R_A + 2R_B)C}$$

2. Dạng sóng ra tại các chân



Hình 5.4: Dạng điện áp tại các chân

Hình 5.4 là dạng điện áp tại các chân 2-6, chân 7 và chân 3 trong đó khoảng thời gian điện áp tăng là thời gian tụ nạp, khoảng thời gian điện áp giảm là thời gian tụ xả.

Khi khảo sát dạng điện áp tại các chân cần lưu ý khi mở điện thì tụ C sẽ nạp điện từ 0V lên đến $2/3V_{CC}$ nhưng khi xả chỉ xả đến $1/3V_{CC}$, do đó, những lần nạp sau tụ chỉ nạp từ 1/3 đến $2/3V_{CC}$. Để tính chu kỳ của tín hiệu người ta chỉ tính các lần nạp sau chứ không xét lần nạp đầu tiên.

Khi tụ nạp thì chân 7 có điện áp cao hơn chân 2-6, nhưng khi tụ xả thì chân 7 giảm nhanh xuống 0V (do I_2 trong IC chạy bão hòa) chứ không giảm theo hàm số mũ trên tụ C.

2. Mạch phi ổn đối xứng

Trong mạch phi ổn, do thời gian nạp và thời gian xả của tụ không bằng nhau nên dạng điện áp vuông ở ngõ ra không đối xứng.

Ta có: $t_{nap} = 0,69(R_A + R_B)C$

$t_{xả} = 0,69\ R_B.C$

Để cho dạng sóng vuông ở ngõ ra đối xứng người ta có thể thực hiện bằng nhiều cách.

Cách thứ 1: Chọn điện trở R_A có trị số rất nhỏ so với R_B thì lúc đó sai số giữa t_{nap} và $t_{xả}$ coi như không đáng kể. Điều này khó thực hiện nếu làm việc ở tần số cao. Điện trở R_A có trị số tối thiểu khoảng vài kΩ thì R_B phải có trị số rất lớn khoảng vài trăm kΩ. Với các trị số điện trở này thì tần số dao động không thể cao được.

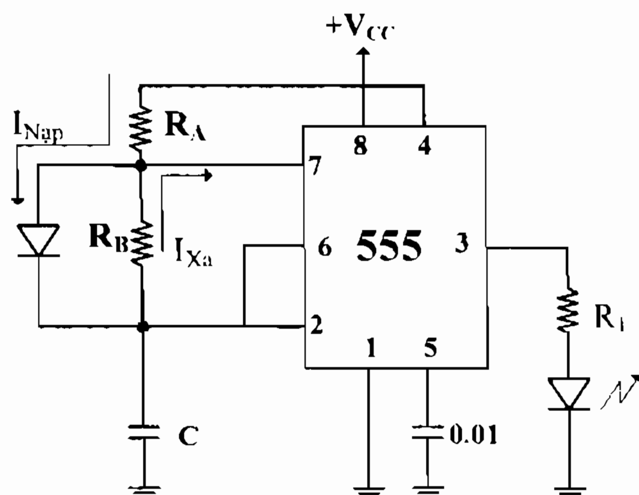
Cách thứ 2: Dùng diod D ghép song song R_B theo chiều hướng xuống (hình 5.5a). Khi có diod D, thời gian tụ C nạp làm diod D được phân cực thuận có điện trở rất nhỏ nên coi như nối tắt R_B. Thời gian nạp điện của tụ C được tính theo công thức:

$$t_{nap} \cong 0,69R_A.C$$

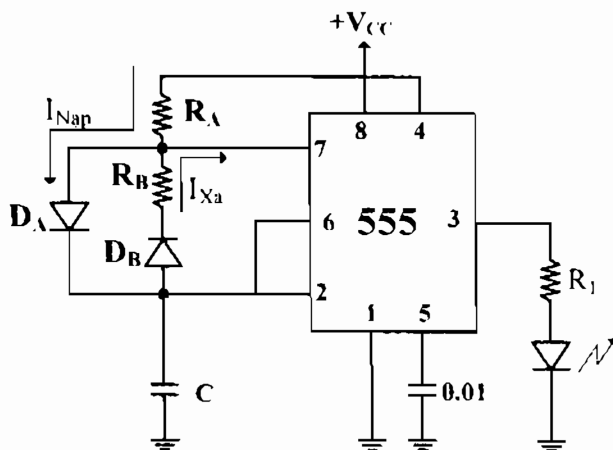
Khi tụ C xả điện thì điốt được phân cực ngược nên tụ vẫn xả điện qua R_B. Thời gian xả điện của tụ được tính theo công thức:

$$t_{xả} \cong 0,69R_B.C$$

Nếu chọn trị số $R_A = R_B$ thì mạch tạo ra tín hiệu hình vuông đối xứng.



Hình 5.5a



Hình 5.5b

Thật ra trong mạch điện hình 5.5a, khi tụ nạp dòng điện phải qua R_A và điện trở thuận của diod nên thời gian nạp vẫn lớn hơn thời gian xả một ít. Để cho tín hiệu thật đối xứng thì ghép thêm diod nối tiếp với điện trở R_B như hình 5.5b. Như vậy, cả hai trường hợp nạp và xả đều có diod. Điều kiện của hai mạch trên là R_B phải có trị số khá lớn so với điện trở thuận của diod.

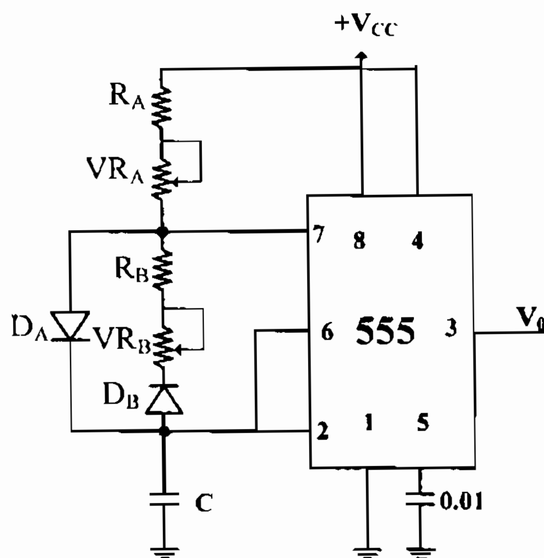
4. Mạch phi ổn điều chỉnh tần số và chu trình làm việc

Hai yêu cầu thường có trong thiết kế mạch đa hài phi ổn là:

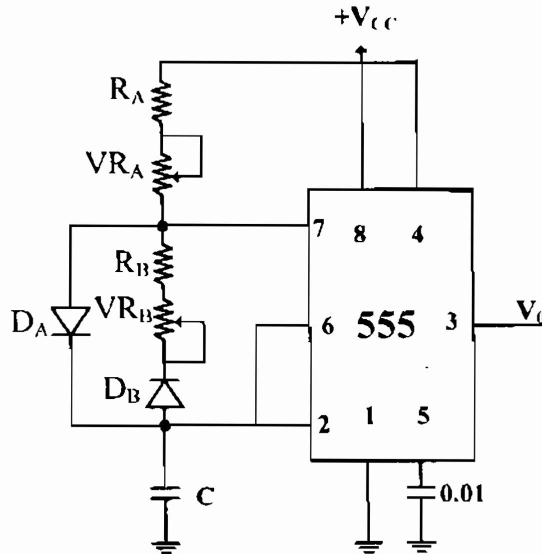
- Thay đổi tần số f mà vẫn giữ nguyên chu trình làm việc (đối xứng)

- Thay đổi chu trình làm việc mà vẫn giữ nguyên tần số f.

Để có thể thay đổi tín hiệu hình vuông ra mà vẫn có tín hiệu đối xứng thì hai điện trở R_A và R_B phải được điều chỉnh sao cho cùng tăng hay giảm trị số. Lúc đó trong mạch điện có hai điện trở VR_A và VR_B ghép nối tiếp như trong sơ đồ hình 5.6a.



Hình 5.6a: VR_A - VR_B chung trục, chỉnh đồng hướng
Mạch thay đổi tần số



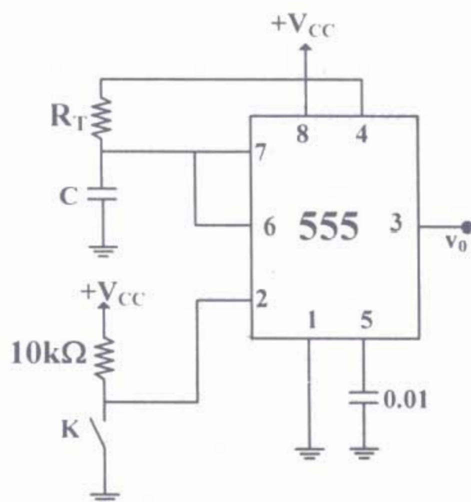
Hình 5.6b: VR_A - VR_B chung trục, chỉnh ngược hướng
Mạch thay đổi chu trình

Để thay đổi chu trình làm việc tức là thay đổi tỉ lệ thời gian tín hiệu có điện áp cao và thời gian tín hiệu có điện áp thấp (hay là thời gian nạp và thời gian xả của tụ) nhưng vẫn giữ nguyên tần số nghĩa là chu kỳ T bằng hằng số, hai điện trở R_A và R_B phải được điều chỉnh sao cho khi R_A tăng thì R_B giảm cùng một giá trị thay đổi. Lúc đó, trong mạch có hai biến trở VR_A và VR_B ghép nối tiếp như sơ đồ 5.6b nhưng hai biến trở được điều chỉnh ngược hướng.

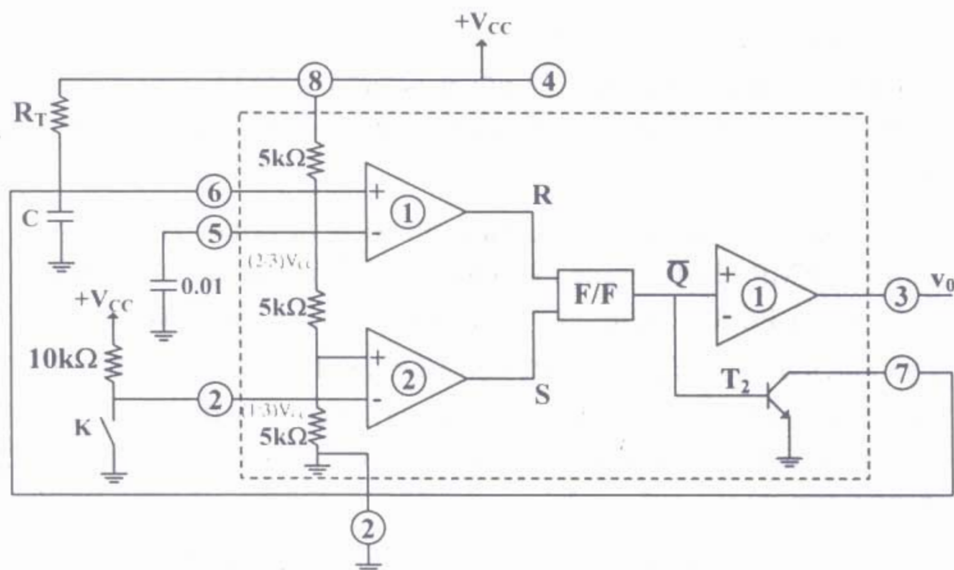
§5.4- MẠCH ĐA HÀI ĐƠN ỔN DÙNG 555

1. Mạch đa hài đơn ổn cơ bản

Để có thể phân tích nguyên lý của mạch đơn ổn một cách dễ hiểu, cần sử dụng hai sơ đồ hình 5.7 và 5.8. Sơ đồ hình 5.7 vẽ mạch áp dụng IC 555 làm mạch đơn ổn, sơ đồ hình 5.8 kết hợp với sơ đồ cấu trúc bên trong IC.



Hình 5.7: Mạch đơn ổn dùng IC 555



Hình 5.8: Mạch đơn ổn và sơ đồ cấu trúc của IC 555

Trong mạch này chân ngưỡng số 6 và chân xả điện số 7 được nối vào điểm chung của mạch định thì R_TC. Chân 2 nhận xung

kích được nối lên nguồn $+V_{CC}$ qua điện trở 10kΩ sao cho chân này có điện áp lớn hơn $1/3V_{CC}$.

Đặc điểm của mạch đơn ổn là khi có xung âm hẹp tác động tức thời ở ngõ vào Trigger chân 2 mạch sẽ đổi trạng thái và tại ngõ ra chân 3 sẽ có xung dương ra. Độ rộng xung ở ngõ ra có thời gian ngắn tùy thuộc mạch định thì R_TC, sau đó mạch sẽ trở lại trạng thái ban đầu.

Nguyên lý mạch đơn ổn được giải thích như sau:

Khi mở điện, tụ C nối chân 7 và chân 7 xuống mass làm OP-AMP (1) có ngõ I^+_n nhỏ hơn ngõ I^-_n nên ngõ ra $V_{O1} = 0V$, ngõ R ở mức thấp. Lúc đó, OP-AMP (2) có ngõ I^+_n cũng nhỏ hơn ngõ I^-_n nên ngõ ra $V_{O2} = 0V$, ngõ S cũng ở mức thấp. Mạch F/F có hai ngõ R và S đều ở mức thấp và nhờ cấu trúc của mạch chi tiết nên F/F có ngõ ra $\overline{Q}$ ở mức cao, qua mạch đảo ngõ ra chân 3 sẽ có mức thấp gần 0V. Khi $\overline{Q}$ ở mức cao tạo phân cực bão hòa cho T_2, T_2 dẫn nối chân 7 xuống mass chân 6 cũng bị nối mass nên tụ C không nạp điện được mạch sẽ ổn định ở trạng thái này nếu không có tác động khác từ bên ngoài.

Khi đóng khóa K sẽ có xung âm kích vào chân Trigger số 2 làm OP-AMP (2) đổi trạng thái của ngõ S lên mức cao. Ngõ S cao điều khiển F/F đổi trạng thái làm ngõ $\overline{Q}$ xuống mức thấp, ngõ ra qua mạch đảo sẽ tăng lên mức cao và xung dương ra. Lúc đó, $\overline{Q}$ ở mức thấp nên T_2 ngưng dẫn để tụ C nạp điện qua R_T. Trong thời gian tụ C nạp điện mạch vẫn giữ trạng thái này nên ngõ ra tiếp tục ở mức cao .

Điện áp nạp trên tụ có trị số tăng theo làm số mũ và khi điện áp đạt $2/3V_{CC}$ thì OP-AMP (1) đổi trạng thái, ngõ R tăng lên mức cao. Ngõ R có mức cao sẽ điều khiển F/F trở lại trạng thái cũ, ngõ $\overline{Q}$ lên mức cao sẽ làm ngõ ra mạch đảo sẽ xuống mức thấp chấm dứt xung dương ra. Đồng thời, lúc đó T_2 được phân cực bão hoà nên

chân 7 nối mass làm tụ C xả điện. Mạch sẽ ổn định ở trạng thái này cho đến khi có xung âm khác tác động vào chân Trigger (số 2).

Thời gian xung dương ra tức là thời gian nạp điện từ 0V lên $2/3V_{CC}$ được tính như sau:

Điện áp nạp trên tụ tăng theo hàm số mũ:

$$V_C = V_{CC}(1 - e^{\frac{-t_x}{\tau}}) \qquad \text{(trong đó } \tau = R_T.C\text{)}$$

Thời gian tụ nạp điện áp từ 0V nên 2/3 V_{CC} là t_X được tính:

$$V_C = V_{CC}.(1 - e^{\frac{-t_x}{\tau}}) = \frac{2}{3}V_{CC}$$

Suy ra: $1 - e^{\frac{-t_x}{\tau}} = \frac{2}{3}$ hay $1 - \frac{2}{3} = e^{\frac{-t_x}{\tau}}$

$$\Rightarrow \qquad \frac{1}{3} = e^{\frac{-t_x}{\tau}} = \frac{1}{e^{\frac{t_x}{\tau}}}$$

$$\Rightarrow \qquad e^{\frac{t_x}{\tau}} = 3$$

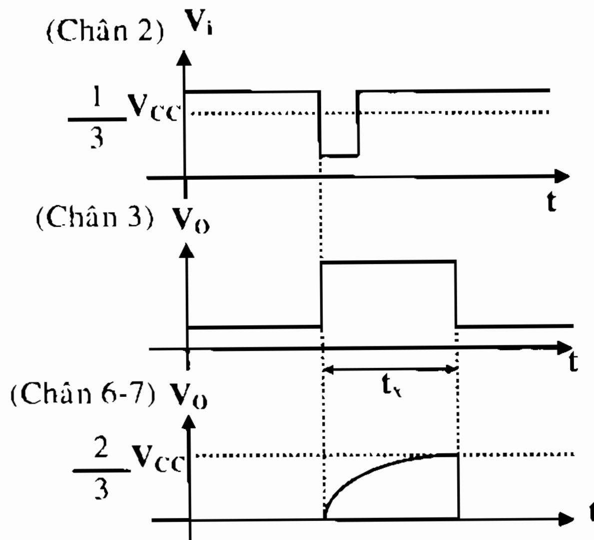
Cuối cùng ta có hàm số ngược của hàm số mũ là ln.

Như vậy: $t_x = \tau . \ln 3$ $(\ln 3 = 1,1)$

$$t_x = 1,1R_TC$$

2. Dạng sóng ra tại các chân

Hình 5.9 là dạng sóng tại các chân 2 (Trigger), chân 3 (Output) và chân 6-7 (Threshold - Discharge).



Hình 5.9: Dạng sóng ra

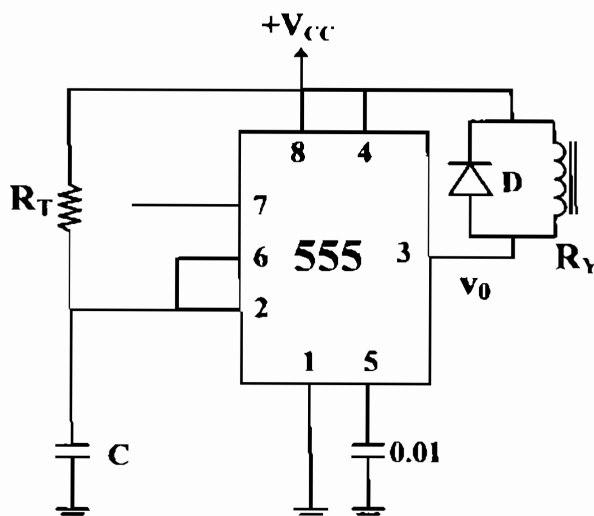
Bình thường chân 2 phải có điện áp lớn hơn $1/3V_{CC}$, khi có xung âm thì biên độ xung phải làm điện áp chân 2 nhỏ hơn $1/3V_{CC}$.

Khi vừa có xung âm ở chân 2 thì ngõ ra bắt đầu có xung dương và tụ C bắt đầu nạp điện. Thời gian xung dương ra t_x không tùy thuộc độ rộng xung âm ở ngõ vào mà chỉ phụ thuộc hằng số thời gian τ của mạch định thì. Nếu dùng biến trở VR thay cho R_T ta có thể thay đổi độ rộng xung ra, cách khác thay đổi tụ C bằng các điện dung có trị số khác nhau.

3. Mạch trì hoãn dùng kiểu đơn ổn

Mạch đơn ổn được ứng dụng rất rộng rãi trong lĩnh vực tự động điều khiển và đặc biệt là mạch trì hoãn. Trong thực tế người ta không cần tạo xung điều khiển cho vào chân số 2 (Trigger) mà mạch tự tạo xung khi có điện. Như vậy, khi mới mở điện ở ngõ ra cũng bắt đầu có xung ra.

Mạch điện hình 5.10 là sơ đồ mạch tự tạo xung khi mở điện. Trong sơ đồ chân số 2 (Trigger) được nối đến chân số 6 (Threshold = thềm) nên sẽ có chung điện áp giữa các mạch nạp R_TC để so với hai điện áp chuẩn trong IC là $1/3V_{CC}$ và $2/3V_{CC}$.



Hình 5.10: Mạch trì hoãn đơn ổn

Khi mở điện tụ C bắt đầu nạp từ 0V lên nên OP-AMP (2) có ngõ I_n^+ lớn hơn ngõ I_n^- nên ngõ ra V_{O2} ở mức cao, ngõ S cũng ở mức cao, mạch F/F có ngõ $\overline{Q}$ ở mức thấp và ngõ ra của IC có $V_O \cong V_{CC}$ có nghĩa là tức thời có xung ra. Lúc đó OP-AMP (1) có ngõ I_n^+ nhỏ hơn ngõ I_n^- nên ngõ ra V_{O1} ở mức thấp, ngõ R cũng ở mức thấp.

Khi tụ điện nạp điện áp đến mức $1/3V_{CC}$ thì OP-AMP (2) đổi trạng thái, ngõ S xuống mức thấp nhưng mạch F/F vẫn giữ nguyên trạng thái và xung vẫn đang còn ở ngõ ra.

Khi tụ điện nạp điện áp đến $2/3V_{CC}$ thì OP-AMP (1) đổi trạng thái, ngõ R lên mức cao làm mạch F/F cũng đổi trạng thái ngõ

$\overline{Q}$ tăng lên mức cao làm ngõ ra của IC giảm xuống mức thấp V_O = 0V và chấm dứt xung ở ngõ ra.

Thời gian có xung ra hay độ rộng xung chính là tụ C nạp từ 0V lên đến $2/3V_{CC}$ và cũng được tính theo công thức:

$$t_x = 1{,}1R_TC$$

Trong mạch này chân 7 (Discharge = xả điện) để trống, không nối vào mạch nạp R_TC nên tụ không xả điện và mạch sẽ giữ mãi trạng thái này. Muốn có xung ra tiếp thì phải tắt điện rồi mở lại.

Trị số điện trở R_T và tụ C được giới hạn trong khoảng:

$$R_T = 10k\Omega \div 14M\Omega$$

$$C = 100\ pF \div 1000\mu F$$

Với các trị số trên của R_T và tụ C, mạch có thể cho ra các xung có độ rộng ngắn nhất khoảng vài micro giây đến vài giờ.

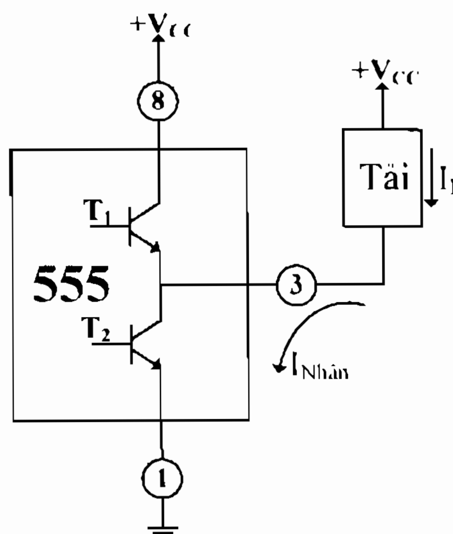
Như vậy, khi mở điện rơ-le RY không có điện do $V_O \cong V_{CC}$, sau khi chấm dứt xung tức là sau thời gian t_x thì rơ-le RY có điện vì $V_O \cong 0V$. Khi rơ-le có điện sẽ đóng hay mở các tiếp điểm để điều khiển mạch khác thường là mạch công suất.

Thật ra IC 555 và họ IC định thì của nó có ứng dụng rất đa dạng, trong chương này chỉ giới thiệu hai ứng dụng cơ bản nhất của nó là mạch đa hài phi ổn và đa hài đơn ổn.

§5.5- IC 555 GIAO TIẾP VỚI CÁC LOẠI TẢI

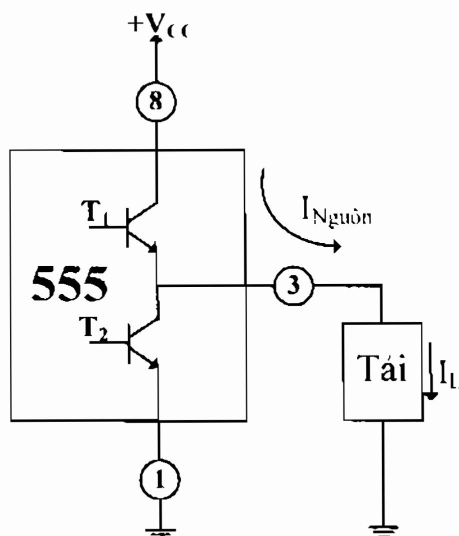
IC 555 có thể giao tiếp với nhiều loại tải khác nhau và tùy trường hợp mỗi loại tải đều có thể mắc theo hai cách:

- Tải được cấp điện khi ngõ ra có điện áp thấp. Lúc đó IC sẽ nhận dòng điện tải theo chiều từ nguồn qua tải rồi vào IC. Dòng điện tải trường hợp này gọi là I nhận.



Hình 5.11a: Điện áp ra mức thấp

- Tải được cấp điện khi ngõ ra có điện áp cao. Lúc đó IC sẽ cấp dòng điện cho tải theo chiều từ nguồn qua IC rồi qua tải. Dòng điện tải trường hợp này gọi là I nguồn.



Hình 5.11b: Điện áp ra mức cao

Khả năng cấp dòng điện và điện áp của IC 555 như sau:

1) Điện áp ra ở mức thấp

Với V_{CC} = 15V. Điện áp V_O chính là V_{CE2} khi T_2 bão hòa:

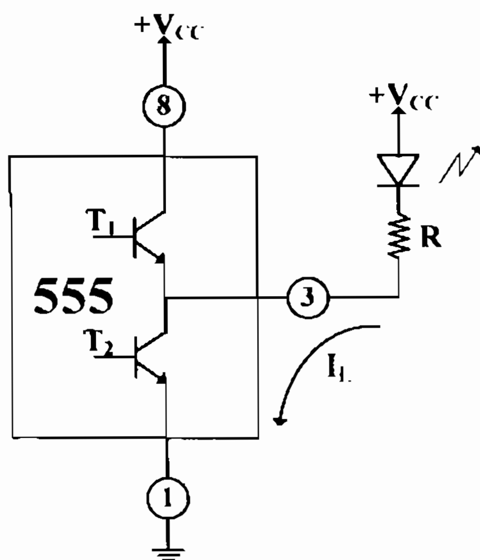
I_L = 10mA	=>	V_O = 0,1V
I_L = 50mA	=>	V_O = 0,4V
I_L = 100mA	=>	V_O = 2V
I_L = 200mA	=>	V_O = 2,5V

2) Điện áp ra ở mức cao

Với V_{CC} = 15V. Điện áp V_O chính là V_{CC} - V_{CE1} khi T_1 bão hòa:

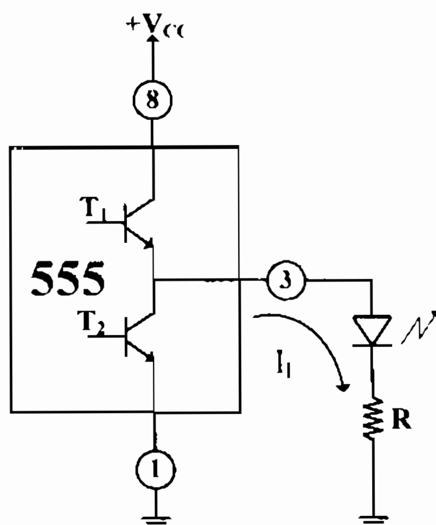
I_L = 100mA	=>	V_O = 13,3V	=>	V_{CE1} = 1,7V
I_L = 200mA	=>	V_O = 12,5V	=>	V_{CE1} = 2,5V

3) Tải là Led



Hình 5.12a: Điện áp ra mức thấp, $I_L = \dfrac{V_{CC} - (V_{Led} + V_{CE2})}{R}$

Nếu tải là Led thì phải dùng điện trở ghép nối tiếp với Led để giới hạn dòng qua Led. Tùy theo cách mắc tải mà dòng điện qua Led có công thức tính khác nhau.

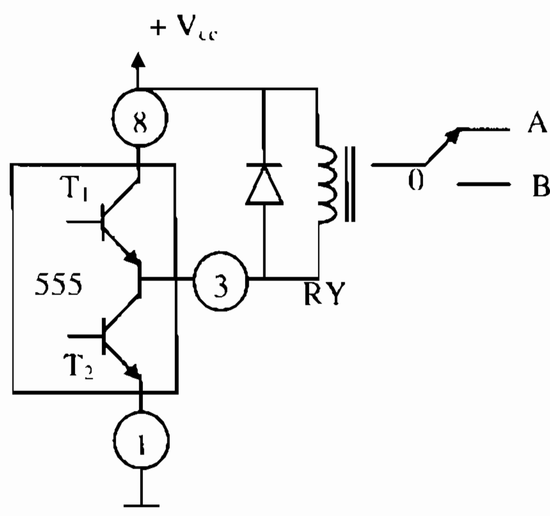


Hình 5.12b :Điện áp ra mức cao, $I_l = \dfrac{V_{CC} - (V_{Led} + V_{CE1})}{R}$

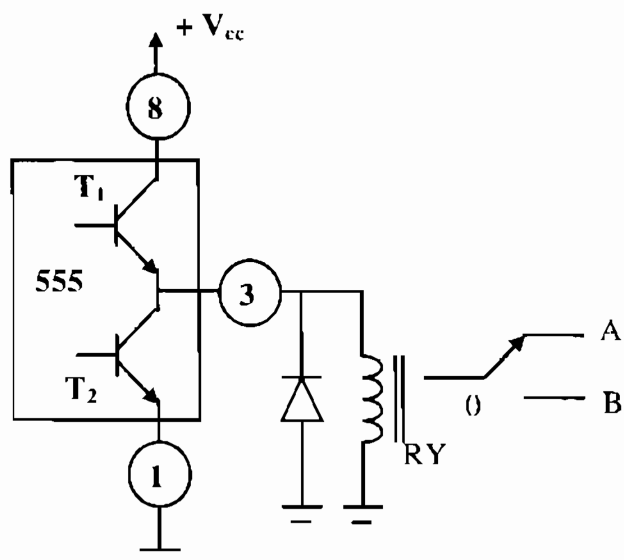
4) Tải là rơ-le

IC 555 có thể giao tiếp với các loại rơ-le điều khiển. Các loại rơ-le này có dòng thường nhỏ dưới 100mA và điện áp cũng thường ở mức thấp như 6V - 12V - 24V.

Trong mạch tải rơ-le có diod D ghép song song để nối tắt điện áp ngược do cuộn dây của rơ-le tạo ra khi bị mất điện đột ngột. Tiếp điểm OA hay OB của rơ-le dùng để điều khiển các mạch công suất lớn.



Hình 5.13a: Điện áp ra mức thấp



Hình 5.13b: Điện áp ra mức cao

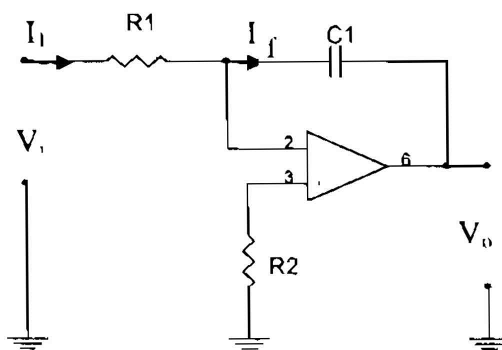
CHƯƠNG 6

MẠCH TÍCH PHÂN - VI PHÂN - MẠCH PID

§6.1- MẠCH TÍCH PHÂN

1) Mạch tích phân đảo (hình 6.1)

Mạch tích phân có tín hiệu vào ngõ đảo I_n^-, mạch hồi tiếp từ ngõ ra về ngõ I_n^- là tụ C. Điện trở R_1 là điện trở nạp xả của tụ, điện trở R_2 ổn định nhiệt cho OP-AMP. Thường chọn: $R_1 = R_2 = R$.



Hình 6.1: Mạch tích phân đảo

Do tính chất của OP-AMP nên dòng điện I_1 vào OP-AMP xem như bằng 0, điểm I_n^- xem như điểm mass. Ta có:

$$I_1 = I_F = \frac{V_I}{R}$$

Dòng I_F là dòng nạp vào tụ nên: $I_F = -C\dfrac{dV_O}{dt}$

Suy ra: $\dfrac{V_I}{R} = -C\dfrac{dV_O}{dt} \quad \Rightarrow \quad dV_O = -\dfrac{1}{RC}V_I dt$

Lấy tích phân ta có: $V_O = -\dfrac{1}{RC}\int V_I.dt$

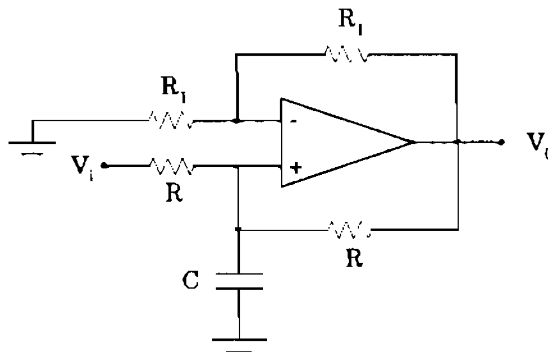
RC chính là hằng số thời gian nạp xả của tụ C. Dấu trừ trong công thức là do mạch đảo dấu.

Nếu v_i là điện áp xoay chiều thì:

$$v_o = -\frac{1}{RC}\int_0^T v_{i\,max}\sin\omega t\,dt = \frac{v_{i\,max}}{\omega RC}\cos\omega t$$

Như vậy, biên độ điện áp ra v_o tỉ lệ nghịch với tần số ω. Đặc tuyến biên độ theo tần số của mạch tích phân là: $A = \frac{v_o}{v_i} = f(\omega)$ có độ dốc -6dB/ Octave (xem chương 2 "Mạch lọc").

2) Mạch tích phân không đảo



Hình 6.2: Mạch tích phân không đảo

Xét ở ngõ vào không đảo (I_n^+):

$$\frac{v_i - v_i^+}{R} + \frac{v_o - v_i^+}{R} - C\frac{dv_i^+}{dt} = 0$$

Theo sơ đồ và do tính chất của OP-AMP ta có:

$$v_i^- = \frac{1}{2}v_o \qquad \text{và} \qquad v_i^- \cong v_i^+$$

nên: $$v_i - \frac{1}{2}v_o + v_o - \frac{1}{2}v_o = \frac{RC}{2} \times \frac{d\,v_o}{dt}$$

$$\Rightarrow \quad v_i = \frac{RC}{2} \times \frac{d\,v_o}{dt}$$

$$\Rightarrow \quad v_i\,dt = \frac{RC}{2}dv_o \quad \Rightarrow \quad v_o = \frac{2}{RC}\int v_i dt$$

3) Mạch tích phân tỉ lệ PI (Proportional Integrated)

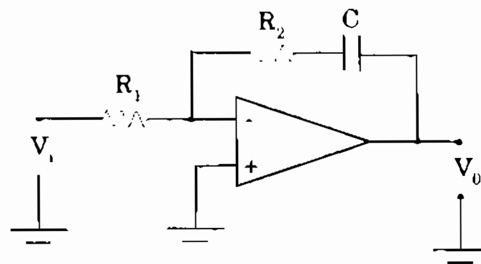
Trong lĩnh vực điều khiển người ta thường sử dụng mạch tích phân tỉ lệ (PI). Mạch PI có sơ đồ như hình 6.3, điện áp ra được tính theo công thức:

$$v_o = Av_iB\int v_i dt \qquad (1)$$

Do tính chất của OP-AMP nên $v_i^- \cong v_i^+ = 0V$.

Dòng điện vào từ nguồn tín hiệu v_i là i_i sẽ tạo ra điện áp trên điện trở R_2 và tụ C là:

$$v_2 = \frac{R_2}{R_1}v_i \qquad \text{và} \qquad v_c = \frac{1}{R_1C}\int v_i dt$$



Hình 6.3: Mạch tích phân tỉ lệ

Do $v_i^- = 0V$ nên: $$-v_O = \frac{R_2}{R_1}v_i + \frac{1}{R_1C}\int v_i\,dt \qquad (2)$$

Giả thiết: $v_i = v_{imax}.\cos\omega t$

Suy ra: $-v_O = \dfrac{R_2}{R_1} v_{imax} \cos\omega t + \dfrac{v_{imax}}{\omega R_1 C} \sin\omega t$ (3)

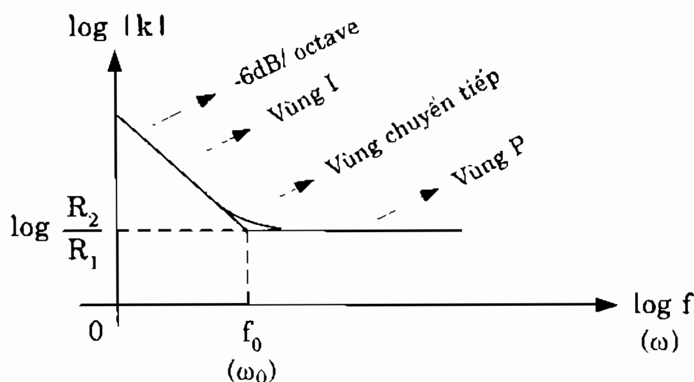
Xét ba biểu thức (1), (2) và (3) ta thấy đây là ba biểu thức cùng dạng với: $A = \dfrac{R_2}{R_1}$, $B = \dfrac{1}{R_1 C}$.

Từ biểu thức (3), có thể tính được hàm truyền của mạch PI là:

$$|K| = \frac{\overline{v_O}}{v_i} = \frac{1}{R_1}\sqrt{R_2^2 + \frac{1}{\omega^2 C^2}} = \frac{1}{R_1}\sqrt{\frac{\omega^2 R_2^2 C^2 + 1}{\omega^2 C^2}}$$

Xét tần số đặc biệt: $\omega_O = \dfrac{1}{R_2 C} \Rightarrow R_2 = \dfrac{1}{\omega_O C}$

Khi có $\omega << \omega_O$ $(f << f_O)$ thì $|K| \cong \dfrac{1}{R_1} \times \dfrac{1}{\omega C}$, đặc tuyến biên độ tần số của mạch có độ dốc -6dB/octave. Khoảng tần số này mạch có tác dụng như mạch tích phân (ký hiệu là vùng I do chữ Integrated = tích phân).



Hình 6.4: Giản đồ Bode của mạch PI

Khi có $\omega >> \omega_0$ ($f >> f_0$) thì $|K| \cong \frac{R_2}{R_1}$ (hằng số), đặc tuyến biên độ tần số của mạch có tính chất như mạch khuếch đại (ký hiệu là vùng P do chữ Proportional = tỉ lệ).

Khoảng tần số ở giữa là vùng chuyển tiếp.

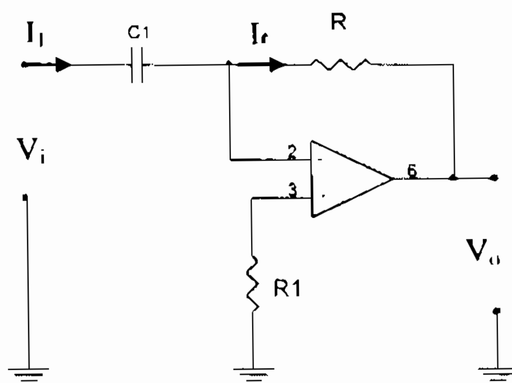
Giản đồ Bode trên hình 6.4 cho thấy hai vùng I và P.

§6.2- MẠCH VI PHÂN

1) Mạch vi phân cơ bản (hình 6.5a)

Mạch vi phân có tín hiệu vào ngõ đảo I_n^- qua tụ C, mạch hồi tiếp từ ngõ ra về ngõ I_n^- là điện trở R (cách lắp RC ngược lại với mạch tích phân). Điện trở R_1 nối ngõ I_n^+ xuống mass để ổn định nhiệt cho OP-AMP.

Do tính chất của OP-AMP, dòng điện vào $I_1 = 0$ nên $I_1 = I_F$.



Hình 6.5a: Mạch vi phân

Dòng điện I_1 là dòng nạp qua tụ C được tính theo công thức:

$$I_1 = C\frac{dV_I}{dt}$$

Do ngõ I_n^- xem như điểm mass nên dòng điện hồi tiếp là:

$$I_I = -\frac{V_O}{R}$$

Suy ra: $$C\frac{dV_I}{dt} = -\frac{V_O}{R}$$

$$\Rightarrow \quad V_O = -RC\frac{dV_I}{dt}$$

RC chính là hằng số thời gian nạp xả của tụ C qua R. Dấu trừ trong công thức là do mạch đảo dấu.

Giả sử ngõ vào có: $v_I = V_{Imax}.\sin\omega t$

Ngõ ra có: $v_O = -RC\omega V_{Imax}.\cos\omega t = -V_{Omax}.\cos\omega t$

với: $v_{Omax} = RC\omega v_{Imax}$

Do đó, độ khuếch đại của mạch vi phân là:

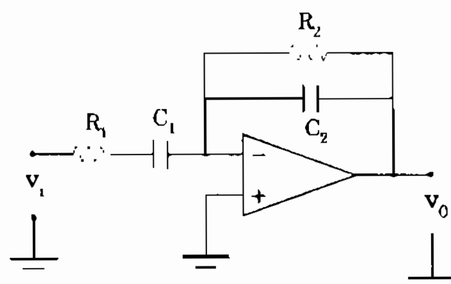
$$|K| = RC\omega$$

Độ khuếch đại K tăng theo ω nên đặc tuyến biên độ/tần số của mạch có độ dốc 6dB/Octave. Vì độ khuếch đại của mạch tỉ lệ với tần số nên nhiễu tần số cao ở ngõ ra của mạch này rất lớn.

Do ngõ vào có tụ C_1 nên tổng trở vào $Z_I = \frac{1}{j\omega C}$ sẽ giảm xuống khi tần số tăng. Điều này làm biên độ tín hiệu vào bị giảm.

Do các nhược điểm trên, mạch vi phân được cải tiến theo sơ đồ 7.5b.

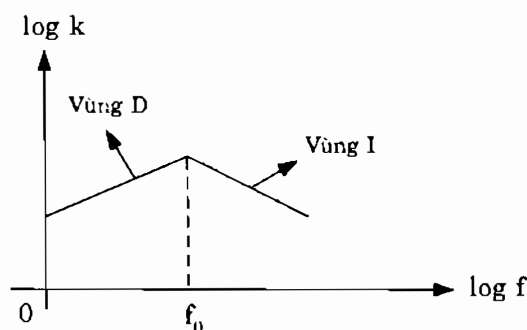
Để giảm nhiễu tần số cao, điện trở R_1 được mắc nối tiếp thêm ở ngõ vào. Như vậy, mạch chỉ có tác dụng vi phân khi làm việc ở tần số thấp với $\omega << \omega_0 = \frac{1}{R_1 C_1}$. Tụ C_2 ghép song song điện trở hồi tiếp R_2 được chọn sao cho ở tần số ω, C_2 xem như hở mạch.



Hình 6.5b: Mạch vi phân cải tiến

Tụ C_2 song song mạch hồi tiếp nên ở tần số cao có dung kháng rất nhỏ nên sẽ tăng tác dụng hồi tiếp âm đối với tần số cao để giảm nhiễu.

Nếu chọn trị số linh kiện sao cho: $R_1C_1 = R_2C_2$ thì khi làm việc ở tần số cao $\omega > \omega_0$, hệ số khuếch đại giảm theo tần số, đặc tuyến tần số trong khoảng tần số này có độ dốc -6 dB/octave.



Hình 6.6: Giản đồ Bode của mạch vi phân cải tiến

Giản đồ Bode của mạch vi phân cải tiến có dạng như hình 6.6, trong đó, khoảng tần số $\omega < \omega_0$ ($f < f_0$) có độ dốc +6 dB/octave gọi là vùng D (do chữ Differential = vi phân) là vùng vi phân, khoảng tần số $\omega > \omega_0$ ($f > f_0$) có độ dốc – 6dB/octave gọi là vùng I (do chữ Integrated = tích phân).

Điện áp ra v_0 được tính bởi biểu thức: $v_o = -R_2C_1\dfrac{dv_i}{dt}$

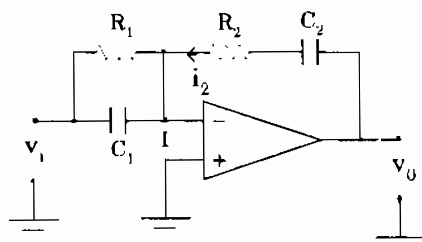
§6.3- MẠCH VI TÍCH PHÂN TỈ LỆ PID

Mạch vi tích phân tỉ lệ PID (Proportional Integrated Differential) được dùng rộng rải trong lĩnh vực điều khiển để mở rộng phạm vi tần số điều khiển, tăng tính ổn định của hệ thống điều khiển trong một dải tần rộng.

1) Mạch PID cơ bản

Xét điểm I ở ngõ vào đảo, ta có phương trình dòng điện nút:

$$\frac{v_i}{R_1} + C_1\frac{dv_i}{dt} + i_2 = 0 \qquad (1)$$



Hình 6.7: Mạch PID cơ bản

Xét ở ngõ ra, ta có phương trình điện áp là:

$$v_0 = R_2\,i_2 + \frac{1}{C_2}\int i_2\,dt \qquad (2)$$

Từ phương trình (1) suy ra:

$$i_2 = -\left(\frac{v_i}{R_1} + C_1\frac{dv_i}{dt}\right) \qquad (3)$$

Thay (3) vào phương trình (2) ta có:

$$v_O = -\left(\frac{v_I}{R_1} + C_1\frac{dv_I}{dt}\right)R_2 - \frac{1}{C_2}\int\left(\frac{v_I}{R_1} + C_1\frac{dv_I}{dt}\right)dt$$

hay
$$-v_O = \left(\frac{v_I}{R_1} + C_1\frac{dv_I}{dt}\right)R_2 + \frac{1}{R_1C_2}\int v_I\,dt + \frac{C_1}{C_2}v_I$$

$$-v_O = \left(\frac{R_2}{R_1} + \frac{C_1}{C_2}\right)v_I + \frac{1}{R_1C_2}\int v_I\,dt + R_2C_1\frac{dv_I}{dt} \qquad (4)$$

Xét ở hai tần số đặc biệt:

$$\omega_1 = \frac{1}{R_1C_1} \quad \text{và} \quad \omega_2 = \frac{1}{R_2C_2}$$

với điều kiện: $\omega_1 > \omega_2$

Khi có tần số thấp $\omega \ll \omega_2 = \dfrac{1}{R_2C_2}$ thì thành phần tích phân $\left(\dfrac{1}{R_1C_2}\displaystyle\int v_I\,dt\right)$ có tác dụng lớn hơn (mạch tích phân là loại lọc hạ thông), nên đặc tuyến biên độ tần số có độ dốc giảm (gọi là vùng I).

Khi có tần số cao $\omega \gg \omega_1 = \dfrac{1}{R_1C_1}$ thì thành phần vi phân $\left(R_2C_1\dfrac{dv_I}{dt}\right)$ có tác dụng lớn hơn (mạch vi phân là loại lọc thượng thông), nên đặc tuyến biên độ tần số có độ dốc tăng (gọi là vùng D).

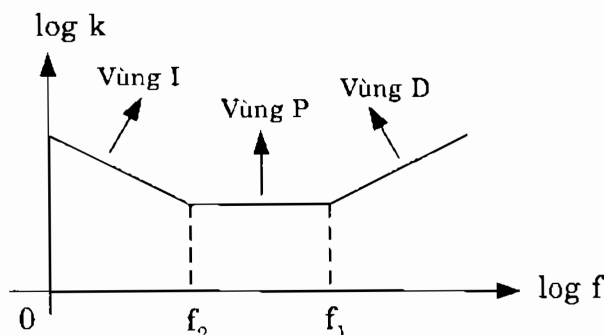
Trong khoảng tần số sao cho $\omega_2 < \omega < \omega_1$ thì thành phần tỉ lệ với điện áp ra có tác dụng lớn hơn (gọi là vùng P do chữ Proportional).

Mạch PID có nhược điểm:

- khoảng tần số cao, mạch vi phân gây nhiễu biên độ lớn

- khoảng tần số thấp, mạch tích phân có độ khuếch đại lớn có thể gây dao động tự kích.

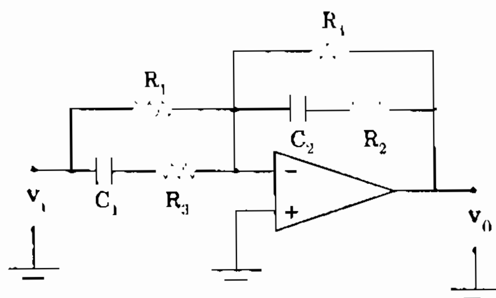
Để tránh nhược điểm trên, người ta giới hạn độ khuếch đại khoảng tần số cao và khoảng tần số thấp trong một mức nhất định.



Hình 6.8: Đáp ứng biên độ - tần số của mạch PID

Giản đồ Bode hình 6.8 cho thấy đáp ứng biên độ tần số của mạch PID cơ bản.

2. Mạch PID cải tiến



Hình 6.9: Mạch PID cải tiến

Sơ đồ hình 6.9 là mạch PID cải tiến được lắp thêm R_3 và R_4.

Điện trở R_3 ghép nối tiếp với tụ C_1 có tác dụng làm giảm độ khuếch đại ở khoảng tần số cao của mạch vi phân.

Điện trở R_4 ghép song song mạch hồi tiếp R_2-C_2 có tác dụng làm giảm độ khuếch đại ở khoảng tần số thấp của mạch tích phân.

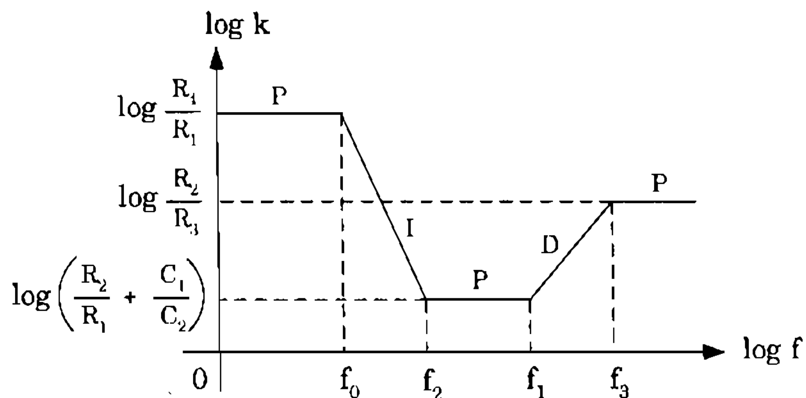
Thường chọn: $R_3 << R_1$ và $R_4 >> R_2$

Điện áp ra vẫn được tính theo phương trình (4) nhưng chỉ có tác dụng trong dải tần số hẹp hơn là:

$$f_0 < f < f_3$$

trong đó: $f_0 = \dfrac{1}{2\pi R_4 C_2}$ và $f_3 = \dfrac{1}{2\pi R_3 C_1}$

Đáp ứng biên độ/tần số của mạch PID được minh họa trong giản đồ Bode hình 6.10.



Hình 6.10: Đáp ứng tần số mạch PID cải tiến

CHƯƠNG 7

MẠCH SỐ CƠ BẢN

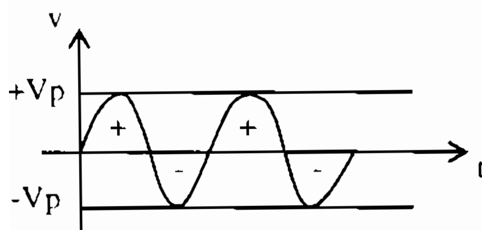
§7.1- ĐẠI CƯƠNG

1) Mạch tương tự và mạch số

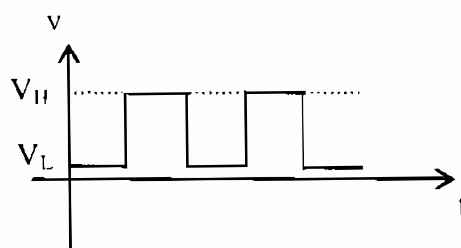
Các tín hiệu điện có biên độ thay đổi theo thời gian được chia ra hai loại cơ bản là tín hiệu liên tục và tín hiệu gián đoạn. Tín hiệu liên tục còn được gọi là tín hiệu tuyến tính hay tương tự, tín hiệu gián đoạn còn gọi là tín hiệu xung hay số.

Tín hiệu hình sin còn được xem là tín hiệu tiêu biểu cho loại tín hiệu tương tự. Với tín hiệu hình sin, có đường biểu diễn như hình 7.1, ta có thể tính được biên độ của nó ở từng thời điểm.

Ngược lại, tín hiệu hình vuông được xem như là tín hiệu tiêu biểu cho loại tín hiệu xung hay số. Với tín hiệu hình vuông, có đường biểu diễn như hình 7.2, biên độ chỉ có hai giá trị là mức cao và mức thấp, thời gian để chuyển từ mức biên độ thấp lên cao hay biên độ cao xuống thấp rất ngắn được xem như tức thời.



Hình 7.1: Tín hiệu hình sin



Hình 7.2: Tín hiệu xung hay số

Mạch tương tự để xử lý các tín hiệu tương tự. Các mạch tương tự thông dụng là: mạch khuếch đại, dao động, đổi tần ...

Mạch số dùng để xử lý các tín hiệu xung hay số. Các mạch số thông dụng như mạch logic cơ bản, mạch Flip - Flop, mạch ghi chuyển, mạch đếm ... ứng dụng trong các lĩnh vực đo lường, điều khiển, tính toán, thông tin ...

2) Đại số logic - Đại số Boole

Đại số logic là một tập hợp chỉ gồm các đối tượng có hai trạng thái: có hay không có, đúng hay sai, đóng hay mở...

Các đối tượng này được biểu diễn bằng biến logic.

Khi trạng thái của đối tượng là có, ta gán cho nó giá trị qui ước là '1' và ký hiệu là A. Khi trạng thái đối tượng là không có, ta gán cho nó giá trị qui ước là '0' và ký hiệu là $\overline{A}$.

Phương pháp lý luận này áp dụng có kết quả cho việc nghiên cứu tự động học. Ở đó, các thiết bị và mạch chỉ có hai trạng thái.

Thí dụ:

- Công tắc mở hay công tắc đóng
- Đèn tắt hay đèn sáng
- Động cơ ngừng hay động cơ chạy

a) Xét trong mạch điện:

Trong mạch điện, người ta phân biệt ra hai loại thiết bị: thiết bị điều khiển và thiết bị sử dụng.



Hình 7.3

Trong 2 sơ đồ trên, nút ấn và công tắc là thiết bị điều khiển, bóng đèn và động cơ là thiết bị sử dụng.

Thiết bị điều khiển có hai trạng thái:

- Đóng = trạng thái '1' - Hở = trạng thái '0'

Thiết bị sử dụng có hai trạng thái:

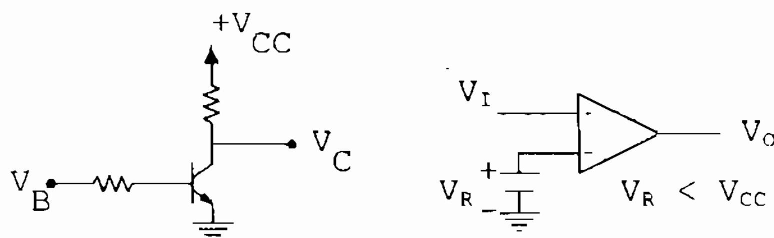
- Có điện = trạng thái '1' (đèn sáng, động cơ chạy)

- Không có điện = trạng thái '0' (đèn tắt, động cơ ngừng)

Trạng thái của thiết bị điều khiển là biến logic, trạng thái của thiết bị sử dụng là hàm logic. Trạng thái của hàm logic sẽ tùy thuộc vào trạng thái của biến logic.

b) Xét trong mạch điện tử:

Trong mạch điện tử người ta xét điện áp vào và điện áp ra.



Hình 7.4

Đối với transistor, điện áp vào là V_B, điện áp ra là V_C:

- Ngõ vào $V_B = 0V$ => trạng thái '0'

- Ngõ vào $V_B = 0,8V$ => trạng thái '1'

- Ngõ ra $V_C = V_{CC}$ => trạng thái '1'

- Ngõ ra $V_C = 0,2V$ => trạng thái '0'

Đối với OP-AMP, điện áp ngõ vào V_I, điện áp ngõ ra V_O:

- Ngõ vào $V_I = 0V$ => trạng thái '0'

- Ngõ vào $V_I = V_{CC}$ => trạng thái '1'

- Ngõ ra $V_O = 0V$ => trạng thái '0'

- Ngõ ra $V_O = V_{CC}$ => trạng thái '1'

Điện áp ngõ vào là biến logic, điện áp ngõ ra là hàm logic. Trạng thái của hàm logic sẽ tùy thuộc trạng thái của biến logic.

Hai trạng thái 0 và 1 được xem tương ứng với hai giá trị 0 và 1 trong hệ thống số nhị phân. Trong mạch điện tử hai mức điện áp thấp V_L và điện áp cao V_H tượng trưng cho hai giá trị 0 và 1. Như vậy mạch điện tử có thể xử lý trực tiếp các số nhị phân thông qua hai mức điện áp thấp và cao.

3) Hệ thống logic dương và âm

Nếu qui ước mức điện áp thấp V_L là mức logic 0, mức điện áp cao V_H là logic 1 thì gọi là hệ thống logic dương. Nếu qui ước ngược lại mức điện áp thấp V_L là logic 1, mức điện áp cao V_H là logic 0 thì gọi là hệ thống logic âm. Hệ thống logic âm ít được dùng.

Đối với các mạch logic được giới thiệu trong chương này người ta qui ước mức điện áp thấp $V_L \cong 0V \div 0,8V$ là logic 0, mức điện áp cao $V_H \cong 3,5V \div 5V$ là logic 1.

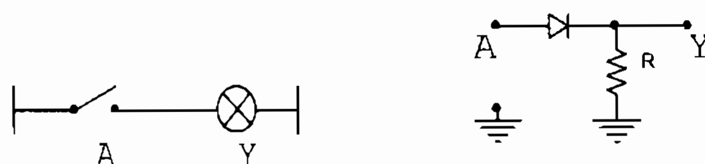
Khoảng chênh lệch lớn giữa logic 0 và logic 1 nói lên khả năng chống nhiễu của mạch logic.

§7.2- CÁC HÀM LOGIC CƠ BẢN

1) Hàm đúng: (Hàm bằng nhau) YES

a) Phương trình: Y = A

b) Sơ đồ mạch điện và mạch điện tử:



Hình 7.5

Trong mạch điện: nếu công tắc A hở ('0') thì đèn Y tắt ('0')

Nếu công tắc A đóng ('1') thì đèn Y sáng ('1')

Như vậy: Y = A (trạng thái của Y luôn giống trạng thái A)

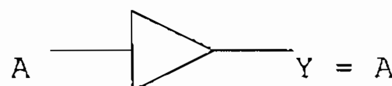
Trong mạch điện tử:

Nếu V_A = 0V ('0') thì điện áp V_Y = 0V ('0')

Nếu V_A = 5V ('1') thì điện áp V_Y = 5V ('1')

Như vậy: Y = A (trạng thái Y luôn giống trạng thái A)

c) Ký hiệu hàm YES và bảng sự thật:



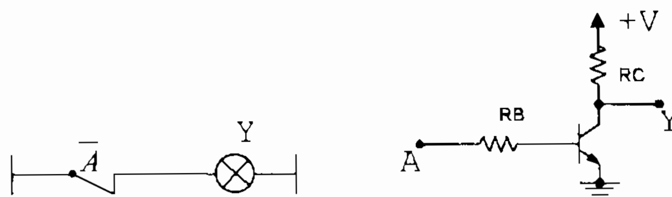
Hình 7.6

A	Y
0	0
1	1

2) Hàm đảo: NOT (còn gọi là Bù hay Phủ – do Phủ định)

a) Phương trình: $Y = \overline{A}$ (đọc là Y bằng A đảo hay A phủ)

b) Sơ đồ mạch điện và mạch điện tử:



Hình 7.7

Trong mạch điện hàm đảo dùng tiếp điểm thường đóng nên ký hiệu là $\overline{A}$. Nếu A = 0 (tức là $\overline{A}$ = 1), đèn sáng Y = 1; nếu đóng công tắc sang A thì A = 1 (lúc đó $\overline{A}$ = 0 vì bị hở), đèn tắt Y = 0.

Như vậy: $Y = \overline{A}$ (Y luôn ngược trạng thái với A).

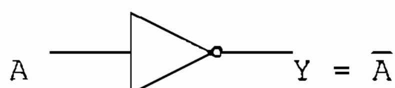
Trong mạch điện tử:

- Nếu V_A = 0V ('0'), transistor ngưng dẫn, $V_C = V_{CC}$ => $V_Y = V_{CC}$ ('1').

- Nếu V_A = 5V ('1') (với R_B thích hợp) thì transistor dẫn mạnh, $V_C \cong 0V$ => $V_Y \cong 0V$ ('0').

Như vậy: $Y = \overline{A}$ (Y luôn ngược trạng thái với A).

c) Ký hiệu hàm NOT và bảng sự thật:



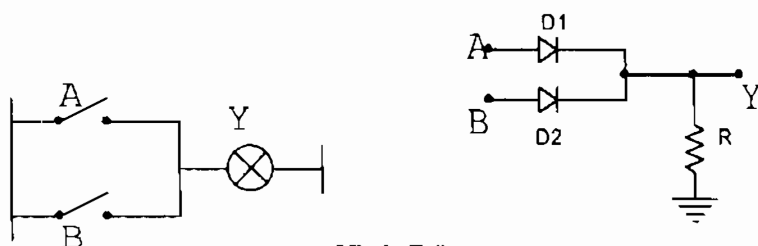
Hình 7.8

A	Y
0	1
1	0

3) Hàm Hoặc: OR

a) Phương trình: $Y = A + B$ (gọi là tổng logic)

b) Sơ đồ mạch điện và mạch điện tử:



Hình 7.9

Trong mạch điện, hai tiếp điểm A và B ghép song song nhau cùng điều khiển đèn Y.

- Nếu A = 0 (hở), B = 0 (hở) thì Y = 0 (đèn tắt)
- Nếu A = 0, B = 1 (đóng) thì Y = 1 (đèn sáng)
- Nếu A = 1, B = 0 thì Y = 1 (đèn sáng)
- Nếu A = 1, B = 1 thì Y = 1 (đèn sáng)

Trong mạch điện tử, hai diod $D_1 - D_2$ có chung catod

- Nếu A = 0V, B = 0V thì Y = 0V

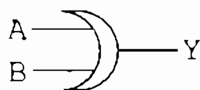
- Nếu A = 0V, B = 5V => D_2 dẫn => Y = 5V

- Nếu A = 5V, B = 0V => D_1 dẫn => Y = 5V

- Nếu A = 5V, B = 5V => D_1 và D_2 dẫn => Y = 5V

Như vậy, Y chỉ bằng 0 khi cả hai ngõ vào A và B đều bằng 0.

c) Ký hiệu hàm OR và bảng sự thật:



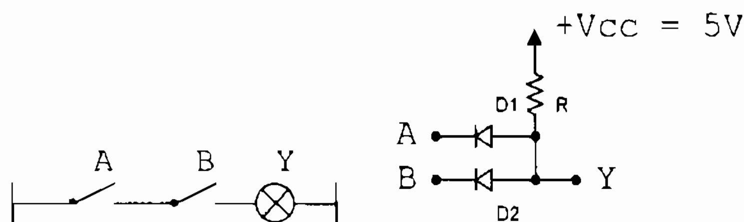
Hình 7.10

A	B	Y = A + B
0	0	0
0	1	1
1	0	1
1	1	1

4) Hàm Và: AND

a) Phương trình: Y = A.B (gọi là tích logic)

b) Sơ đồ mạch điện và mạch điện tử:



Hình 7.11

Trong mạch điện, hai tiếp điểm A và B ghép nối tiếp nhau cùng điều khiển đèn Y:

- Nếu A = 0, B = 0 => Y = 0 (đèn tắt)

- Nếu A = 0, B = 1 => Y = 0 (đèn tắt)

- Nếu A = 1, B = 0 => Y = 0 (đèn tắt)

- Nếu A = 1, B = 1 => Y = 1 (đèn sáng)

Trong mạch điện tử, hai diod D_1 – D_2 có chung anod:

- Nếu A = 0V, B = 0V thì hai diod đều dẫn điện nên Y = 0,2V ÷ 0,6V (mức 0).

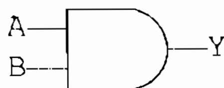
- Nếu A = 0V, B = 5V thì diod D_2 dẫn nên vẫn có Y = 0,2V ÷ 0,6V (mức 0).

- Nếu A = 5V, B = 0V thì diod D_2 dẫn nên vẫn có Y = 0,2V ÷ 0,6V (mức 0).

- Nếu A = 5V, B = 5V thì cả hai diod D_1 và D_2 đều ngưng dẫn nên Y = 5V (mức 1).

Như vậy, ngõ ra Y chỉ bằng 1 khi cả hai ngõ vào A và B đều bằng 1.

c) Ký hiệu hàm AND và bảng sự thật:



Hình 7.12

A	B	Y = A . B
0	0	0
0	1	0
1	0	0
1	1	1

Nhận xét:

* Hàm OR có trường hợp thứ 4: 1 + 1 = 1. Nếu đơn giản 1 ở 2 vế thì ta có 1 = 0 là điều vô lý. Như vậy "*Không có phép trừ trong đại số logic*"

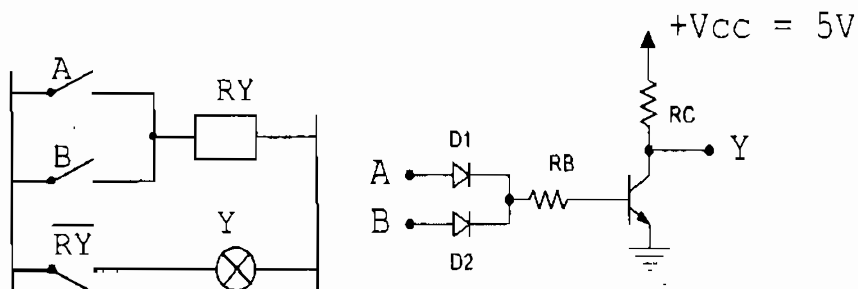
* Hàm AND có trường hợp 2 ngõ vào cùng trạng thái (2 tiếp điểm là tiếp điểm đôi) nên A . A = A. Nếu đơn giản A ở 2 vế thì ta có: A = 1 là điều vô lý. Như vậy "*Không có phép chia trong đại số logic*".

5) Hàm Hoặc - Đảo: (NOR = NOT – OR)

a) Phương trình: $Y = \overline{A + B}$ (đảo của tổng logic)

b) Sơ đồ mạch điện và mạch điện tử:

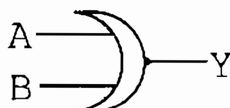
Trong mạch điện, hai tiếp điểm A và B ghép song song nhau điều khiển rơ-le RY (là mạch Hoặc – OR). Rơ-le RY dùng tiếp điểm thường đóng $\overline{RY}$ điều khiển đèn Y (là mạch Đảo – NOT). Chỉ khi A và B đều hở (mức 0) thì đèn Y sáng (mức 1), nếu A hoặc B hay cả hai đóng thì đèn Y tắt (mức 0).



Hình 7.13

Trong mạch điện tử, hai diod $D_1 - D_2$ thực hiện chức năng mạch OR, transistor thực hiện chức năng mạch NOT. Chỉ khi A và B đều bằng 0V, transistor ngưng dẫn và Y có điện áp cao 5V (mức 1), nếu A hay B hoặc cả hai có điện áp cao 5V thì transistor dẫn bão hòa và Y = 0V (mức 0).

c) Ký hiệu hàm NOR và bảng sự thật:



Hình 7.14

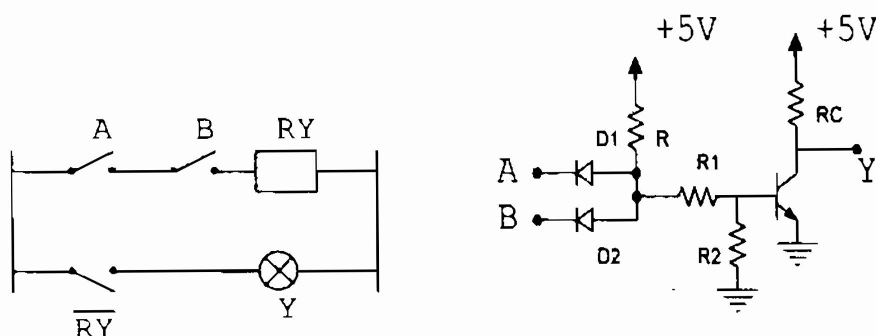
A	B	$Y = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

6) Hàm Và - Đảo: (NAND = NOT – AND)

a) Phương trình: $Y = \overline{A.B}$ (đảo của tích logic)

b) Sơ đồ mạch điện và mạch điện tử:

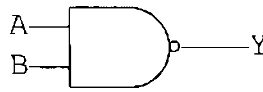
Trong mạch điện, hai tiếp điểm A và B ghép nối tiếp nhau điều khiển rơ-le RY (là mạch Và – AND). Rơle RY dùng tiếp điểm thường đóng $\overline{RY}$ điều khiển đèn Y (là mạch Đảo – NOT), chỉ khi A và B đều đóng (mức 1) thì đèn Y tắt (mức 0), nếu có A hay B hoặc cả 2 hở thì đèn Y đều sáng (mức 1).



Hình 7.15

Trong mạch điện tử, hai diod D_1 – D_2 thực hiện chức năng của mạch AND, transistor thực hiện chức năng mạch NOT. Chỉ khi A và B đều có điện áp 5V (mức 1) thì cả 2 diod không dẫn, điện áp +5V qua R và cầu phân áp R_1 – R_2 phân cực cho transistor dẫn bão hòa và Y = 0V (mức 0). Nếu A = 0V (hay B = 0V hoặc cả hai = 0V) thì diod D_1 dẫn (hay D_2 dẫn hoặc cả 2 diod cùng dẫn) làm điện áp sau 2 diod = 0,2V ÷ 0,6V (mức 0), lúc đó transistor không dẫn, Y = 5V (mức 1).

c) Ký hiệu hàm NAND và bảng sự thật:



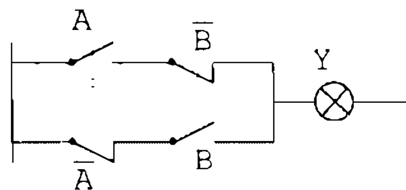
Hình 7.16

A	B	$Y = \overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

7) Hàm Hoặc Loại Trừ: XOR hay EXOR (Exclusive OR)

a) Phương trình: $Y = A \oplus B$ (ký hiệu của hàm)

b) Sơ đồ mạch điện:



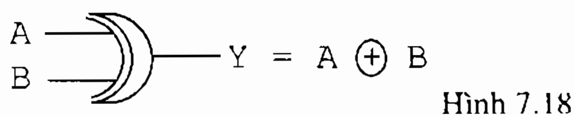
Hình 7.17

Mạch điện thực hiện hàm EX – OR gồm 2 công-tắc đôi, mỗi công-tắc có 2 tiếp điểm (1 thường đóng và 1 thường hở). Trong sơ đồ, A = 0 và B = 0 (hở) nên đèn Y = 0 (tắt). Khi tác động lên công-tắc A làm A = 1, $\overline{A}$ = 0 thì đèn Y = 1 (sáng) hay khi tác động lên công-tắc B làm B = 1, $\overline{B}$ = 0 thì đèn Y = 1 (sáng). Nếu đồng thời tác động lên

cả hai công-tắc A và B thì đèn Y vẫn = 0 (tắt). Đây chính là mạch điều khiển đèn cầu thang.

Như vậy, hàm EX-OR chính là hàm OR bỏ trường hợp thứ 4 trong bảng sự thật.

c) Ký hiệu hàm EX-OR và bảng sự thật:

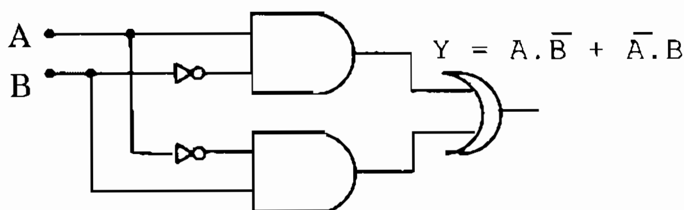


Hình 7.18

A	B	$Y = \overline{A \oplus B}$
0	0	0
0	1	1
1	0	1
1	1	0

Theo bảng sự thật, có thể định nghĩa hàm EX-OR như sau: hàm số Y = 1 khi A = 1 và B = 0 hoặc khi A = 0 và B = 1.

Như vậy, hàm EX-OR có thể biểu diễn bằng phương trình:



Hình 7.19

Sơ đồ logic hình 6.19 thực hiện chức năng của hàm EXOR.

d) Hàm HOẶC LOẠI TRỪ ĐẢO (EXNOR)

Phương trình: Y = $\overline{A \oplus B}$

Đây chính là hàm EXOR qua thêm cổng Đảo.

Ta có: $Y = \overline{\left(A.\overline{B}\right) + \left(\overline{A}.B\right)}$ (EXNOR)

Dùng định lý De-Morgan để chuyển đổi ta sẽ có phương trình hàm EX-NOR như sau:

$$Y = \overline{\left(A.\overline{B}\right) + \left(\overline{A}.B\right)} = \overline{(A.\overline{B})}.\overline{(\overline{A}.B)}$$

$$Y = \left(\overline{A} + B\right)\left(A + \overline{B}\right)$$

Lưu ý sự khác nhau giữa các phép tích logic và tổng logic trong hai phương trình hàm EXOR và EXNOR.

Định lý De-Morgan sẽ được giới thiệu trong phần sau. Khi đến mục này, độc giả có thể kiểm chứng lại chứng minh trên.

§7.3- CÁC TÍNH CHẤT CƠ BẢN CỦA CÁC HÀM LOGIC

Tính chất	Hàm Tích	Hàm Tổng
Tương đồng	A . A = A	A + A = A
Trung lập	A . 1 = A	A + 0 = A
Bù (Đảo)	$A . \overline{A} = 0$	$A + \overline{A} = 1$

Giao hoán	A . B = B. A	A + B = B + A
Kết hợp	(A.B).C = A.(B.C)	(A+B) + C = A + (B+C)
Phân bố	A+(B.C)= (A+B).(A+C)	A.(B+C) = (A.B)+(A.C)

§7.4- ĐỊNH LÝ DE-MORGAN

Hai định lý De-Morgan là 2 định lý rất quan trọng trong đại số logic, với hai định lý này ta có thể biến đổi các phương trình logic dùng nhiều cổng khác nhau thành phương trình logic chỉ có một loại cổng duy nhất là cổng NAND hay cổng NOR. Nhờ đó, cổng NAND và cổng NOR được gọi là cổng đa năng.

1) Định lý 1: $\overline{A+B} = \overline{A}.\overline{B}$

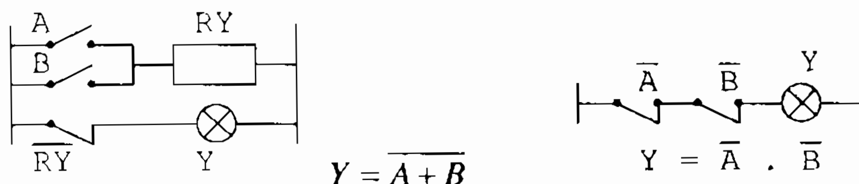
Phần bù của tổng logic bằng tích logic các phần bù của mỗi số hạng trong tổng logic đó.

Để chứng minh định lý này, ta có thể dùng bảng sự thật hay sơ đồ điện thực hiện 2 vế của phương trình.

a) Bảng sự thật:

A	B	A+B	$\overline{A+B}$	$\overline{A}$	$\overline{B}$	$\overline{A}.\overline{B}$
0	0	0	1	1	1	1
0	1	1	0	1	0	0
1	0	1	0	0	1	0
1	1	1	0	0	0	0

b) Sơ đồ mạch điện: Hình 7.20



Trong hai sơ đồ trên, đèn Y chỉ sáng (=1) khi A = 0 và B = 0. Nếu có tác động lên A hay lên B hay lên cả hai thì đèn Y tắt (= 0).

2) Định lý 2: $\overline{A.B} = \overline{A} + \overline{B}$

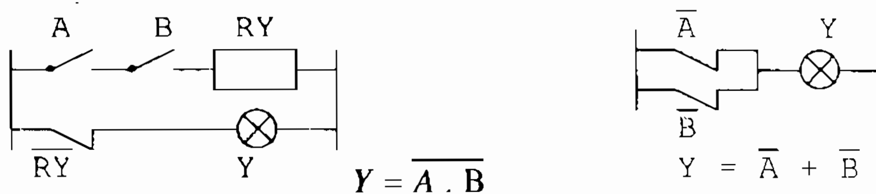
Phần bù của một tích logic bằng tổng logic các phần bù của mỗi số hạng trong tích logic đó.

Ta cũng có thể chứng minh định lý này bằng bảng sự thật hay sơ đồ điện thực hiện 2 vế của phương trình.

a) Bảng sự thật:

A	B	A.B	$\overline{A.B}$	$\overline{A}$	$\overline{B}$	$\overline{A} + \overline{B}$
0	0	0	1	1	1	1
0	1	0	1	1	0	1
1	0	0	1	0	1	1
1	1	1	0	0	0	0

b) Sơ đồ mạch điện:



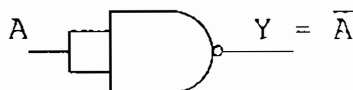
Hình 7.21

Trong cả hai sơ đồ trên, đèn Y chỉ tắt (= 0) khi tác động lên cả 2 công-tắc A và B.

§7.5- CỔNG ĐA NĂNG NAND – NOR

Trong các loại cổng căn bản, cổng NAND và NOR có thể thực hiện tất cả chức năng của các loại cổng khác nên được gọi la cổng đa năng.

1) Dùng cổng NAND làm NOT



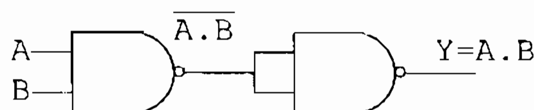
Hình 7.22

A	B	$\overline{A . B}$
0	0	1
0	1	1
1	0	1
1	1	0

Nếu nối chung 2 ngõ vào của cổng NAND ta sẽ có cổng NOT, vì lúc đó hai ngõ vào A và B luôn cùng trạng thái (cùng = 0 hay cùng = 1) như trường hợp 1 và 4 trong bảng sự thật. Khi A = B = 0 thì Y = 1, khi A = B = 1 thì Y = 0.

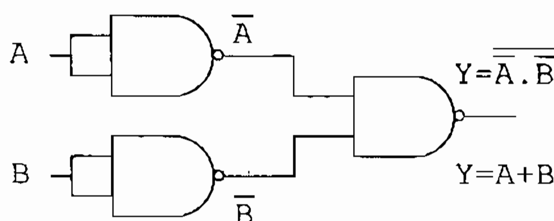
2) Dùng cổng NAND làm AND

Lấy cổng NAND nối tiếp với cổng NOT (NAND nối chung 2 ngõ vào) sẽ cho ra cổng AND.



Hình 7.23

3) Dùng cổng NAND làm OR



Hình 7.24

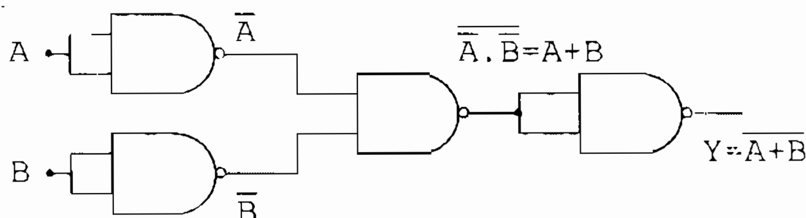
Theo định lý De-Morgan 2 ta có:

$$Y = \overline{\overline{A}.\overline{B}} = \overline{\overline{A}} + \overline{\overline{B}} = A + B$$

Như thế, với 3 cổng NAND nối như hình 6.24 sẽ thực hiện được cổng OR.

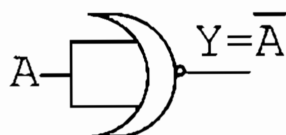
4) Dùng cổng NAND làm NOR

Từ sơ đồ hình 7.24 thêm cổng NOT sẽ ra cổng NOR



Hình 7.25

5) Dùng cổng NOR làm NOT

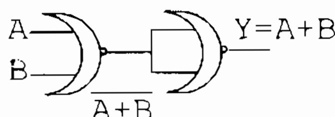


Hình 7.26

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

Nếu nối chung 2 ngõ vào của cổng NOR ta sẽ có cổng NOT, vì lúc đó hai ngõ vào A và B luôn cùng trạng thái (cùng = 0 hay cùng = 1) như trường hợp 1 và 4 trong bảng sự thật. Khi A = B = 0 thì Y = 1, khi A = B = 1 thì Y = 0.

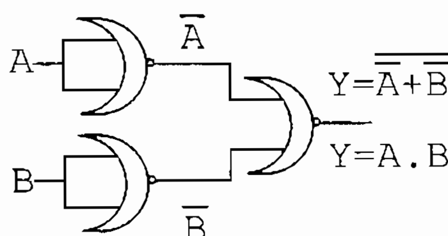
6) Dùng cổng NOR làm OR



Hình 7.27

Lấy cổng NOR nối tiếp với NOT (NOR nối chung 2 ngõ vào) sẽ cho ra cổng OR.

7) Dùng cổng NOR làm AND



Hình 7.28

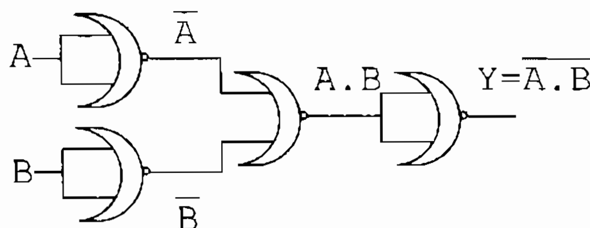
Theo định lý De-Morgan 1 ta có:

$$Y = \overline{\overline{A} + \overline{B}} = \overline{\overline{A}}.\overline{\overline{B}} = A.B$$

Như thế, với 3 cổng NOR nối như hình 6.28 sẽ thực hiện được cổng AND.

8) Dùng cổng NOR làm cổng NAND

Từ sơ đồ hình 6.28 thêm cổng NOT sẽ ra cổng NAND.



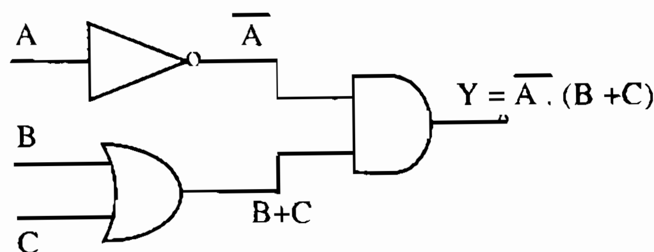
Hình 7.29

Với cách chuyển đổi các cổng logic cơ bản ra các cổng đa năng NAND hoặc NOR như trên thì một mạch logic có thể chỉ dùng một loại cổng. Điều này sẽ giúp ta tận dụng được các cổng có trong các IC số. Thường một IC số có chứa nhiều cổng cùng chức năng.

Áp dụng:

Cho phương trình logic: $Y = \overline{A}.(B + C)$

Nếu dùng các cổng NOT, AND, OR ta sẽ có sơ đồ logic như hình 7.30.



Hình 7.30: Dùng cổng NOT, AND, OR

Ta phải dùng một IC NOT, một IC AND và một IC OR và mỗi IC chỉ dùng một cổng trong khi mỗi IC có đến bốn cổng hay sáu cổng (NOT).

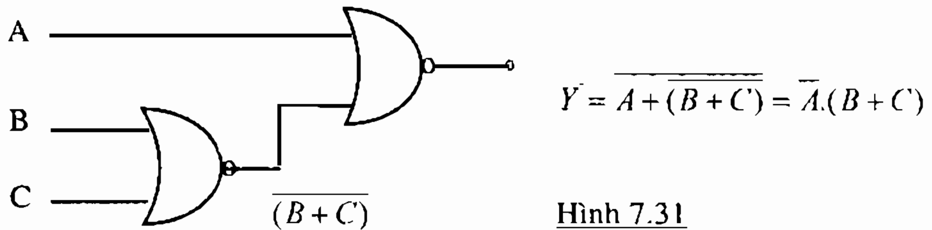
Ta có thể dùng định lý De-Morgan để chuyển đổi sang cổng NOR như sau:

$Y = \overline{\overline{\overline{A}.(B + C)}}$ (thêm hai lần ĐẢO không đổi trạng thái)

$Y = \overline{\overline{\overline{A}} + \overline{(B + C)}}$ (chuyển sang NOR)

$Y = \overline{A + \overline{(B + C)}}$ (đơn giản)

Bây giờ ta có sơ đồ như hình 7.31:



Hình 7.31

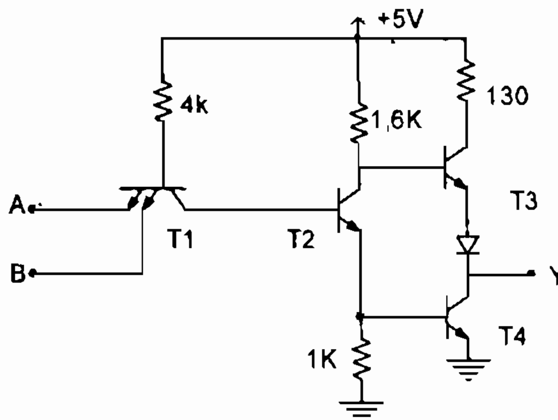
Ta chỉ cần một IC NOR và chỉ dùng hai trong bốn cổng.

§7.6 - CỔNG LOGIC TTL (Transistor to Transistor logic)

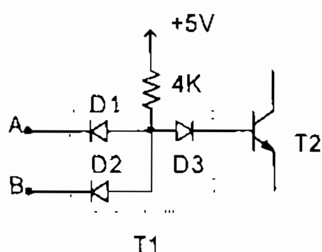
Hiện nay các cổng logic TTL đã thay thế các mạch DTL, trong đó mạch điện có transistor ở ngõ vào và có transistor ở ngõ ra.

Do tính đa năng của hai cổng NAND và NOR nên chúng ta chỉ cần phân tích cấu trúc và nguyên lý của hai loại cổng này.

1) Cổng NAND: IC 74LS00



Hình 7.32: Cổng NAND



Hình 7.33: Mạch tương đương T_1

Trong sơ đồ cấu trúc của cổng NAND (hình 7.32), transistor T_1 được chế tạo đặc biệt có 2 cực E. Do cực C của T_1 không được nối nguồn nên T_1 làm việc không theo nguyên lý của transistor mà hoạt động theo mạch tương đương gồm 3 diod như hình 7.34.

Bảng sự thật cổng NAND:

A	B	$\overline{A.B}$
0	0	1
0	1	1
1	0	1
1	1	0

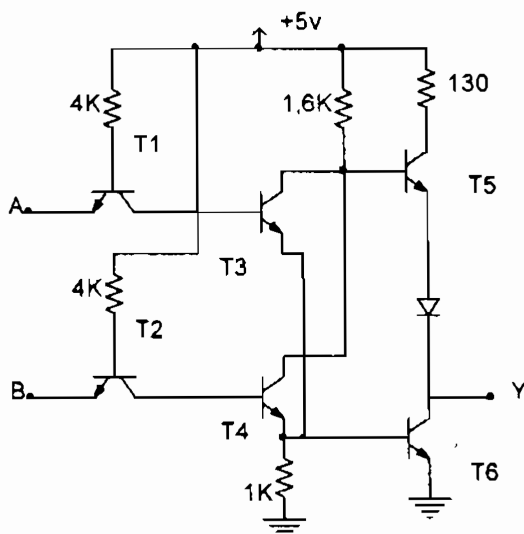
- Khi ngõ A = '0', B = '0': hai diod D_1 và D_2 dẫn nên V_{B1} = 0,8V. Điện áp này không đủ để qua D_3 và phân cực cho T_2 nên T_2 ngưng. Lúc đó, T_3 được phân cực bão hòa còn T_4 ngưng dẫn => ngõ ra Y = '1'.

- Khi ngõ A = '0' và B = '1' hay A = '1' và B = '0': diod D_1 hay diod D_2 dẫn nên vẫn có V_{B1} = 0,8V. Tương tự ngõ ra Y = '1'.

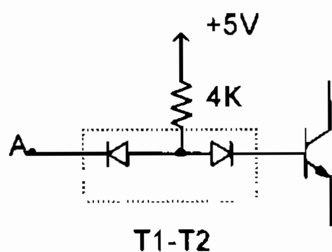
- Khi ngõ A = '1', B = '1': hai diod D_1 và D_2 đều ngưng. Như vậy sẽ có dòng điện qua D_3 phân cực cho T_2 chạy bão hòa. Lúc đó, T_3 ngưng dẫn còn T_4 bão hòa => ngõ ra Y = '0'.

Mạch có 4 trường hợp như bảng sự thật của cổng NAND.

2) Cổng NOR: IC 74LS02



Hình 7.34: Cổng NOR



Hình 7.35: Mạch tương đương T_1 hay T_2

Bảng sự thật cổng NOR

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

Khi ngõ A = '0', B = '0': hai transistor T_1 và T_2 đều dẫn nên V_{B1} = 0,8V, V_{B2} = 0,8V. Điện áp này không đủ qua mối nối BC để phân cực cho T_3 – T_4 nên T_3 - T_4 ngưng. Lúc đó, T_5 được phân cực bão hòa còn T_6 ngưng => ngõ ra Y = '1'.

- Khi ngõ A = '0', ngõ B = '1': T_1 dẫn nên V_{B1} = 0,8V → T_3 ngưng, còn T_2 ngưng nên sẽ có dòng qua mối nối BC để phân cực cho T_4 bão hòa. Do T_3 = T_4 nối song song ở ngõ ra nên V_{C3} – V_{C4} giảm sẽ làm T_5 ngưng và T_6 dẫn => Y = '0'.

- Ngược lại, khi ngõ A = '1', ngõ B = '0'thì T_1 ngưng, T_2 dẫn. Lúc đó, vẫn có trạng thái ngõ ra là T_5 ngưng và T_6 dẫn => Y = '0'.

- Khi ngõ A = '1', B = '1': T_1 và T_2 đều ngưng nên sẽ có dòng qua hai mối nối BC của T_1 = T_2 phân cực cho T_3 - T_4 dẫn bão hòa. Lúc đó, ngõ ra vẫn có trạng thái T_5 ngưng, T_6 dẫn => Y = '0'.

3) Đặc tính kỹ thuật của cổng TTL

Mỗi IC TTL có mã hiệu riêng, trên mã hiệu gồm 3 phần: họ, chữ lót và tên của IC.

Thí dụ: IC 74LS00, IC 54LS00

- 54 – 74: họ IC chỉ nhiệt độ sử dụng và tần số hoạt động.

  - Họ 54 có khoảng nhiệt độ làm việc từ -55°C đến +125°C
  - Họ 74 có khoảng nhiệt độ làm việc từ 0°C đến 70°C

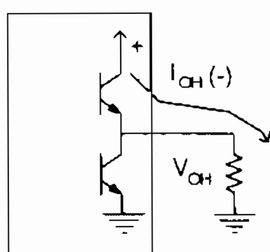
- LS: chữ lót để chỉ công suất (L: low – công suất thấp, S: Schottky là tên của loại diod có điện áp ngưỡng thấp để tăng tốc độ chuyển mạch của cổng).

- 00: là tên của IC. Tên chính số thứ tự để tạo chức năng của cổng hay của IC. Thí dụ: 74LS00 là cổng TTL công suất thấp, có tốc độ chuyển mạch cao và là loại cổng NAND.

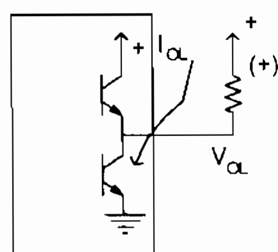
Các thông số kỹ thuật quan trọng của cổng TTL được giới thiệu trong bảng sau:

Các thông số	Trị số min	Trị số danh định	Trị số max
Điện áp nguồn $+V_{CC}$	4,75V	5V	5,25V
Điện áp vào mức cao V_{IH}	2V		
Điện áp vào mức thấp V_{IL}			0,8V
Điện áp ra mức cao V_{0H}	2,5V	3,5V	
Điện áp ra mức thấp V_{0L}		0,2V	0,5V
Dòng điện vào mức cao I_{IH}			20 μA

Dòng điện vào mức thấp I_{IL}			-0,4mA
Dòng điện ra mức cao I_{0H}			-0,4mA
Dòng điện ra mức thấp I_{0L}			8mA
Dòng điện nối tắt ngõ ra I_{0S}			-100mA
Khoảng nhiệt độ chịu đựng	0^0C		70^0C

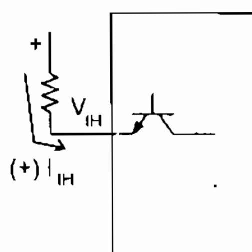


Khi ngõ ra mức cao

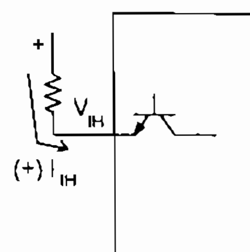


Khi ngõ ra mức thấp

Qui ước: dòng điện đi từ trong IC ra ngoài có dấu âm (-), dòng điện đi từ ngoài vào trong IC có dấu dương (+).



Khi ngõ vào mức cao

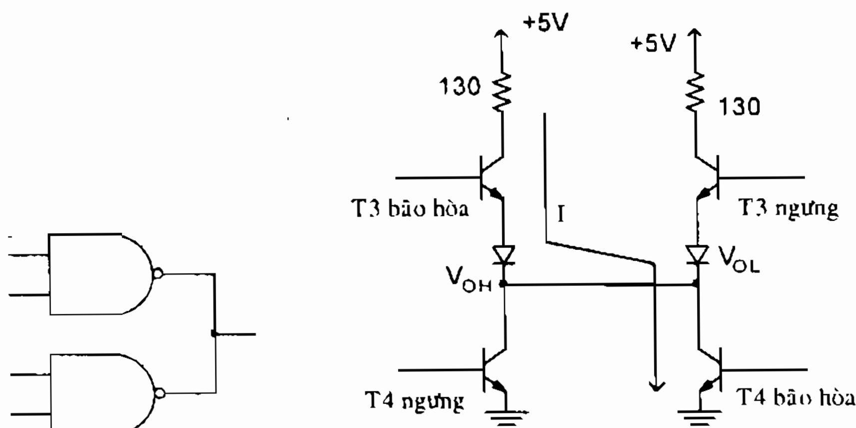


Khi ngõ vào mức thấp.

Hình 7.36: Qui ước giá trị âm dương của dòng điện ngõ vào và ra

4) Cổng TTL cực thu hở

Trong lĩnh vực điều khiển, một số trường hợp nhiều cổng logic có ngõ ra cần nối lại với nhau để thực hiện một biểu thức logic đặc biệt. Lúc đó sẽ có trường hợp 1 cổng có ngõ ra mức cao và 1 cổng có ngõ ra mức thấp như hình 6.37.



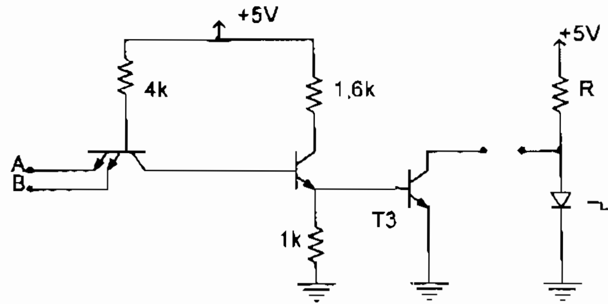
Hình 7.37: Hai cổng NAND nối chung ngõ ra

Theo hình 6.37, dòng điện I sẽ đi từ nguồn qua T_3 của cổng bên trái và T_4 của cổng bên phải có trị số cực đại theo công thức:

$$I = \frac{+V_{CC} - V_D - 2V_{CEsat}}{R_C} = \frac{5 - 0,7 - (2.0,2)}{130} = 30mA$$

Trị số này lớn hơn giá trị I_{0H} và I_{0L} của các cổng logic nhiều lần nên sẽ làm hai cổng này bị hư.

Để tránh hiện tượng trên, người ta chế tạo các cổng logic có ngõ ra cực thu để hở (open collector output) như hình 7.38.



Hình7.38: Cổng NAND có cực thu hở

Theo hình 7.38, ngõ ra của cổng logic có cực thu hở được nối với điện trở R lên nguồn +5V. Điện trở R được tính chọn có trị số thích hợp sẽ không làm hư các transistor trong IC.

Khi T_3 ngưng, ngõ ra có mức cao Y = 1 => led sáng. Chọn dòng điện qua led là I_{led} = 5mA ta có:

$$R = \frac{V_{CC} - V_{led}}{I_{led}} = \frac{5-2}{5.10^{-3}} = 600\Omega \quad => \quad \text{Chọn } 680\Omega$$

Khi T_3 bão hòa, ngõ ra có mức thấp Y = 0, dòng điện qua T_3:

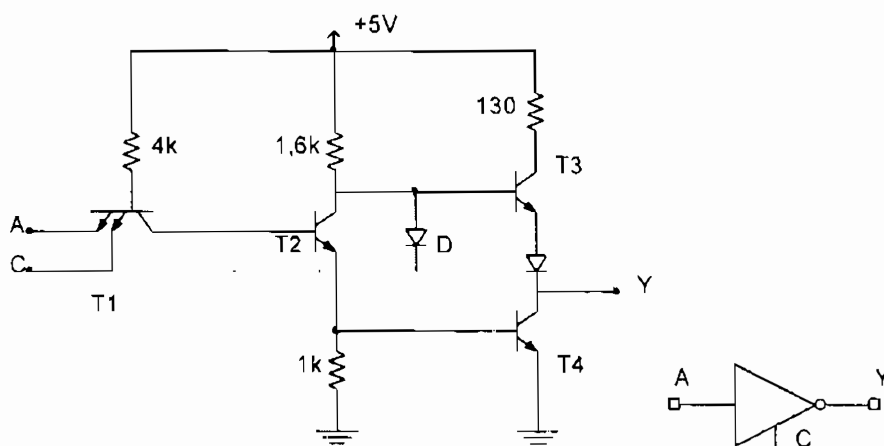
$$I_{C3} = \frac{V_{CC} - V_{CEsat}}{R} = \frac{5-0,2}{680} = 7mA$$

Dòng điện này nhỏ hơn I_{0L} nên không làm hư cổng logic.

Cách chế tạo này có điện trở tải R đặt bên ngoài cổng logic nên việc tính chọn đơn giản và đảm bảo an toàn cho cổng. Tuy nhiên, mạch có nhược điểm là chuyển mạch chậm, nhiễu lớn và khó sửa chữa.

Để khắc phục tình trạng trên, người ta chế tạo ra cổng TTL ba trạng thái.

5) Cổng TTL có 3 trạng thái



Hình 7.39: Cổng NOT 3 trạng thái

C = 1 => $Y = \overline{A}$

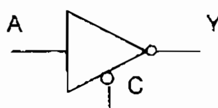
C = 0 => ngõ ra có tổng trở Z cao

Đối với cổng NOT thông thường sẽ không có ngõ C và diod D. Khi ngõ A = 0 thì T_1 dẫn làm T_2 ngưng đưa đến T_3 bão hòa, T_4 ngưng => ngõ ra Y = 1 (mức cao). Khi ngõ A = 1 thì T_1 ngưng làm T_2 dẫn đưa đến T_3 ngưng và T_4 bão hòa => ngõ ra Y = 0 (mức thấp).

Cổng NOT 3 trạng thái có thêm ngõ C (control hay còn gọi là ngõ Enable: cho phép). Khi ngõ C = 1 thì mạch hoạt động giống như nguyên lý trên. Khi ngõ C = 0 thì T_1 dẫn, T_2 ngưng nhưng diod D

cũng dẫn sẽ làm V_{C2} = 0,7V => T_3 và T_4 đều ngưng nên trở kháng ngõ ra rất lớn. Đây là trạng thái thứ ba của cổng TTL ba trạng thái còn gọi là trạng thái ngõ ra tổng trở Z cao.

Ký hiệu trong hình 6.39 là cổng NOT 3 trạng thái có ngõ C mở cổng ở mức cao (C = 1). Người ta còn chế tạo loại cổng NOT 3 trạng thái có ngõ C mở cổng ở mức thấp ký hiệu như hình 6.40.

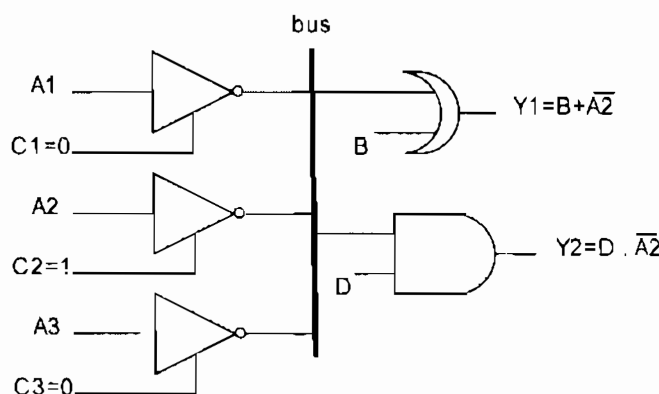


C = 0 => $Y = \overline{A}$

C = 1 => ngõ ra có tổng trở Z cao

Hình 7.40: Ngõ C mở cổng ở mức thấp.

Một ứng dụng đơn giản của cổng NOT ba trạng thái như trong hình 7.41.



Hình 7.41: Ứng dụng cổng NOT 3 trạng thái

Trong hình 7.41 chỉ có ngõ $C_2 = 1$ nên chỉ có cổng NOT2 được mở, các cổng NOT1 và NOT3 có ngõ ra tổng trở cao xem như hở mạch.

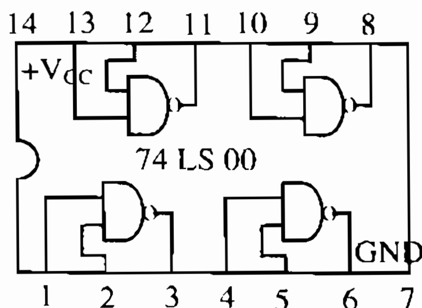
Như vậy, các ngõ Y_1 và Y_2 chỉ thực hiện chức năng OR và AND các ngõ B và D với $\overline{A_2}$.

Theo thí dụ trên thì chỉ có cổng NOT2 nhận A_2 đưa vào để tác động đến hai cổng OR và AND.

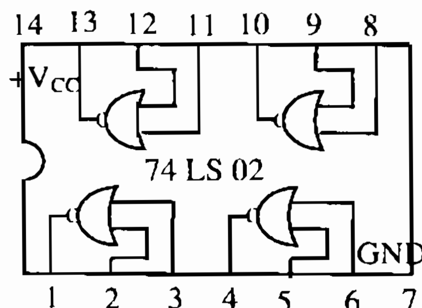
Đường nối chung các ngõ ra của 3 cổng NOT được gọi là BUS. Ngõ A2 được truyền lên BUS và cho ra:

$$Y_1 = \overline{A_2} + B,\ Y_2 = \overline{A_2}.D$$

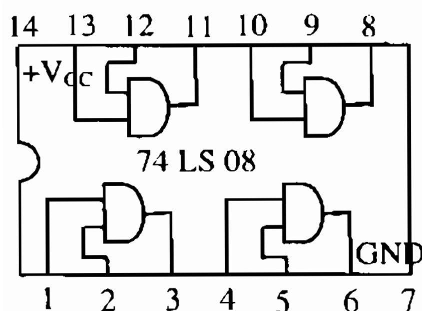
6) Cách ra chân các cổng TTL thông dụng



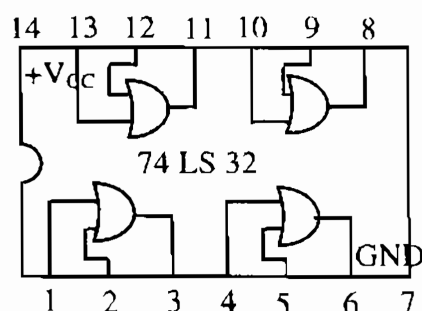
Bốn cổng NAND 2 ngõ vào



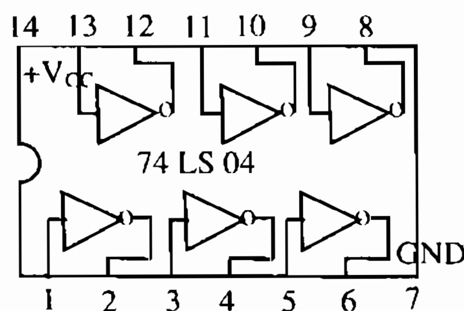
Bốn cổng NOR 2 ngõ vào



Bốn cổng AND 2 ngõ vào



Bốn cổng OR 2 ngõ vào



Sáu cổng NOT

Hình 7.42: Cách ra chân các cổng TTL thông dụng

TÀI LIỆU THAM KHẢO

1) Nguyễn Tấn Phước - Linh kiện điện tử – NXB Tổng hợp TP HCM - 1996

2) Nguyễn Tấn Phước - Linh kiện điều khiển – NXB Tổng hợp TP HCM - 1997

3) Nguyễn Tấn Phước - Kỹ thuật xung – NXB Tổng hợp TP HCM - 1998

4) Nguyễn Hữu Phương - Điện tử trung cấp - NXB Tổng hợp TP HCM - 1992

5) Tom Floyd - Fundamentals of Linear Circuit - 1991

6) Ghausi - Electronic Circuits - 1972

7) Jean Bary - Schémas d' Electricite - (người dịch Lê Văn Doanh - Võ Thạch Sơn) - 1996

TỦ SÁCH KỸ THUẬT ĐIỆN – ĐIỆN TỬ

ThS NGUYỄN TẤN PHƯỚC

MẠCH ĐIỆN TỬ

Tập 2

Chịu trách nhiệm xuất bản: **HOÀNG CHÍ DŨNG**

Biên tập: **HỒNG NAM**

Trình bày: **NGUYỄN PHƯỚC TƯỜNG VÂN**

Bìa: **NGUYỄN TẤN PHƯỚC**

NHÀ XUẤT BẢN HỒNG ĐỨC

111 Lê Thánh Tôn - Q.1 – TP.HCM

ĐT: 08.8244534

☆☆☆☆☆

Thực hiện liên doanh: **NGUYỄN TẤN PHƯỚC**

In lần thứ : 01 Số lượng: 1000 cuốn, Khổ: 16x24cm

Tại nhà in: Xí nghiệp in Khuyến Học Phía Nam

GPXB số: 86-2008 / CXB / 55-22 / HĐ ngày 17-6-2008

In xong và nộp lưu chiểu tháng 6 năm 2008



TỦ SÁCH KỸ THUẬT ĐIỆN - ĐIỆN TỬ
CỦA TÁC GIẢ NGUYỄN TẤN PHƯỚC

*** GIÁO TRÌNH ĐIỆN TỬ KỸ THUẬT**

1- Linh kiện điện tử (khổ 16x24) (tái bản lần thứ 10)
2- Mạch điện tử - Tập 1 (khổ 16x24) (tái bản lần thứ 6)
3- Mạch điện tử - Tập 2 (khổ 16x24) (tái bản lần thứ 5)
4- Mạch số - tập 1, 2 (đã xuất bản)
5- Mạch tương tự (khổ 16x24) (tái bản lần thứ 3)

*** GIÁO TRÌNH ĐIỆN TỬ CÔNG NGHIỆP**

1- Linh kiện điều khiển (tái bản lần thứ 6)
2- Kỹ thuật xung căn bản và nâng cao (tái bản lần thứ 4)
3- Điện tử ứng dụng trong công nghiệp- Tập 1 (tái bản lần thứ 4)
4- Điện tử ứng dụng trong công nghiệp- Tập 2 (sắp xuất bản)
5- Điện tử công suất (tái bản lần thứ 2)

*** GIÁO TRÌNH ĐIỆN CÔNG NGHIỆP**

1- Điện kỹ thuật (sắp xuất bản)
2- Đo lường điện và điện tử (khổ 16x24) (đã xuất bản)
3- Khí cụ điện (sắp xuất bản)
4- Truyền động điện (sắp xuất bản)
5-Trang bị điện (sắp xuất bản)

*** GIÁO TRÌNH ĐIỆN TỬ TỰ ĐỘNG HÓA**

1- Lập trình với PLC Logo, Easy và S7-200 (khổ 16x24) (tái bản lần thứ 6)
2- Lập trình với PLC Zen, CPM2-A và Inverter Omron (tái bản lần thứ 4)
3- Cảm biến -Đo lường và điều khiển (khổ 16x24) (đã xuất bản)
4-Trang bị điện không tiếp điểm-Thang máy công nghiệp (sắp xuất bản)

*** GIÁO TRÌNH DẠY NGHỀ – HƯỚNG NGHIỆP** (khổ 14x20)

1- Sửa chữa Thiết bị Điện - Điện tử gia dụng (đã xuất bản)
2- Điện và Điện tử căn bản (đã xuất bản)
3- Điện tử công nghiệp và Cảm biến – Tập 1 (đã xuất bản)
4- Điện tử công nghiệp và Cảm biến – Tập 2 (sắp xuất bản)
5- Ampli – Lý thuyết và Thực hành (sắp xuất bản)

Giá: 26.000 đồng